

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-215580
 (43)Date of publication of application : 11.08.1998

(51)Int.CI.
 H02M 7/48
 H02M 7/06
 H05B 41/24
 H05B 41/29

(21)Application number : 09-213408 (71)Applicant : MATSUSHITA ELECTRIC WORKS LTD
 (22)Date of filing : 07.08.1997 (72)Inventor : SHIOMI TSUTOMU YAMAUCHI NARIYUKI

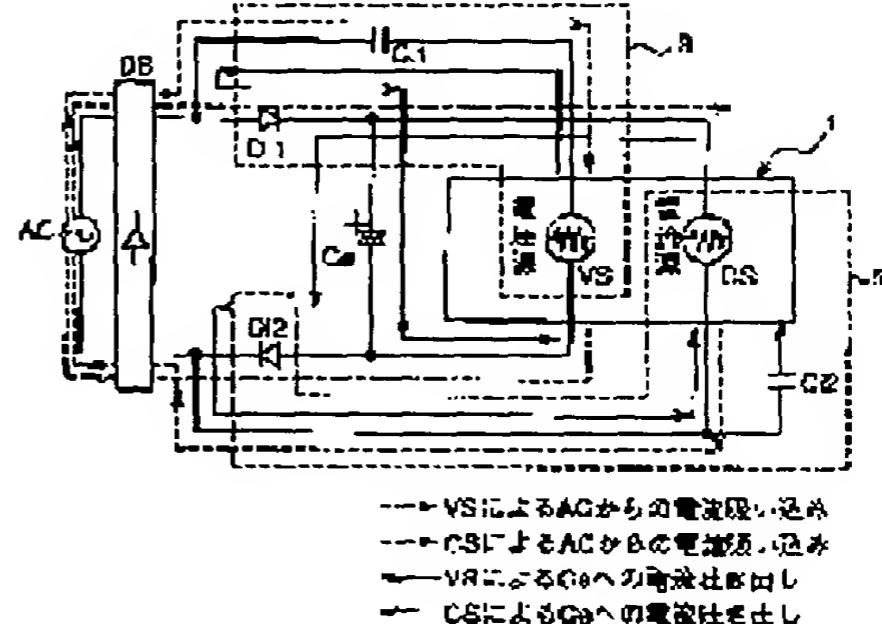
(30)Priority
 Priority number : 97 790652 Priority date : 29.01.1997 Priority country : US

(54) POWER SUPPLY

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a power supply having a power factor improving function, in which reduction of size and cost is realized, while lowering the withstanding strength required for the components.

SOLUTION: This power supply includes a power conversion circuit, comprising an element DB for rectifying an input from an AC power supply AC, a capacitor Ce for smoothing the output from the rectifying element DB, and a switching element for receiving the voltage of the smoothing capacitor Ce and generating high-frequency voltage and current. The power conversion circuit comprises a current source type charge pump 5, deriving an input current from the AC power supply using a high-frequency current loop to be generated in the circuit through switching of the switching element, and a voltage-type charge pump 3, which derives an input current from the AC power supply using a high-frequency voltage node to be generated in the circuit, through switching of the switching element.



LEGAL STATUS

[Date of request for examination] 29.08.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

【特許請求の範囲】

【請求項1】 交流電源からの入力を整流する整流素子と、該整流素子の出力を直流平滑する平滑コンデンサと、該平滑コンデンサの電圧を受けて高周波電圧および高周波電流を発生するスイッチング手段とを含む電力変換回路、および、該電力変換回路の出力を受ける負荷回路で構成される電源装置において、前記電力変換回路は、

前記スイッチング手段の開閉により回路内に発生する高周波電流ループの1つにおける電流振動を用いて、前記交流電源から入力電流を取り込む電流源型入力電流取り込み手段と、

前記スイッチング手段の開閉により回路内に発生する高周波電圧ノードの1つにおける電圧振動を用いて、前記交流電源から入力電流を取り込む電圧源型入力電流取り込み手段とを備えたことを特徴とする電源装置。

【請求項2】 請求項1に記載の電源装置において、前記電流源型入力電流取り込み手段および前記電圧源型入力電流取り込み手段はそれぞれ前記整流素子の異なる極性側に接続されたことを特徴とする電源装置。

【請求項3】 交流電源からの入力を整流する整流素子と、該整流素子の出力を直流平滑する平滑コンデンサと、該平滑コンデンサの電圧を受けて高速に開閉する直列接続された一対のスイッチング素子からなるスイッチング手段と、直列接続された共振用インダクタ素子と共振用コンデンサからなる共振回路とを含み、前記平滑コンデンサと前記スイッチング手段が並列接続され、前記スイッチング素子間の接続点に前記共振回路の共振用インダクタ素子側端が接続され、前記共振回路の共振用コンデンサ側端が前記整流素子の出力の一方に接続された電力変換回路、および、前記共振回路中の共振用コンデンサと並列に接続された負荷回路からなり、前記電力変換回路は、

前記整流素子の出力端の他方と前記平滑コンデンサの一端との間に順方向に接続された第1の整流ダイオードと、前記共振用インダクタ素子と前記共振用コンデンサとの接続点から前記整流素子と前記第1の整流ダイオードとの接続点の間に接続された第1の充電コンデンサとを有する電圧源型入力電流取り込み手段と、

前記整流素子の一方と前記平滑コンデンサの他端との間に順方向に接続された第2の整流ダイオードと、該第2の整流ダイオードと並列に接続された第2の充電コンデンサとを有する電流源型入力電流取り込み手段とを備えたことを特徴とする電源装置。

【請求項4】 請求項3に記載の電源装置において、前記第2の充電コンデンサは、前記第1の整流ダイオードと前記平滑コンデンサとの接続点と、前記整流素子と前記第2の整流ダイオードとの接続点との間に接続されることを特徴とする電源装置。

【請求項5】 請求項3または請求項4に記載の電源裝

置において、前記共振用コンデンサは複数の直列接続されたコンデンサからなり、前記負荷回路は、少なくとも1つ以上の前記共振用コンデンサを構成する前記コンデンサと並列に接続されたことを特徴とする電源装置。

【請求項6】 請求項3または請求項4に記載の電源装置において、前記共振用コンデンサは複数の直列接続されたコンデンサからなり、前記第1の充電コンデンサは一端を、前記共振用コンデンサを構成する複数のコンデンサ間の接続点のうちのいずれか1つに接続されたことを特徴とする電源装置。

【請求項7】 請求項3または請求項4に記載の電源装置において、前記共振用コンデンサと並列に変成器の1次側を接続し、変成器の2次側に前記負荷回路を接続したことを特徴とする電源装置。

【請求項8】 請求項1に記載の電源装置において、前記電力変換回路は、前記スイッチング手段からの出力を受けて共振電流を発生させる共振手段を複数含むことを特徴とする電源装置。

【請求項9】 交流電源からの入力を整流する整流素子と、該整流素子の出力を直流平滑する平滑コンデンサと、該平滑コンデンサの電圧を受けて高速に開閉する直列接続された一対のスイッチング素子からなるスイッチング手段と、直列接続された第1の共振用インダクタ素子と第1の共振用コンデンサからなる第1の共振回路と、直列接続された第2の共振用インダクタ素子と第2の共振用コンデンサからなる第2の共振回路とを含み、前記平滑コンデンサと前記スイッチング手段は並列に接続され、前記スイッチング素子のいずれか1つと並列に前記第1の共振回路が接続され、前記第1の共振用インダクタ素子と前記第1の共振用コンデンサとの接続点と前記整流素子の出力の一方との間に前記第2の共振回路が接続された電力変換回路、および、前記第2の共振用コンデンサと並列に接続された負荷回路からなり、前記電力変換回路は、

前記整流素子の出力の他方と前記平滑コンデンサの一端との間に順方向に接続された第1の整流ダイオードと、前記第1の共振用インダクタ素子と前記第1の共振用コンデンサとの接続点から前記整流素子の出力の他方との間に接続された第1の充電コンデンサとを有する電圧源型入力電流取り込み手段と、

前記整流素子の出力の一方と前記平滑コンデンサの他端との間に順方向に接続された第2の整流ダイオードと、該第2の整流ダイオードと並列に接続された第2の充電コンデンサとを有する電流源型入力電流取り込み手段とを備えたことを特徴とする電源装置。

【請求項10】 請求項9に記載の電源装置において、前記第1の共振回路は、前記スイッチング素子間の接続点と前記整流素子の出力の一方との間に接続されたことを特徴とする電源装置。

【請求項11】 請求項9に記載の電源装置において、

前記第1の共振回路は、前記スイッチング素子間の接続点と前記整流素子の出力の一方との間に接続され、前記第2の共振回路は、前記第1の共振用インダクタ素子と前記第1の共振用コンデンサとの接続点と前記平滑コンデンサの前記他端との間に接続されたことを特徴とする電源装置。

【請求項12】 請求項1に記載の電源装置において、前記電流源型入力電流取り込み手段と前記電圧源型入力電流取り込み手段はそれぞれ前記整流素子の同一の極性側に接続されたことを特徴とする電源装置。

【請求項13】 交流電源からの入力を整流する整流素子と、該整流素子の出力を直流平滑する平滑コンデンサと、該平滑コンデンサの電圧を受けて高速に開閉する直列接続された一对のスイッチング素子からなるスイッチング手段と、直列接続された共振用インダクタ素子と共振用コンデンサからなる共振回路とを含み、前記平滑コンデンサと前記スイッチング手段が並列に接続され、前記スイッチング素子間の接続点に前記共振回路の共振用インダクタ素子側端が接続された電力変換回路、および、前記共振用コンデンサと並列に接続された負荷回路からなり、前記電力変換回路は、

前記整流素子の出力端の一方と前記平滑コンデンサの一端との間に順方向に直列接続された一对の第1および第2整流ダイオードと、該第1および第2整流ダイオード間の接続点から前記共振用インダクタ素子と前記共振用コンデンサとの接続点との間に接続された第1の充電コンデンサと有する電圧源型入力電流取り込み手段と、前記整流素子の出力端の一方と前記平滑コンデンサの一端との間に順方向に直列接続された一对の第3および第4整流ダイオードと、第3および第4整流ダイオードのうち前記平滑コンデンサに接続されたダイオードと並列に接続された第2の充電コンデンサとを有し、前記第3および第4整流ダイオード間の接続点が前記共振コンデンサの非共振インダクタ素子側端に接続された電流源型入力電流取り込み手段とを備えたことを特徴とする電源装置。

【請求項14】 請求項3または請求項13に記載の電源装置において、前記共振用インダクタ素子と前記共振用コンデンサとの接続点につながっている前記第1の充電コンデンサと直列に接続されたインピーダンス素子を備えたことを特徴とする電源装置。

【請求項15】 交流電源からの入力を整流する整流素子と、該整流素子の出力を直流平滑する平滑コンデンサと、該平滑コンデンサの電圧を受けて高速に開閉する直列接続された一对のスイッチング素子からなるスイッチング手段と、直列接続された共振用インダクタ素子と共振用コンデンサからなる共振回路とを含み、前記平滑コンデンサと前記スイッチング手段が並列に接続され、前記一对のスイッチング素子間の接続点と前記共振回路の共振用インダクタ素子側端が接続された電力変換回路、

および、前記共振用コンデンサと並列に接続された負荷回路からなり、前記電力変換回路は、前記整流素子の出力の他方と前記平滑コンデンサの他端との間に直列接続された一对の第1および第2の整流ダイオードと、該第1および第2の整流ダイオード間の接続点から前記スイッチング素子間の接続点との間に接続された第1の充電コンデンサと有する電流源型入力電流取り込み手段と、

前記スイッチング手段の開閉により前記電力変換回路内に発生する高周波電圧ノードの1つにおける電圧振動を用いて、前記交流電源から入力電流を取り込む電圧源型入力電流取り込み手段とを備えたことを特徴とする電源装置。

【請求項16】 請求項15に記載の電源装置において、前記電圧源型入力電流取り込み手段は、前記整流素子の出力の一方と前記平滑コンデンサの一端との間に順方向に直列接続された一对の第3および第4の整流ダイオードと、該第3および第4の整流ダイオード間の接続点と前記共振用インダクタ素子と前記共振用コンデンサの間の接続点との間に接続された第2の充電コンデンサと有することを特徴とする電源装置。

【請求項17】 請求項1に記載の電源装置において、前記電力変換回路は1石式インバータであることを特徴とする電源装置。

【請求項18】 交流電源からの入力を整流する整流素子と、該整流素子の出力を直流平滑する平滑コンデンサと、該平滑コンデンサの電圧を受けて高速に開閉するスイッチング素子と、直列接続された共振用インダクタ素子と共振用コンデンサからなる共振回路とを含み、前記平滑コンデンサと並列に接続される第1のインダクタ素子と前記スイッチング素子からなる第1の直列回路と、前記スイッチング素子と等価的に並列接続された共振用コンデンサと、前記第1のインダクタ素子と前記スイッチング素子との接続点に接続される、第2のインダクタ素子と別の共振コンデンサを含む負荷回路とが直列に接続された第2の直列回路とを有する電力変換回路からなり、前記電力変換回路は、

前記整流素子の出力の一方から平滑コンデンサの一端に接続される第1整流ダイオードと、該第1整流ダイオードと前記整流素子との接続点から前記負荷回路と第2のインダクタ素子との接続点に接続される第1の充電コンデンサと有する電圧源型入力電流取り込み手段と、前記整流素子の出力の他方から平滑コンデンサの他端に接続される第2の整流ダイオードと、該第2の整流ダイオードと並列に接続される第2の充電コンデンサとを有し、前記整流素子と前記第2の整流ダイオードとの接続点と前記負荷回路の非第2のインダクタ素子側端とを接続した電流源型入力電流取り込み手段とを備えたことを特徴とする電源装置。

【請求項19】 請求項1に記載の電源装置において、

前記電力変換回路は定電流プッシュプル型インバータからなることを特徴とする電源装置。

【請求項20】 請求項1に記載の電源装置において、前記電力変換回路はフルブリッジ型インバータからなることを特徴とする電源装置。

【請求項21】 請求項20に記載の電源装置において、前記電力変換回路は、前記第1の電流源型入力電流取り込み手段と前記電圧源型入力電流取り込み手段の組み合わせを二組含み、一方の組が前記整流素子の出力の一端に接続され、他方の一組が前記整流素子の出力の他端に接続されたことを特徴とする電源装置。

【請求項22】 交流電源からの入力を整流する整流素子と、高速に開閉する直列に接続された一対のスイッチング素子からなるスイッチング手段と、直列接続された共振用インダクタ素子と共振用コンデンサからなる共振回路とを含み、前記一対のスイッチング素子間の接続点に前記共振回路の共振用インダクタ素子側端が接続された電力変換回路、および、前記共振用コンデンサに並列に接続された負荷回路からなり、前記電力変換回路は、前記直列接続された一対のスイッチング素子と並列に接続された、平滑コンデンサと第1の充電コンデンサとが直列に接続された回路と、前記整流素子の出力の一方と前記スイッチング素子の一端との間に接続された第1の整流ダイオードとを備え、前記一対のスイッチング素子間の接続点と前記平滑コンデンサと前記充電コンデンサとの接続点との間に前記共振回路が接続された電流源型入力電流取り込み手段と、

前記スイッチング手段の開閉により前記電力変換回路内に発生する高周波電圧ノードの1つにおける電圧振動を用いて、前記交流電源から入力電流を取り込む電圧源型入力電流取り込み手段とを備えたことを特徴とする電源装置。

【請求項23】 請求項22に記載の電源装置において、前記電圧源型入力電流取り込み手段は、前記整流素子と前記第1の整流ダイオードとの間に順方向に接続された第2の整流ダイオードと、前記第1および第2の整流ダイオード間の接続点から前記共振用インダクタ素子、前記共振用コンデンサおよび前記負荷回路の接続点の間に接続された第2の充電コンデンサとを備えたことを特徴とする電源装置。

【請求項24】 請求項22に記載の電源装置において、前記第1の整流ダイオードの非整流素子側端を前記平滑コンデンサの非充電コンデンサ接続側端に接続したことを特徴とする電源装置。

【請求項25】 請求項22に記載の電源装置において、前記第1の整流ダイオードの非整流素子接続側端を前記充電コンデンサの非平滑コンデンサ接続側端に接続したことを特徴とする電源装置。

【請求項26】 交流電源からの入力を整流する整流素子と、該整流素子の出力を直流平滑する平滑コンデンサ

と、該平滑コンデンサの電圧を受けて高速に開閉する直列に接続された一対のスイッチング素子からなるスイッチング手段と、直列接続された共振用インダクタ素子と共振用コンデンサからなる共振回路とを含み、前記一対のスイッチング素子間の接続点に前記共振回路の共振インダクタ素子側端が接続された電力変換回路、および、前記共振用コンデンサと並列に接続された負荷回路からなり、前記電力変換回路は、

前記整流素子の出力の一方から前記平滑コンデンサの一端との間に直列に接続された一対の第1及び第2の整流ダイオードと、前記一対の整流ダイオードのうちの前記平滑コンデンサに接続された側の整流ダイオードと並列に接続された第1の充電コンデンサとを備え、前記第1および第2のダイオードの接続点が前記スイッチング手段の一端に接続された第1の電流源型入力電流取り込み手段と、

前記スイッチング手段の開閉により回路内に発生する高周波電圧ノードの1つにおける電圧振動を用いて、前記交流電源から入力電流を取り込む電圧源型入力電流取り込み手段とを備えたことを特徴とする電源装置。

【請求項27】 請求項26に記載の電源装置において、前記電圧源型入力電流取り込み手段は、前記整流素子の出力の少なくとも一方と前記平滑コンデンサの一端との間に直列に接続された一対の第3および第4の整流ダイオードと、該一対の整流ダイオード間の接続点から前記共振用インダクタ素子、前記共振用コンデンサおよび前記負荷回路の接続点に接続された第2の充電コンデンサとを備えたことを特徴とする電源装置。

【請求項28】 交流電源からの入力を整流する整流素子と、該整流素子の出力を直流平滑する平滑コンデンサと、該平滑コンデンサの電圧を受けて高周波電圧および高周波電流を発生するスイッチング手段とを含む電力変換回路、および、該電力変換回路の出力を受ける負荷回路で構成される電源装置において、前記電力変換回路は、

前記スイッチング手段の開閉により回路内に発生する第1の高周波電流ループにおける電流振動を用いて、前記交流電源から入力電流を取り込む第1の電流源型入力電流取り込み手段と、

前記スイッチング手段の開閉により回路内に発生する第2の高周波電流ループにおける電流振動を用いて、前記交流電源から入力電流を取り込む第2の電流源型入力電流取り込み手段とを備えたことを特徴とする電源装置。

【請求項29】 交流電源からの入力を整流する整流素子と、該整流素子の出力を直流平滑する平滑コンデンサと、該平滑コンデンサの電圧を受けて高速に開閉する直列接続された一対のスイッチング素子からなるスイッチング手段と、直列接続された共振用インダクタ素子と共振用コンデンサからなる共振回路とを含み、前記平滑コンデンサと前記スイッチング手段が並列に接続され、前

記一対のスイッチング素子間の接続点と前記共振回路の共振用インダクタ素子側端が接続された電力変換回路、および、前記共振用コンデンサと並列に接続された負荷回路からなり、前記電力変換回路は、

前記整流素子の出力の他方と前記平滑コンデンサの他端との間に直列接続された一対の第1および第2の整流ダイオードと、該第1および第2の整流ダイオード間の接続点から前記スイッチング素子間の接続点との間に接続された第1の充電コンデンサとを有する第1の電流源型入力電流取り込み手段と、

前記スイッチング手段の開閉により前記電力変換回路内に発生する高周波電流ループの1つにおける電流振動を用いて、前記交流電源から入力電流を取り込む第2の電流源型入力電流取り込み手段とを備えたことを特徴とする電源装置。

【請求項30】 交流電源からの入力を整流する整流素子と、該整流素子の出力を直流平滑する平滑コンデンサと、該平滑コンデンサの電圧を受けて高速に開閉する直列接続された一対のスイッチング素子からなるスイッチング手段と、直列接続された共振用インダクタ素子と共振用コンデンサからなる共振回路とを含み、前記平滑コンデンサと前記スイッチング手段が並列に接続され、前記スイッチング素子間の接続点に前記共振回路の共振用インダクタ素子側端が接続された電力変換回路、および、前記共振用コンデンサと並列に接続された前記負荷回路からなり、前記電力変換回路は、

前記整流素子の出力の一方と前記平滑コンデンサの一端との間に順方向に直列接続された一対の第1および第2の整流ダイオードと、該第1および第2の整流ダイオード間の接続点と前記一対のスイッチング素子間の接続点との間に接続された第1の充電コンデンサとを有する第1の電流源型入力電流取り込み手段と、

前記整流素子の出力のいずれか一つと前記平滑コンデンサのいずれかの端との間に接続された一対の第3および第4整流ダイオードと、該一対の第3および第4の整流ダイオードのうちの前記平滑コンデンサに接続された側のダイオードに並列に接続された第2の充電コンデンサとを有し、前記第3および第4の整流ダイオード間の接続点と前記共振用コンデンサの非共振用インダクタ素子接続側端との間が接続された第2の電流源型入力電流取り込み手段とを備えたことを特徴とする電源装置。

【請求項31】 請求項30に記載の電源装置において、前記第1の電流源型入力電流取り込み手段は、前記第2の電流源型入力電流取り込み手段が接続された極性と異なる極性側の前記整流素子の出力と、前記異なる極性側の前記平滑コンデンサの端との間に順方向に直列接続された一対の第1および第2の整流ダイオードと、該第1および第2の整流ダイオード間の接続点から前記スイッチング素子間の接続点との間に接続された第1の充電コンデンサとを有することを特徴とする電源装置。

【請求項32】 交流電源からの入力を整流する整流素子と、該整流素子の出力を直流平滑する平滑コンデンサと、該平滑コンデンサの電圧を受けて高速に開閉する直列に接続された一対のスイッチング素子からなるスイッチング手段と、直列接続された共振用インダクタ素子と共振用コンデンサからなる共振回路とを含み、前記一対のスイッチング素子間の接続点に前記共振回路の共振用インダクタ素子側端が接続された電力変換回路、および、前記共振用コンデンサと並列に接続された負荷回路からなり、前記電力変換回路は、

前記直列接続された一対のスイッチング素子と並列に接続された、前記平滑コンデンサと該平滑コンデンサに直列接続された第1の充電コンデンサの直列回路と、前記整流素子の出力の一方と前記スイッチング素子の一端との間に接続された第1の整流ダイオードとを備え、該直列接続された前記平滑コンデンサと前記充電コンデンサとの接続点に前記共振用コンデンサおよび負荷回路の非インダクタ素子接続側端を接続した第1の電流源型入力電流取り込み手段と、

前記スイッチング手段の開閉により回路内に発生する高周波電流ループにおける電流振動を用いて、前記交流電源から入力電流を取り込む第2の電流源型入力電流取り込み手段とを備えたことを特徴とする電源装置。

【請求項33】 請求項32に記載の電源装置において、前記第2の電流源型入力電流取り込み手段は、前記整流素子と前記第1の整流ダイオードとの間に順方向に接続された第2の整流ダイオードと、前記第1および第2の整流ダイオード間の接続点から前記スイッチング素子間の接続点の間に接続された第2の充電コンデンサとを備えたことを特徴とする電源装置。

【請求項34】 交流電源からの入力を整流する整流素子と、該整流素子の出力を直流平滑する平滑コンデンサと、該平滑コンデンサの電圧を受けて高速に開閉する直列に接続された一対のスイッチング素子からなるスイッチング手段と、直列接続された共振用インダクタ素子と共振用コンデンサからなる共振回路とを含み、前記一対のスイッチング素子間の接続点に前記共振回路の共振用インダクタ素子側端が接続された電力変換回路、および、前記共振用コンデンサと並列に接続された負荷回路からなり、前記電力変換回路は、

前記整流素子の出力の一方から前記平滑コンデンサの一端との間に直列に接続された一対の第1および第2の整流ダイオードと、前記一対の整流ダイオードのうちの前記平滑コンデンサに接続された側の整流ダイオードと並列に接続された第1の充電コンデンサとを備え、前記第1および第2のダイオードの接続点が前記スイッチング手段の一端に接続された前記第1の電流源型電流取り込み手段と、

前記スイッチング手段の開閉により回路内に発生する高周波電流ループにおける電流振動を用いて、前記交流電

源から入力電流を取り込む第2の電流源型入力電流取り込み手段とを備えたことを特徴とする電源装置。

【請求項35】 請求項34に記載の電源装置において、前記第2の電流源型入力電流取り込み手段は、前記整流素子の出力の一方と前記平滑コンデンサの一端との間に直列に接続された一対の第3および第4の整流ダイオードと、前記共振用コンデンサおよび前記負荷回路の非共振用インダクタ素子接続側端と前記平滑コンデンサの少なくとも片端との間に接続された第2の充電用コンデンサとを備え、該一対の整流ダイオード間の接続点に前記共振用コンデンサおよび前記負荷回路の非共振用インダクタ素子接続側端が接続されたことを特徴とする電源装置。

【請求項36】 請求項34に記載の電源装置において、前記第2の電流源型入力電流取り込み手段は、前記整流素子の出力端の一方と前記平滑コンデンサの一端との間に直列に接続された一対の第3および第4の整流ダイオードと、該第3および第4の整流ダイオード間の接続点から前記一対のスイッチング素子間の接続点に接続された第2の充電用コンデンサとを備えたことを特徴とする電源装置。

【請求項37】 請求項34に記載の電源装置において、前記第2の電流源型入力電流取り込み手段は、前記整流素子の出力の他方から前記平滑コンデンサの他端との間に直列に接続された一対の第3および第4の整流ダイオードと、該一対の整流ダイオードのうちの前記平滑コンデンサに接続された整流ダイオードと並列に接続された第2の充電コンデンサとを備え、前記第3および第4の整流ダイオードの接続点は前記一対のスイッチング手段の他端に接続されたことを特徴とする電源装置。

【請求項38】 請求項34に記載の電源装置において、前記第2の電流源型電流取り込み手段は、前記整流素子の出力の一方と前記平滑コンデンサの一端との間に直列に接続された一対の第3および第4の整流ダイオードと、該第3および第4の整流ダイオードの接続点に一端が接続された第2の充電コンデンサと、該第2の充電コンデンサの他端と前記スイッチング素子の中点との間に接続された第2の共振用インダクタとを備えたことを特徴とする電源装置。

【請求項39】 請求項38に記載の電源装置において、前記第2の充電コンデンサと前記第2の共振用インダクタ素子とにより生ずる共振電流の共振周波数が、前記一対のスイッチング素子の交互に高速開閉するときの動作周波数以上であることを特徴とする電源装置。

【請求項40】 交流電源からの入力を整流する整流素子と、該整流素子の出力を直流平滑する平滑コンデンサと、直列に接続された高圧側に接続される第1のスイッチング素子と低圧側に接続される第2のスイッチング素子とからなる第1スイッチング手段と、直列に接続された高圧側に接続される第3のスイッチング素子と低圧側

に接続される第4のスイッチング素子からなる第2のスイッチング手段と、直列に接続されたインダクタ素子とコンデンサとからなる直列回路とを有し、前記第1および第2のスイッチング手段のうち少なくとも1つは前記平滑コンデンサと並列に接続され、前記第1のスイッチング素子と第2スイッチング素子との接続点から前記第3スイッチング素子と第4スイッチング素子との接続点の間に前記直列回路が接続された電力変換回路、および、前記コンデンサと並列接続された負荷回路からなり、前記電力変換回路は、

前記整流素子の出力端の一方と平滑コンデンサの一端との間に直列接続された一対の第1および第2の整流ダイオードと、該一対の整流ダイオードのうちの平滑コンデンサに接続された整流ダイオードと並列に接続された第1充電コンデンサとを有する第1の電流源型入力電流取り込み手段と、

前記整流素子の出力端の他方と平滑コンデンサの他端との間に直列接続された一対の第3および第4の整流ダイオードと、該第3および第4の整流ダイオードのうちの平滑コンデンサに接続された整流ダイオードと並列に接続された第2充電コンデンサとを有する第2の電流源型入力電流取り込み手段とを備え、少なくとも1つのスイッチング手段が第1および第2の整流ダイオードの接続点と第3および第4の整流ダイオードの接続点との間に接続されたことを特徴とする電源装置。

【請求項41】 請求項40に記載の電源装置において、前記第1スイッチング素子と第2スイッチング素子とは交互に開閉し、前記第3スイッチング素子と第4スイッチング素子とは交互に開閉し、前記第1スイッチング素子と第3スイッチング素子とは交互に開閉することを特徴とした電源装置。

【請求項42】 請求項40に記載の電源装置において、第1および第4スイッチング素子が高速で同時に開閉するとともに、第2および第3スイッチング素子が開を維持する期間と第2および第3スイッチング素子が高速で同時に開閉し、第1および第4スイッチング素子が開を維持する期間を低周波で交互に切り換えることを特徴とした電源装置。

【請求項43】 請求項40に記載の電源装置において、並列に接続された二組のスイッチング手段の高圧側端子および低圧側端子それぞれの端子間に少なくとも一つのスイッチング素子を設けたことを特徴とする電源装置。

【請求項44】 請求項43に記載の電源装置において、

前記二組のスイッチング手段の高圧側端子間に第5スイッチング素子を、低圧側端子間に第6スイッチング素子を設け、

前記第1スイッチング素子と前記第4スイッチング素子と前記第5スイッチング素子とが同時にオンし、前記第

2スイッチング素子と前記第3スイッチング素子と第6スイッチング素子とが同時にオンする構成であって、第4スイッチング素子および第5スイッチング素子は高速に同時に開閉し第1スイッチング素子はオンを保持する状態と、第3スイッチング素子および第6スイッチング素子は高速に同時に開閉し第2スイッチング素子はオンを保持する状態とを低周波で繰り返すことを特徴とする電源装置。

【請求項45】請求項1、請求項3、請求項9、請求項13、請求項15、請求項18、請求項22、請求項28、請求項29、請求項30、請求項32、請求項34または請求項40に記載の電源装置において、前記負荷回路は、整流素子と該整流素子の出力端に接続される別の平滑コンデンサによって直流出力を得ることを特徴とする電源装置。

【請求項46】請求項45に記載の電源装置において、前記別の平滑コンデンサ両端の直流電圧を受けて、低周波の矩形波を出力する極性反転回路をさらに備えることを特徴とする電源装置。

【請求項47】請求項1、請求項3、請求項9、請求項13、請求項15、請求項18、請求項22、請求項28、請求項29、請求項30、請求項32、請求項34、請求項40、請求項45または請求項46に記載の電源装置において、前記負荷回路が、放電灯、もしくは、放電灯と、該放電灯を起動する高パルス電圧を発生する始動装置とを含むことを特徴とする電源装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、商用電源から負荷に適切な電力を供給する電力変換装置に関し、特に、メタルハライドランプ、高圧ナトリウムランプ等の高輝度放電灯や蛍光灯等の、いわゆる放電灯の点灯装置に好適な電源装置に関する。

【0002】

【従来の技術】従来のスイッチング素子を用いた電力変換装置において、入力電流の高調波歪みを低減し、かつ、入力を高力率にするために、商用交流電源を全波整流し、昇圧型チョッパ回路で入力電流波形を商用交流電源に略比例した波形としながら、直流電圧を発生する回路（以下、「前置変換回路」と称す。）を主変換回路の前段に付加したものがある。このような電力変換装置では、前置変換回路からの直流電圧を入力とし、主変換回路で負荷へ所望の電力を供給する。例えば、蛍光灯の高周波点灯装置において、昇圧型チョッパ回路とインバータ回路とから構成されるものがある。

【0003】しかしながら、このような電力変換装置では、入力電流高調波を低減させるために付加した前置変換回路（昇圧型チョッパ回路）の部品点数が多いため、結果的に装置の大型化、高コスト化を招く。

【0004】そこで、これまでの昇圧型チョッパ回路と

インバータ回路の構成に比べ、部品点数を低減するとともに低コスト化を図ることができる回路が従来よりいくつか提案されている。以下にそれらの従来例について説明する。

【0005】＜従来例1＞本従来例の回路は特開平4-193067号公報に開示されたものである。図95にその回路図を示す。また、本回路における力率改善機能部を取り出した等価回路を図96に示す。ここでは、下記の条件に基づいてこの等価回路を構成した：

- ・全波整流器DBにて全波整流後の電圧源を商用電源ACの瞬時値Vgとした。
- ・平滑コンデンサCeを安定した直流電圧源Vdcとみなした。
- ・入力歪み改善用の帰還電圧源（図95では負荷LDの両端電圧）を略一定振幅Vpの高周波電圧源Vaとした。

【0006】以下に、高周波電圧源Vaの高周波振幅1サイクルにおける4つのパワーステージ（モード）における電力変換回路の動作について図97を用いて説明する。ここで、図97の（a）～（d）は各パワーステージ1～4における電力変換回路の等価回路を示している。図97の（e）は各電圧源Va、Vbの電圧、コンデンサCinの電圧Vcおよび電流Icの波形の変化を示したものである。また、図97の（e）の領域（A）～（D）は図97の（a）～（d）にそれぞれ対応している。なお、本明細書中では、説明の便宜上、電圧源の電圧値の表記は電圧源の符号と同一のものを使用する。

【0007】（a）パワーステージ1

このときの等価回路は図97の（a）となる。図97の（e）の領域（A）において、高周波電圧源Vaの振幅は最大値Vpとなったところから徐々に減少していく。この間、ダイオードD1およびダイオードD2はオフした状態にあり、コンデンサCinは浮遊状態となり、コンデンサCinの両端電圧Vcは電圧値Vdcから電圧値Vpを差し引いた値を保つ。このときのコンデンサCinの両端電圧Vcは高周波電圧源Vaの高周波振幅1サイクルにおける最小値Vcminを示す。高周波電圧源Vaが減少し、コンデンサCinとダイオードD1およびダイオードD2の接続点の電位が入力電位Vgと等しくなる時、すなわちVg=Va+Vcminとなるまでこのステージが継続する。

【0008】（b）パワーステージ2

このときの等価回路は図97の（b）となる。図97の（e）の領域（B）において、高周波電圧源Vaの電圧Vaが減少し、コンデンサCinとダイオードD1とダイオードD2との接続点の電圧Vbが入力電圧Vgと等しくなる（Va+Vcmin=Vg）とダイオードD1がオンし、入力電源電圧源VgよりダイオードD1を介してCinを充電する電流が流れる。入力電源電圧源は充分にインピーダンスが小さいので電圧Vbは入力電圧値のまま一定を保つ。高周波電圧源Vaの振幅が減少するに従い、コンデ

ンサ C_{in} の両端電圧は上昇する。高周波電圧源 V_a の振幅が最小値を迎えたところでダイオードD1はオフし、コンデンサ C_{in} の両端電圧は最大値 V_{cmax} となる。

【0009】(c) パワーステージ3

このときの等価回路は図97の(c)となる。図97の(e)の領域(C)において、高周波電圧源 V_a の電圧 V_a が最小値を過ぎ増加しはじめる。この間、ダイオードD1およびD2はオフした状態にあり、コンデンサ C_{in} は浮遊状態でその両端電圧は V_{cmax} を保つ。高周波電圧源 V_a の電圧 V_a が増加し、コンデンサ C_{in} とダイオードD1とダイオードD2との接続点の電圧 V_b が直流電圧源 V_{dc} の電圧 V_{dc} と等しくなる時、すなわち $V_a + V_{cmax} = V_{dc}$ までこのステージが継続する。

【0010】(d) パワーステージ4

このときの等価回路は図97の(d)となる。図97の(e)の領域(D)において、高周波電圧源 V_a の電圧 V_a が増加し、コンデンサ C_{in} とダイオードD1とダイオードD2との接続点の電圧 V_b が直流電圧 V_{dc} と等しくなる($V_a + V_{cmax} = V_{dc}$)とダイオードD2がオンし、直流電圧源 V_{dc} に向かってダイオードD2を介してコンデンサ C_{in} を放電する電流が流れる。直流電圧源 V_{dc} は充分にインピーダンスが小さいので電圧 V_b は V_{dc} のまま一定に保持される。高周波電圧源 V_a の振幅が増加するに従い、コンデンサ C_{in} の両端電圧は減少する。高周波電圧源 V_a の振幅が最大値を迎えたところでダイオードD2はオフし、コンデンサ C_{in} の両端電圧は最小値 V_{cmin} となる。

【0011】以上4つのステージが高周波電圧源 V_a のサイクルに伴い繰り返される。ここでは上記パワーステージ2の間だけ入力電流が流れる。入力電圧 V_g の大きさにより各4つのステージの時間長が変化するが、入力電圧 V_g のピーク時でかつ $V_g = V_{dc}$ となる時では、パワーステージ1とパワーステージ3がなくなり、パワーステージ2とパワーステージ4はそれぞれ高周波電圧源 V_a の高周波サイクルの半サイクルとなる。このとき、パワーステージ2とパワーステージ4の時間長が最大になる。

【0012】図100は入力電流の取り込み期間を説明するための図である。この図において領域Xはインダクタ電流が平滑コンデンサ C_e の充電電流と成り得る領域であり、領域Yはインダクタ電流が入力電流と成り得る領域である。領域Yは図100中の下段に示した図のように入力電圧 V_{in} がピーク値である時ほど、その領域が広がり、ゼロに近づくほど領域が狭くなる。すなわち、入力電圧 V_{in} がピーク値に近いほど入力電流を取り込む時間が長くなることを示している。

【0013】この回路方式は、高周波で振動する共振回路の電圧節(ノード)における電位の変位によって、コンデンサ C_{in} の電荷を充放電させることで電源からの入力電流を吸い込んでいると言えるので、以降の説明にお

いて、電圧源型チャージポンプ方式(VSCP; Voltage Source type Charge Pump)と呼ぶことにする。また、本回路において図101に示すように出力側にトランジスト T を用いた例も考えられる。

【0014】<従来例2>本従来例の回路は特開平5-38161号公報に開示されたものである。図98にその回路図を示す。また、本回路における効率改善機能部を取り出した等価回路を図99に示す。ここでは、下記の条件に基づいてこの等価回路を構成した;

・整流素子 D_B にて全波整流後の電圧源を交流電源 A_C の瞬時値 V_g とした。

・平滑コンデンサ C_e を安定した直流電源 V_{dc} とみなした。

・入力歪み改善用の帰還電流源(図98では共振用インダクタ L_r と共振用コンデンサ C_r と負荷 L_D とからなる負荷回路)を略一定振幅の高周波電流源 I_a とした。

【0015】図98に示す本従来例の回路において、整流素子 D_B と平滑コンデンサ C_e の間に直列に接続されたダイオード D_1 、 D_2 と、ダイオード D_2 と並列に接続された充電コンデンサ C_{in} とから構成される回路により、共振コンデンサ C_r と共振インダクタ L_r とからなる共振回路により発生する共振電流を用いて、電源 V_g から入力電流を取り込んでいる。

【0016】本従来例においても従来例1の動作説明で述べた4つのステージに準ずるステージがそれぞれ存在する。従って本従来例において、入力電源 V_g のピーク時で $V_g = V_{dc}$ と設定した時に、高周波電流源 I_a の1サイクルのうち入力電流導通時間は最大で半サイクルとなる。

【0017】この回路方式は、高周波で振動する共振回路の電流線輪(ループ)あるいは負荷電流によって、コンデンサ C_{in} の電荷を充放電させることで入力電源 V_g からの入力電流を吸い込んでいると言えるので、電流源型チャージポンプ方式(CSSP; Current Source type Charge Pump)と呼ぶことにする。

【0018】上記従来例1および従来例2では比較的少ない部品点数で電力変換回路が構成でき、かつ、高効率に入力電流を引き出すことができる。また、本回路において図102に示すように出力側にトランジスト T を用いた例も考えられる。

【0019】<従来例3>図103に別の従来例を示す。図103は図95に示した回路において、コンデンサ C_{in}' およびダイオード D_1' 、 D_2' からなる効率改善機能部を、コンデンサ C_{in} およびダイオード D_1 、 D_2 からなる整流素子 D_B の高圧側出力端に接続された効率改善機能部と対称となるように、整流素子 D_B の低圧(グランド)側出力端に設けたものである。本構成の場合、効率改善機能部を取り出した等価回路は図104のようになる。この場合、ダイオード D_1 、 D_2 およびコンデンサ C_{in} からなる回路部は従来例1で述べた動作、

すなわち、高周波電圧源Vaの高周波振幅1サイクルにおける4つのパワーステージを行い、ダイオードD1'、D2'およびコンデンサCin'からなる回路部は高周波電圧源Vaの高周波振幅1サイクルにおける4つ

ダイオードD1、D2、
コンデンサCinからなる回路部
パワーステージ1 <----> パワーステージ3
パワーステージ2 <----> パワーステージ4
パワーステージ3 <----> パワーステージ1
パワーステージ4 <----> パワーステージ2

したがって、入力電流は高周波電圧源Vaの高周波振幅1サイクルにおいて半サイクルずつ流れ、最大で1サイクルの期間流れることとなる。これにより入力電流の導通期間は拡げられ、入力電源の高周波フィルタ回路のボリュームアップを抑えることができる。

【0021】<従来例4>図105に従来例4の回路図を示す。図105に示される回路は、従来例2の図98に示した回路において、コンデンサCin'およびダイオードD1'、D2'からなる力率改善機能部を、コンデンサCinおよびダイオードD1、D2からなる整流素子DBの高圧側出力端に接続された力率改善機能部と対称となるように、整流素子DBのグランド側端に設けたものである。本回路の場合、ダイオードD1、D2の接続点から負荷回路までの間にコンデンサCr2を接続し、ダイオードD1'、D2'の接続点から負荷回路までの間にコンデンサCr2'を接続して電源短絡を防いでいる。本回路の力率改善機能部を取り出した等価回路は図106のようになる。本回路においても従来例2の回路動作を半サイクル毎に交互に繰り返すことになるので、入力電流の導通期間は拡げられ、入力電源の高周波フィルタ回路のボリュームアップを抑えることができる。

【0022】<従来例5>また従来例3または従来例4で説明した対称型のCPPFC方式の回路例としては米国特許USP4,511,823号(コントロールロジック社特許)に開示された例が挙げられる。図107にこの回路の回路図を示す。本回路においては上記従来例3(図103、図104)と同等の力率改善動作を行う。また、従来例4において示した回路も本特許公報の中に開示されている。したがって、本特許公報に示された回路においても入力電流の導通期間は拡げられ、フィルタ回路のボリュームアップを抑えることができる。

【0023】次に、高輝度放電灯安定器(HIDバラスト)に応用した例を示す。

<従来例6>これまで高輝度放電灯(以下、「HIDランプ」(High Intensity Discharge Lamp)と称す。)用安定器としてよく用いられている回路として図108に示す回路が挙げられる。本回路は、入力電源ACの整流部と力率改善機能(以下、「PFC」と称す。)部11、出力制御部13、極性反転部15(低周波インバータ回路)から構成され、HID

のパワーステージの内、等価的にみて半サイクルずつ動作がずれる。すなわち、以下に示すような動作となる。

【0020】

ダイオードD1'、D2'、
コンデンサCin'からなる回路部
パワーステージ1 <----> パワーステージ3
パワーステージ2 <----> パワーステージ4
パワーステージ3 <----> パワーステージ1
パワーステージ4 <----> パワーステージ2

Dランプのインピーダンス変化に応じて適宜に制御された低周波の矩形波出力をHIDランプに供給するものである。本回路構成にあっては大型部品であるインダクタ素子や高価なスイッチング素子が数多く用いられているため、装置を小型化することが難しく、かつ高価なものとなっている。

【0024】<従来例7>図109に示す回路は特開平4-193067号公報に記載されている回路のうち、前述の図95に示した回路において、負荷回路LDへの高周波出力を整流ブリッジD0を通じ、直流出力に変換するように構成したものである。本回路においても従来例1で述べたのと同様の回路動作を行い、コンデンサCr1とコンデンサCcが結ばれているノードを高周波電圧源として利用してコンデンサCi1の充放電を行い、入力電流を高周波で引き出すことができる。

【0025】また、図110に示す回路は特開平5-38161号公報で記載されている回路のうち、図98に示した回路の出力部において、負荷回路LDへの高周波出力を整流ブリッジD0を通じ、直流出力に変換するように構成したものである。本回路においても図95に示す回路と同様に動作する。つまりこれらの回路では、少ない数のインダクタ素子で入力電流の波形歪みと出力への電力の供給が可能である。

【0026】

【発明が解決しようとする課題】前述した従来例においては、高周波帰還(電圧・電流)電源の一高周波サイクルつまり図95や図98および図109や図110等の具体回路ではスイッチ素子Q1・Q2のースイッチングサイクル中で、入力電流は最大で半サイクルの時間しか流すことができない(図100参照)。したがって、出力電力量Woutと略同一の電力量Winを効率よく入力電源から引き出す場合(すなわち、通常交流入力電圧Vinは固定であるので入力電流Iin=Win/Vinから、入力力率 $\eta=1$ となるように)、一高周波サイクル中に引き出される入力電流の波高値は比較的高いものとなる。

【0027】すなわち、通常の昇圧チョッパ回路でゼロクロス不連続電流モードで動作させた場合(高周波入力電流の波高値は入力整流用の低周波フィルタ後の入力電流波形の2倍の値)に比べると、入力電流の導通時間が半分以下となることから波高値が倍近く(高周波入力電

流の波高値は入力整流用の低周波フィルタ後の入力電流波形の4倍の値)になることがわかる。このように波高値が大きいことにより、入力整流用の低周波フィルタ回路の部品が大型化し、また上記高周波入力電流が流れる部品(整流器D B、ダイオードD 1、D 2等)は大型化することとなり、部品定格の上昇により全体的に見て部品点数は減るものコストはそれほど下がらない。

【0028】また、前述の従来例の各回路に対して、以下の問題点が挙げられる。例えば、図95において;

・ダイオードD 1、D 2導通時にコンデンサCinはCrおよび負荷LDと並列接続と等価的にみなせる。ここで共振用インダクタLrおよびスイッチ素子Q 1・Q 2に流れる電流は、負荷LDおよびCrを流れる電流に加えコンデンサCinを流れる電流となり、Cinを接続しない場合と比べ比較的大きな電流がLrおよびスイッチ素子Q 1・Q 2に流れることになる。

【0029】・またコンデンサCinの導通角が入力電圧に応じて変化し、負荷LDへの出力に入力電圧に応じた大きな低周波リップルを生じる問題を低減するためには、共振用コンデンサCrを充分に大きな値に設定し、コンデンサCinの導通・不導通(コンデンサCinが共振用コンデンサCrおよび負荷LDと並列接続されているか否か)によらず共振回路系に影響が現れないようすればよい。つまり、共振用コンデンサCrの容量をCr、コンデンサCinの容量をCinとすると、 $Cr = Cin + Cr$ ($Cin < Cr$) とすればよい。しかしながら、容量Crを大きくすれば出力電力に寄与しない無効電流を増やすことになり、出力の低周波リップル低減のためにさらなるLrおよびスイッチング素子Q 1、Q 2に流れる電流の増加を招くこととなる。

【0030】・これは図110の回路においても同様である。

・また図102や図107など図95のPFC部を対称形に構成した回路方式でも同様の問題を生じる。例えば、図95に示すコンデンサCinは図103、図107に示すコンデンサCin、Cin'の2つに分割され、コンデンサCin、Cin'の容量は半減される。このため、コンデンサCin、Cin'一つあたりに流れ込む電流は半減し高周波入力電流の導通角は拡げられ波高値も半減する。しかし、コンデンサCin、Cin'は同時に導通し二つの合成容量が負荷(ランプ)と並列に接続されるので、コンデンサCin、Cin'を流れ出るあるいは流れ込む電流は合成され、図95の回路と全く同じになる。したがって、負荷(ランプ)に流れる電流の低周波リップル低減を改善するためには共振用コンデンサCrの容量値を大きく設定しなければならぬ、これにより出力の低周波リップル低減のためにさらなる共振用インダクタLrおよびスイッチング素子Q 1、Q 2に流れる電流の増加を招くこととなる。

【0031】同様に、図98(従来例2)において;

・共振用インダクタLrと共振用コンデンサCrとを含む共振回路の回路電流(すなわち、共振用インダクタLrを流れる電流)を高周波電流源として入力電流を高効率に引き出す図97の場合、ダイオードD 1、D 2の導通時に負荷LDを流れる負荷電流とコンデンサCrを流れる電流が入力電流に寄与する。ところが負荷電流が比較的小さく充分に入力電流を引き出せない場合には、共振用コンデンサCrの値を大きく設定し、共振回路の回路電流を増やすなければならない。この様に回路電流を増やすことは共振用インダクタLrおよびスイッチング素子Q 1、Q 2の大型化そしてコストの上昇を招く。

【0032】・ダイオードD 1、D 2オフ時はコンデンサCinが導通し、共振用インダクタLr、共振用コンデンサCrと負荷LDとからなる共振回路と直列に接続される。一高周波サイクル中のコンデンサCinの導通角は入力電圧の電位の増減により減増し、この影響で負荷LDの出力には大きな低周波リップルが生じる。この低周波リップルを低減するためには、コンデンサCinの容量値を大きく設定し、コンデンサCinのインピーダンスを減じ、コンデンサCinの接続の有無に関わらず上記共振回路が影響を受け難くなるようにすればよい。しかしながら、コンデンサCinの容量値を大きくした場合に、コンデンサCinの充放電によりダイオードD 2の陽極側電位を平滑コンデンサCe両端電圧Vdcと入力電圧Vgとにシフトさせ充分な入力電流量を引き出すためには、共振用コンデンサCrの容量値の増加による大きな共振電流が必要になる。これはさらなる共振用インダクタLrおよびスイッチング素子Q 1、Q 2の導通電流の増大を招き、共振用インダクタLrおよびスイッチング素子Q 1、Q 2の大型化を招く。

【0033】・これは図110の回路においても同様である。

・また図95の回路に対する図103、図107の関係と同じく、図104の回路方式においても、高周波入力電流の導通角が拡げられその波高値は半減するが、共振回路を流れる電流は上記と同様の要因で増加し、共振用インダクタLrおよびスイッチング素子Q 1、Q 2の導通電流の増大を招き、共振用インダクタLrおよびスイッチング素子Q 1、Q 2の大型化を招く。

【0034】上述のように、負荷共振回路の高周波電圧(あるいは電流)振動を利用し、入力電流を高周波で効率よく引き出すような従来回路においては、部品点数が比較的削減できるが、部品の大型化を伴うためコスト低減には有効でない。

【0035】また、図101と図102に示すように出力トランジスタTを用い一次側共振電流を適宜に設定する場合においては、トランジスタTが大型部品でコスト上昇の要因となる。

【0036】本発明では、これらの効率改善、出力リップル低減のための共振回路電流の増加等の問題点を解決

し、また一高周波サイクル中の入力電流の導通角を拡げることにより、部品定格を低減し、コスト低減を可能とした高効率な簡易型入力力率改善回路を有する電源装置を提供する。

【0037】

【課題を解決するための手段】上記課題を解決するために、本発明に係る電源装置は、交流電源からの入力を整流する整流素子と、整流素子の出力を直流平滑する平滑コンデンサと、平滑コンデンサの電圧を受けて高周波電圧および高周波電流を発生するスイッチング素子とを含む電力変換回路、および、電力変換回路の出力を受ける負荷回路から構成される電源装置において、電力変換回路が、スイッチング素子の開閉により回路内に発生する高周波電流ループの1つを用いて交流電源から入力電流を取り込む電流源型入力電流取り込み手段と、スイッチング素子の開閉により回路内に発生する高周波電圧ノードの1つを用いて交流電源から入力電流を取り込む電圧源型入力電流取り込み手段とをさらに備える。

【0038】これら2つの入力電流取り込み手段により交流電源から電流を取り込む際に、2つのチャージポンプの電流入力期間の位相差を利用して電流入力期間を拡大できる。このため、電流ピーク値が抑えられる。

【0039】また、上記の電源装置において、電圧源型入力電流取り込み手段のかわりに第2の電流源型入力電流取り込み手段を備え、2つの電流源型入力電流取り込み手段により交流電源から電流を取り込むように構成した。この場合も、第1の電源装置と同様に、2つの入力電流取り込み手段により交流電源から電流を取り込む際に、それらの電流入力期間の位相差を利用して電流入力期間を拡大できる。このため、電流ピーク値が抑えられる。

【0040】

【発明の実施の形態】以下に、添付の図面を参照して本発明に係る電源装置の実施形態を説明する。

【0041】<実施の形態1>

1-1. 基本構成

図1は本発明に係る電源装置の第1の基本構成を示したものである。電源装置は、商用交流電源ACの出力を全波整流する全波整流素子DBと、整流素子DBの直流出力を平滑する平滑コンデンサCeと、内部に発生する高周波電圧振動を用いて商用交流電源ACから電流を取り込むための経路を形成するダイオードDi1と充電コンデンサCi1と、内部に発生する高周波電流振動を用いて商用交流電源ACから電流を取り込むための経路を形成するダイオードDi2と充電コンデンサCi1と、回路1とかなる。回路1は、1つ以上のスイッチング素子と、共振回路を構成するインダクタ素子及び/又はコンデンサ等の受動素子と、負荷とを含む(図示せず)。回路1の中では、スイッチング素子の高速開閉に応じて高周波電圧、高周波電流が発生している。

【0042】そこで、回路1中の高周波電圧が発生している適切なノードの1つを電圧源VS、高周波電流が発生している適切な電流ループの1つを電流源CSとみなし、商用交流電源(以下、「交流電源」と称す。)ACを全波整流素子DBで整流した出力の正負いずれか一方より第1の充電コンデンサCi1を介して電圧源VSに接続し、他方より電流源CSのループを形成し、第2の充電コンデンサCi2を接続している。また、全波整流素子DBと充電コンデンサCi1、Ci2の各々の接続点から平滑のための大容量の平滑コンデンサCeには各々順方向にダイオードDi1、Di2を接続して構成している。

【0043】すなわち、充電コンデンサCi1、ダイオードDi1と電圧源VSによって、従来例1に示す電圧源型入力電流取り込み手段である電圧源型チャージポンプ(VSCP)を構成し、充電コンデンサCi2、ダイオードDi2と電流源CSによって、従来例2に示す電流源型入力電流取り込み手段である電流源型チャージポンプ(CSCP)を構成したものである。これら2つのチャージポンプによって、交流電源ACから入力電流を交流電源ACの略全領域より引き出し、平滑コンデンサCeに充電して直流を得て、交流電源ACの入力電流高調波歪みを低減し、高力率を実現するものである。以下、この交流電源ACの入力電流高調波歪みを低減し高力率となす作用をPFC(Power Factor Correction; 力率補正)と呼び、チャージポンプ技術を用いてPFC機能を達成する回路方式を総じてCPPFC(Charge Pump PFC)と呼ぶ。

【0044】ここで、CPPFCについて詳細に説明する。

(a) CPPFC(入力力率改善チャージポンプ)：高周波入力電流が負荷(共振)回路を介して流れる回路で、入力電圧の正弦波に応じた入力電流の引き出しのためにコンデンサの充放電とクランプを利用しているもの。但しその応用として、入力電源から前記負荷(共振)回路までの接続の間で入力電流が流れる経路中に、インダクタスを挿入し前記コンデンサの充放電をより連続的に行っているものも含む。

【0045】(b) 電圧源型CPPFC(VSCP)：CPPFCのうち、負荷(共振)回路の電圧振動を利用して入力電流を引き出すものをいう。本方式の場合、電圧振動を作るための電流源(インダクタ素子)が必要であるが、そのインダクタ素子には負荷電流と上記入力電流が重複する。

【0046】(c) 電流源型CPPFC(CSCP)：CPPFCのうち、負荷(共振)回路の電流を入力電源を介して流すものをいう。通常、負荷(ランプ)電流だけでは充分な入力電流が引き出せないために、共振電流の増加を余儀なくされたために効率が良くならない。

【0047】なお、本案の構成上、VSCPとCSCPが交流電源ACから電流を吸い込む期間に位相差がある

ように設定されている。したがって、本案の如く、VSCPとCSCPを組み合わせると、電圧源VSと電流源CSの位相差により、VSCPとCSCPが交流電源ACより電流を吸い込む期間のずれによって、1スイッチングサイクル中（スイッチング素子が高速にオン/オフを一回繰り返す期間）に入力電流Iinを吸い込む期間が等価的に広がり、所定の負荷への出力電力に必要な入力電流Iinを吸い込むのにVSCPあるいはCSCPのいずれか一方のみの場合に比べて入力電流Iinのピーク値を低減することができる。部品耐量が低減でき、装置を小型化、低価格化したPFC機能を有する電源装置を実現することができる。

【0048】また、図2に、図1とは異なる基本構成の回路図を示す。この構成のように、図1の基本構成におけるVSCPの代わりに、第2のCSCPを用いて入力電流を吸い込むように構成してもよい。すなわち、電流源CSとは異なる電流源CS' とダイオードDi2'、充電コンデンサCi2' とにより第2のCSCP5'を構成してもよく、図1の回路と同様に2つの電流型チャージポンプを用いて入力電流の吸い込みを行っても同様の効果が達成できる。以下に図1に示す基本構成に基づいた電源装置の具体例をいくつか説明する。

【0049】1-2.回路例

1-2-1.実施例1a

図3に実施例1aの電源装置の回路図を示す。電源装置は、交流電源ACと、高周波フィルタFと、整流素子DBと、整流素子DBからの出力を平滑する平滑コンデンサCeと、平滑コンデンサCeの電圧を受けて高速に開閉するスイッチング素子Q1、Q2と、共振インダクタLrと共振コンデンサCr1、Cr2とからなる共振回路と、ダイオードD1と充電コンデンサCi1とを含むVSCPと、ダイオードD2と充電コンデンサCi2とを含むCSCPとを有する。この電源装置は、共振コンデンサCr2の両端に接続された整流素子D0を介して負荷回路LDに電力を供給する。ここで、スイッチング素子Q1、Q2は、MOSFETにより構成され、また、制御回路CNT1からの制御信号によりそのオン/オフが制御される。

【0050】すなわち、平滑コンデンサCeに充電された直流電圧を、スイッチング素子Q1、Q2とインダクタLr、結合コンデンサCcと共振コンデンサCr1、Cr2で基本的に構成されるハーフブリッジ型インバータで、共振コンデンサCr2両端の高周波電圧を出力整流ダイオードブリッジD0で整流し、コンデンサCoで平滑して所望の直流出力電圧Voを得る。これを、スイッチング素子Q3、Q6がオンでスイッチング素子Q4、Q5がオフである第1の状態と、スイッチング素子Q3、Q6がオフでスイッチング素子Q4、Q5がオンである第2の状態とを切り換えることにより、低周波の矩形波出力に変換する。すなわち、制御回路CNT2の発生する信号

に応じて低周波で第1の状態と第2の状態とを交互にくりかえす極性反転回路15によって、低周波の矩形波出力に変換する。ここで、結合コンデンサCcは直流成分のカット用に挿入されたものであり、また、トランジスタQ1～Q6のスイッチング素子はMOSFET等により構成され、これらのスイッチング素子のオン/オフ動作は制御回路からの信号に基づき制御されるものとする（以降の説明においても同様とする。）。この矩形波出力は高圧パルストラ ns PTを介して、最終負荷であるHIDランプHIDに供給され、HIDランプHIDを点灯せしめる放電灯点灯装置を構成している。ここで、図中のIGNとPTはイグナイタ回路17を構成し、これによりHIDランプHIDを起動せしめるために必要な高電圧パルスを発生させるように構成したものであり、HIDランプHIDが起動し点灯すると、該高電圧パルスの発生は停止する。このとき、負荷回路LDにおいては、スイッチング素子は図4に示すタイミングでオン/オフし、HIDランプHIDに印加される電圧VIAおよびHIDランプHIDを流れる電流IIaは図4に示すように変化する。

【0051】以上は、本案を用いたHIDランプ点灯装置の構成と概要であるが、本案は負荷回路LDに直接依存せず、コンデンサCoに発生する直流を得るところまでの作用に着目している。そのため、図4に示す回路を、図5に示すように簡略化して考えて良い。ここで、コンデンサCfとインダクタLfからなる高周波フィルタFは高周波電流を平滑し、交流電源ACに平均化された低周波電流を流すためのものであり、説明の便宜上、高周波フィルタFは省略する（以降の説明においても同様）。簡略化においては、下記の点を考慮した；

- ・負荷回路をLDとしてまとめた。
- ・等価的にコンデンサCcの位置を変更した。
- ・スイッチング素子Q1、Q2をスイッチに置き換えた。
- ・スイッチング素子Q1、Q2の寄生ダイオードDs1、Ds2を追加した。
- ・電源の高周波フィルタを省略した。

【0052】また、以降の説明においては、1スイッチングサイクル中の動作を説明するため、図5の回路図を図6のようにさらに簡略化する。なお、ここでコンデンサの容量値の関係は、Ce>;Cc>;Ci1,Ci2,Cr1>;Cr2になっている。この簡略化においては、下記の点を考慮した；

- ・交流電源ACの周波数（例えば50～60Hz）に対して、スイッチング素子のスイッチング周波数は十分高く、1スイッチングサイクル中に交流電源ACの電圧変化はないとみなせるので交流電源ACを直流電圧源Vinと置き換える。
- ・平滑コンデンサCeは1スイッチングサイクル中では電圧変化がないものとみなせるので、平滑コンデンサC

eを直流電圧源Vdcと置き換える。

・コンデンサCcは共振回路にあるが、両端電圧は高周波リップル成分を含んだ直流電圧となるので、コンデンサCcとコンデンサCr1の合成容量を新たにCr1とし、元来コンデンサCcに存在した直流電圧を直流電圧源Vccと置き換える。

・負荷への出力は平滑された直流電圧を得るものと考えられるので、負荷LDを直流電圧源Voと置き換える。

【0053】図6において、VSCPはVcpノードを電圧源VSとして、充電コンデンサCi1とダイオードDi1を付加して構成され、また、CSCPは共振コンデンサCr1を流れる電流の電流ループを電流源CSとして充電コンデンサCi2とダイオードDi2を付加して構成されている。この構成によれば、同一の共振系中の電圧源VSと電流源CSを利用して、電流と電圧の位相差を利用して、入力電流Iinの取り込み期間を増加することができる。

【0054】以下にこの回路の動作を説明する。本回路において、一スイッチングサイクル中の動作モードは概ね8モードである。以下、スイッチング素子Q1がオフでスイッチング素子Q2がオンの状態で、スイッチング素子Q2の電流が負から正に転流した瞬間からモード1として、モード1からモード8の動作を図7～図14を参照しながら順に説明する。ここで、各モードに於ける電流経路と電圧の上昇下降を図7～図14に示し、主な電流と電圧の波形を図15、図16に示す。なお、以下の説明において、電圧Vcpは図6に示す共振インダクタLと共振コンデンサCr1との接続点の電圧であり、電流I1は充電コンデンサCi1を流れる電流であり、電流I2は電流源CSの電流ループを流れる電流である。

【0055】(A) モード1

図7に本モードにおける電流経路を示す。本モードにおいては、スイッチQ1がオフ、スイッチQ2がオンで、 $V_{cp} > 0$ で、 $V_{cp} > V_{dc} - V_{ci2}$ であるとする。(実際には、 $V_{ci2} = V_{in}$ であり、 $V_{cp} > V_{dc} - V_{in}$ である。) 電源Vdcより充電コンデンサCi2を介して、共振コンデンサCr2、直流電圧源Vcc、共振コンデンサCr1、共振インダクタL、スイッチQ2に電流I2が流れ。充電コンデンサCi2の電圧Vci2は上昇し、電圧Vcpは下降する。電圧Vcpが変化(減少)するので、直流電圧源Vinより整流素子DB、充電コンデンサCi1、共振インダクタL、スイッチQ2、直流電圧源Vdc、充電コンデンサCi2に電流I1が流れる。すなわち、 $V_{ci1} = V_{in} - V_{cp}$ になるように電流I1が流れ、直流電圧源Vinより充電コンデンサCi1を充電する。これにより、VSCPは交流電源ACより入力電流Iinを吸い込む。このとき、CSCPは動作しない。

【0056】(B) モード2

図8に本モードにおける電流経路を示す。本モードにおいては、スイッチQ1がオフ、スイッチQ2がオンとな

る。充電コンデンサCi2の電圧Vci2が直流電圧源Vdcの電圧に達すると、ダイオードDi2が導通する。ノードVcpよりインダクタL、スイッチQ2、ダイオードDi2、共振コンデンサCr2、直流電圧源Vccおよび共振コンデンサCr1に電流I2が流れる。電圧Vcpが変化(減少)するので、直流電圧源Vinより整流素子DB、充電コンデンサCi1、共振インダクタL、スイッチQ2、ダイオードDi2に電流I1が流れる。すなわち、 $V_{ci1} = V_{in} - V_{cp}$ になるように電流I1が流れ、直流電圧源Vinより充電コンデンサCi1を充電する。これにより、VSCPは交流電源ACより入力電流Iinを吸い込む。このとき、CSCPは動作しない。

【0057】(C) モード3

図9に本モードにおける電流経路を示す。本モードにおいては、スイッチQ1がオフ、スイッチQ2がオンとなる。共振コンデンサCr2の両端電圧Vcr2 = -Voに達すると、整流素子Doが導通し負荷(直流電圧源Voに含まれる)に電力供給を開始する。ノードVcpよりインダクタL、スイッチQ2、ダイオードDi2、整流素子Do、直流電圧源Vo、Vcc、および共振コンデンサCr1を経由して電流I2が流れる。このため、電圧Vcpは減少し、直流電圧源Vinより整流素子DB、充電コンデンサCi1、共振インダクタL、スイッチQ2、ダイオードDi2に電流I1が流れる。すなわち、 $V_{ci1} = V_{in} - V_{cp}$ になるように電流I1が流れ、直流電圧源Vinより充電コンデンサCi1を充電する。これにより、VSCPは交流電源ACより入力電流Iinを吸い込む。CSCPは動作しない。また、このとき、負荷に出力電流を供給する。

【0058】(D) モード4

図10に本モードにおける電流経路を示す。本モードにおいては、スイッチQ1がオン、スイッチQ2がオフとなる。スイッチQ2がオフに、スイッチQ1がオンにスイッチングされると、共振インダクタLの磁束により、共振インダクタLの電流は流れ続ける。そのため、共振インダクタLより、寄生ダイオードDs1、直流電圧源Vdc、ダイオードDi2、整流素子Do、直流電圧源Vo、Vcc、共振コンデンサCr1に電流I2が流れる。電圧Vcpが変化(減少)するので、直流電圧源Vinより整流素子DB、充電コンデンサCi1、共振インダクタL、寄生ダイオードDs1、直流電圧源Vdc、ダイオードDi2に電流I1が流れる。すなわち、 $V_{ci1} = V_{in} - V_{cp}$ になるように電流I1が流れ、直流電圧源Vinより充電コンデンサCi1を充電する。これにより、VSCPは交流電源ACより入力電流Iinを吸い込み、CSCPは平滑コンデンサCeを充電する。このとき、本回路は負荷に出力電流を供給する。

【0059】(E) モード5

図11に本モードにおける電流経路を示す。本モードにおいては、スイッチQ1がオン、スイッチQ2がオフとなる。本モードにおいて、共振インダクタLの電流が0

になり、転流すると、充電コンデンサCi2よりスイッチQ1、共振インダクタL、共振コンデンサCr1、直流電圧源Vcc、共振コンデンサCr2に電流I2が流れる。共振コンデンサCr2はこれまでと逆方向に充電されるので、整流素子Doがオフになり負荷への電力供給は止まる。このとき、電圧Vcpは上昇する。電圧Vcpが上昇するので、充電コンデンサCi1よりダイオードDi1、スイッチQ1、共振インダクタLに電流I1が流れる。本モードでは、VSCP、CSCPともに動作しない。

【0060】(F) モード6

図12に本モードにおける電流経路を示す。本モードではスイッチQ1がオン、スイッチQ2がオフとなる。本モードにおいて、共振コンデンサCr2が電流I2により充電され、共振コンデンサCr2の電圧Vcr2がVoに達すると、整流素子Doが導通し、負荷に電力供給を開始する。充電コンデンサCi2よりスイッチQ1、共振インダクタL、共振コンデンサCr1、直流電圧源Vcc、整流素子Do、直流電圧源Voに電流I2が流れる。このとき、Vcpは上昇し、充電コンデンサCi1よりダイオードDi1、スイッチQ1、共振インダクタLに電流I1が流れる。このとき、本回路は負荷に出力電流を供給する。本モードにおいて、VSCP、CSCPは動作しない。

【0061】(G) モード7

図13に本モードにおける電流経路を示す。本モードではスイッチQ1がオン、スイッチQ2がオフとなる。本モードにおいて、充電コンデンサCi2の電圧Vci2がVinに達すると、整流素子DBが導通する。直流電圧源Vinより整流素子DB、ダイオードDi1、スイッチQ1、共振インダクタL、共振コンデンサCr1、直流電圧源Vcc、整流素子Do、直流電圧源Voに電流I2が流れる。このとき、本回路は負荷に出力電流を供給する。このとき電圧Vcpは上昇する。本モードにおいて、VSCPは動作せず、CSCPは交流電源ACより入力電流Iinを吸い込む。

【0062】(H) モード8

図14に本モードにおける電流経路を示す。本モードではスイッチQ1がオフ、スイッチQ2がオンとなる。スイッチQ1がオフし、スイッチQ2がオンすると、直流電圧源Vinより整流素子DB、ダイオードDi1、直流電圧源Vdc、寄生ダイオードDs2、共振インダクタL、共振コンデンサCr1、直流電圧源Vcc、整流素子Do、直流電圧源Voに電流I2が流れる。また、充電コンデンサCi1よりダイオードDi1、直流電圧Vdc、寄生ダイオードDs2、共振インダクタLに電流I1が流れる。このとき、VSCPはCeを充電し、CSCPは交流電源ACより電流Iinを吸い込み、かつ、Ceを充電する。以降、上記モード1からモード8を繰り返す。

【0063】このように、VSCPが交流電源ACから電流Iinを吸い込む期間がモード1からモード4であり、CSCPが電流Iinを吸い込む期間がモード7から

モード8と、その位相がずれているため、1スイッチングサイクル中に交流電源ACから電流Iinを吸い込む期間が、VSCP、CSCP単独の場合と比較して、広げることが出来る。しかも共振コンデンサCr2の容量を小さく設定し入力にも出力にも寄与しない無効な電流を低減しつつ出力の低周波リップルを低減することができる。共振コンデンサCr2の容量値を小さく設定した場合、VSCP単独では入力電圧のピーク付近で最小値となる様な低周波リップルであるのに対し、CSCP単独ではピーク付近で最大値となる様な低周波リップルとなる。その上それぞれが単独であった場合に比べ充電コンデンサCi1の容量値を小さく、充電コンデンサCi2の容量値を大きく設定できるので、それぞれのコンデンサの導通時に出力へ与える影響は小さくなる。よってその合成リップルはVSCP、CSCPそれぞれ単独であった場合に比べ小さな、よりフラットなものとなる。したがって、従来例に比べて素子の耐量を低減でき、小形で安価なPFC機能付き電源装置を提供できる。なお、本実施例では、共振コンデンサを2つのコンデンサCr1、Cr2で構成したが、さらに多くの数のコンデンサにより構成してもよく、同様の効果が得られることは明らかである。

【0064】1-2-2. 実施例1b

図17に実施例1bにおける電源装置の回路図を示す。本実施例のように、ダイオードDi2と並列に充電コンデンサCi2を接続しても何ら動作が変らず、本案の効果を達成できる。

【0065】1-2-3. 実施例1c

図18に実施例1cにおける電源装置の回路図を示す。本実施例では1つのコンデンサCrにより構成したものである。平滑コンデンサCeの電圧Vceと2Voが略等しい場合には、共振コンデンサによる分圧が必要なく唯一のコンデンサCrで適切に動作させ得ることを示した例である。

【0066】1-2-4. 実施例1d

図19に実施例1dにおける電源装置の回路図を示す。この図においては、実施例1cで示したように共振コンデンサを1つのコンデンサCrのみで構成し、かつ、実施例1bで示したように充電コンデンサCi2をダイオードDi2と並列に接続している。

【0067】1-2-5. 実施例1e

図20に実施例1eにおける電源装置の回路図を示す。本実施例では、図17において、充電コンデンサCi1の端子のうち共振インダクタLrに接続された側の端子を、図20に示すように共振コンデンサCr1と共振コンデンサCr2の接続点に接続したものである。すなわち、平滑コンデンサCeの電圧Vceに比べて負荷LDの電圧Voが高い場合には、本実施例のように複数の直列接続された共振コンデンサCr1、Cr2の適切な接続点を電圧源VSとしてもよい。

【0068】1-2-6.実施例1 f

図21に実施例1 fにおける電源装置の回路図を示す。本実施例では、実施例1 eの回路(図20)において、充電コンデンサCi2をダイオードDi2と並列となるように接続を変更したものである。

【0069】1-2-7.実施例1 g

図22に実施例1 gにおける電源装置の回路図を示す。本実施例は、実施例1 dの負荷LD及びVSCPとCSCPの整流素子DBに対して接続される極性を正負反対に接続した例である。全ての実施例において、正負を反対に接続しても全く同等に動作し、同等の効果が得られる。なお、上記、いずれの実施例においても、負荷に高周波出力を与える場合、実施例1 aに示した様に出力を整流器Doで整流する必要はない。例えば、図23に示すように、蛍光灯点灯装置に応用する場合は整流器を必要としない。

【0070】1-2-8.実施例1 h

図24に実施例1 hにおける電源装置の回路図を示す。本実施例の回路は、上記実施例において、トランスTrを用いたものである。

【0071】1-2-9.実施例1 i

図25に実施例1 iにおける電源装置の回路図を示す。本実施例においては、整流器Doとして、ダイオードDo1、Do2、コンデンサCo1、Co2を図のように接続して構成される倍電圧整流回路を用いており、高電圧直流出力が得られる構成となっている。

【0072】1-3.効果

以上のように、本実施の形態で示した電源装置によれば、交流電源ACから入力した電力を所望の値に制御し、負荷に対して出力する電力変換回路において、電力変換回路中の高周波電流ループに流れる高周波振動電流を利用して交流電源ACから入力電流を取り込む電流源型入力電流取り込み手段としてのCSCPと、電力変換回路中の高周波電圧ノードでの高周波振動電圧を利用して交流電源ACから入力電流を取り込む電圧源型入力電流取り込み手段としてのVSCPとを備える。このように構成された電源装置では、CSCPとVSCPの双方により交流電源ACから入力電流Iinを取り込むため、1スイッチングサイクル中に交流電源ACから入力電流Iinを取り込む期間が広くなるので、電源装置を構成するスイッチング素子やインダクタ、コンデンサ等の構成部品の電流耐量を低減でき、安価で小形なPFC機能のある電源装置を実現できる。

【0073】また入力電流に関して、CSCPにより負荷電流を最大限に利用し、不足分をVSCPで補うという構成とすることにより、共振コンデンサCrの値が小さく、つまり入力及び出力に無効な電流を小さくでき、共振回路電流を低減しつつ低周波(Vinの倍周波)リップルの比較的小な出力を得ることができる。

【0074】<実施の形態2>

2-1.概要

蛍光灯などは始動に比較的高い電圧を発生させて放電開始を行うが、通常のインバータ回路では動作周波数を定常点灯時の周波数から変化させて、蛍光灯両端の共振コンデンサに起動に必要な電圧が発生するように共振状態を調整している。

【0075】従来例1のVSCPを用いる場合、負荷端に充電コンデンサCinを接続するが、蛍光灯が非点灯の場合で起動のための高電圧を蛍光灯の両端に発生させた場合、VSCPの作用により平滑コンデンサCe両端の電圧Vceが過剰に上昇する場合がある。

【0076】これを改善した方法として、図26に示す回路がある。この回路は、交流電源ACと、整流素子DBと、平滑コンデンサCeと、直列接続されたスイッチング素子Q1、Q2と、ダイオードDi1と、充電コンデンサCi1と、共振インダクタL1と共振コンデンサCr1とからなる第1の共振回路と、共振インダクタL2と共振コンデンサCr2とからなる第2の共振回路と、結合コンデンサCcとを有する。平滑コンデンサCeと、スイッチング素子Q1、Q2の直列回路とが並列に接続され、スイッチング素子Q2と並列に第1の共振回路が並列に接続され、共振コンデンサCr1と並列に、結合コンデンサCcと第2の共振回路との直列回路が接続されている。また、負荷回路LDは共振コンデンサCr2に並列に接続されている。平滑コンデンサCeとスイッチング素子Q2との接続点は整流素子DBの低圧側出力端に接続され、平滑コンデンサCeとスイッチング素子Q1との接続点はダイオードD1を介して整流素子DBの高圧側出力端に接続される。充電コンデンサCi1は整流素子DBの高圧側出力端と共振コンデンサCr1と共振インダクタL1との間に接続されている。本回路においては、共振インダクタL1と共振コンデンサCr1との接続点を高周波電圧源VSとし、ダイオードDi1と充電コンデンサCi1とによりVSCPを構成している。

【0077】この回路では、蛍光灯に接続されて高電圧を発生する第2の共振回路とは別に第1の共振回路を設け、第1の共振回路でVSCPを行うことで平滑コンデンサCe両端の電圧Vceの過剰上昇を抑制する方法が提案されている。これは、米国の学会「1996、IEEE電力技術者会議(IEEE-PESC(Power Electronics Specialists Conference))」にて報告された、「チャージポンプ電気バラストにおける電圧ストレスの削減(Reduction of Voltage Stress in Charge Pump Electronic Ballast, IEEE PESC '96 Conference Proceedings, Volume2, pp.887-893, June, 1996)」に開示されている。

【0078】そこで、本実施の形態では、実施の形態1の考え方を、このような2段共振回路方式に対して応用した例を示す。すなわち、VSCPを第1の共振系に用いて、更にCSCPを付加した構成の電源装置の具体例

を以下にいくつか示す。

【0079】2-2.回路例

2-2-1.実施例2a

図27に実施例2aにおける電源装置の回路図を示す。この図に示す電源装置は、図26に示す回路において、平滑コンデンサCeとスイッチング素子Q2の接続点と、整流素子DBの低圧側出力端との間に、ダイオードD2と充電コンデンサCi2の並列回路を挿入し、さらに、共振コンデンサCr2と負荷LDとの接続点を共振コンデンサCr1から切り離し、整流素子DBとダイオードDi2の接続点に接続したものである。

【0080】本回路においては、共振インダクタL1と共振コンデンサCr1との接続点を電圧源VSとし、VSCPの動作を行い、平滑コンデンサCeの電圧Vceの過剰昇圧を抑制するために設けられた第2の共振回路に流れる電流、すなわち共振コンデンサCr2と負荷LDに流れる第2共振電流を用いてCSCPの動作を行うものである。ここで、CSCPの電流源CSはこの共振インダクタL2であると考えられる。

【0081】この構成によれば、蛍光灯用の高周波点灯装置のように、負荷変動が大きい電源装置の場合であっても、2段共振の過剰昇圧抑制効果を保ちつつ、VSCPおよびCSCPによる前述の効果が得られるため、実施例1と同様に素子耐量を低減でき、電源装置を小型に、かつ安価に実現できる。

【0082】2-2-2.実施例2b

図28に実施例2bにおける電源装置の回路図を示す。本回路では、図27において、共振コンデンサCr1の一端をスイッチング素子Q2から切り離し、整流素子DBとダイオードDi2の接続点に接続したものである。すなわち、共振インダクタL1と共振コンデンサCr1とからなる第1共振系と、共振インダクタL2と共振コンデンサCr2とからなる第2共振系と、コンデンサCi2と、ダイオードDi2とによりCSCPを構成したものである。

【0083】これにより、第1の共振系と第2の共振系の双方の共振電流を用いてCSCPを行うものである。実施例2aでは、共振電流は負荷に流れる電流であるため、ランプが始動直前など負荷回路LDが無負荷状態であれば、共振コンデンサCr2両端に高電圧を発生させるために共振コンデンサCr2に流れる無効電流が大きくなる。無負荷時には、CSCPによる交流電源ACからの入力電流Iinの吸い込みが増加する傾向にあるため、CSCPの作用を小さくしておく必要がある。実施例2bでは、この点を改善するために第1共振電流もCSCP作用に寄与するように構成した。これにより、CSCPの作用が負荷の状態に対してより安定になる。

【0084】2-2-3.実施例2c

図29に実施例2cにおける電源装置の回路図を示す。本回路では、図28において、共振コンデンサCr2の一端を整流素子DBとダイオードDi2の接続点から切り離

し、平滑コンデンサCeの低圧側に接続したものである。共振インダクタL1と共振コンデンサCr1とからなる第1共振系と、充電コンデンサCi2と、ダイオードDi2とによりCSCPを構成したものである。

【0085】これにより、負荷LDに高周波出力を供給するための第1共振系に流れる電流、すなわち共振コンデンサCr1の電流を用いてCSCP動作を行っている。第2共振電流を用いないため、負荷LDの状態によらず実施例2bよりも、更に安定したCSCP作用が得られる。

【0086】2-2-4.実施例2d

図30に実施例2dにおける電源装置の回路図を示す。本回路は、共振インダクタL1と共振コンデンサCr1とからなる第1共振系と、充電コンデンサCi2-1と、ダイオードDi2-1とによって第1のCSCPを構成し、共振インダクタL2と共振コンデンサCr2とからなる第2共振系と、充電コンデンサCi2-2と、ダイオードDi2-2によって第2のCSCPを構成している。これにより、VSCPの作用と第1及び第2のCSCPの作用が各々異なる位相で動作するので、交流電源ACから入力電流Iinを取り込む期間がさらに増加し、回路中を流れる電流のピーク値が下がるため、より部品耐量を低減でき、安価化、小型化が実現できる。

【0087】2-3.効果

本実施の形態に示した電源装置によれば、2段共振を用いたインバータ回路においても、1スイッチングサイクル中に交流電源ACから入力電流Iinを吸い込む期間が広く取れるので、スイッチング素子やインダクタ、コンデンサ等の構成部品の電流耐量を低減でき、さらに安価で小形なPFC機能のある電源装置を提供できる。

【0088】<実施の形態3>

3-1.概要

本実施の形態における電源装置の基本構成を図31に示す。電源装置は、交流電源ACと整流素子DBと平滑コンデンサCeとCSCPとVSCPと回路1とを含む。前述の実施の形態1においては、CSCPとVSCPとは整流素子DBの異なる極性に接続されていたが、本実施の形態においては、CSCPとVSCPとは整流素子DBの同一極性に接続されている。回路1は1つ以上のスイッチング素子と、インダクタ素子及び/又はコンデンサ等の能動素子と、負荷とを含む回路である。回路1中では、スイッチング素子の高速開閉に応じて高周波電圧、高周波電流が発生している。本実施の形態においては、この高周波電圧が発生する電圧ノードのうちの適切な電圧ノードを電圧源VSと、高周波電流が発生している電流ループのうちの適切な電流ループを電流源CSとみなしている。

【0089】この図において、VSCPはダイオードDi1と充電コンデンサCi1と電圧源VSとにより構成される。VSCPにおいては、交流電源ACからの出力を整

流素子DBで整流した出力の正負何れか一方とダイオードDx1を介して電圧源VSとの間に充電コンデンサCi1が接続され、充電コンデンサCi1と平滑コンデンサCeとの間に順方向にダイオードDi1が接続されている。CSCPはダイオードDi2と充電コンデンサCi2と電流源CSにより構成される。CSCPにおいては、整流素子DBのVSCPが接続された極性と同一極性の出力とダイオードDx2を介して電流源CSのループを形成し、充電コンデンサCi2が接続され、充電コンデンサCi2と平滑コンデンサCeとの間に順方向にダイオードDi2が接続されている。ここで、ダイオードDx1、Dx2はVSCPとCSCPの作用が相互に干渉しないように挿入されたものである。

【0090】これら2つのチャージポンプ(CSCP、VSCP)によって、交流電源ACから入力電流を交流電源ACの略全領域より引き出し、平滑コンデンサCeに充電して直流を得ることにより、交流電源ACの入力電流高調波歪みを低減し、高力率を得ることができる。

【0091】本実施の形態において、VSCPとCSCPが交流電源ACから電流を吸い込む期間に位相差があるように設定されている。したがって、上記のように、VSCPとCSCPを組み合わせると、電圧源VSと電流源CSの位相差によりVSCPとCSCPが交流電源ACより電流を吸い込む期間のずれによって、1スイッチングサイクル中(スイッチング素子が高速にオン/オフを一回繰り返す期間)に入力電流Iinを吸い込む期間が等価的に広がり、所定の負荷への出力電力に必要な入力電流Iinを吸い込むのにVSCPあるいはCSCPいずれか一方のみの場合に比べて入力電流Iinのピーク値を低減することが可能となり、電源装置を構成する部品の部品耐量を低減できる。これにより、PFC機能を有する電源装置において、小型化、低価格化を実現できる。以下に、本実施の形態の基本構成に基づいた電源装置の具体的な例をいくつか説明する。

【0092】3-2.回路例

3-2-1.実施例3a

図32に実施例3aにおける電源装置の回路図を示す。本回路においては、回路1が、スイッチング素子Q1、Q2と結合コンデンサCcと共振インダクタLrと共振コンデンサCrと負荷LDとを有し、これらが図32に示すように接続されて構成されている。

【0093】ここで、CSCPはスイッチング素子Q1、Q2からなるハーフブリッジインバータの負荷電流および共振インダクタLrと共振コンデンサCrによる共振電流を発生する電流ループを電流源CSとし、充電コンデンサCi2、ダイオードDi2により構成される。また、VSCPは共振コンデンサCrの共振電圧を利用するため共振コンデンサの一端を電圧源VSとし、充電コンデンサCi1、ダイオードDi1によって構成される。

【0094】本実施例では整流素子DBの出力の正極側

にVSCPとCSCPとを配している。前述したように、VSCPとCSCPのいずれも、電圧源VSおよび電流源CSが最大値から最小値に下がる過程で交流電源ACより入力電流Iinを吸い込むが、本実施例では同一の共振回路中の共振電流と共振電圧を用いているため、当然電圧源VSと電流源CSには位相差が生じているので、1スイッチングサイクル中に交流電源ACから入力電流Iinを吸い込む期間は従来のものより広がり、これにより、回路素子の電流耐量を低減でき、安価かつ小型の電源装置を実現できる。

【0095】3-2-2.実施例3b

図33に実施例3bにおける電源装置の回路図を示す。本回路では、図32に示す回路において、充電コンデンサCi1と共振コンデンサCrとの間に電流を制限する限流要素として、インダクタ素子や抵抗器等のインピーダンスZを挿入したものである。このようにインピーダンスZを挿入することにより、充電コンデンサCi1に流れる電流のピーク値を低減することができる。

【0096】3-2-3.実施例3c

図34に実施例3cにおける電源装置の回路図を示す。本実施例では、整流素子DBの負極側にVSCPおよびCSCPを接続した。

【0097】3-3.効果

本実施の形態の電源装置によれば、整流素子DBの同一極性に接続されたCSCPとVSCPとを備えたため、1スイッチングサイクル中に交流電源ACから入力電流Iinを吸い込む期間が広く取れるので、スイッチング素子やインダクタ、コンデンサ等の構成部品の電流耐量を低減でき、さらに安価で小型なPFC機能を有する電源装置を提供できる。

【0098】また、整流素子DBの一極性と平滑コンデンサCeの一極性が、直接接続されるため、回路の安定性が良く、特に高周波電磁雑音が低減できる。

【0099】<実施の形態4>

4-1.概要

従来例2で示したCSCPの他の回路方式として、米国特許USP5488269号に開示された図35に示す回路が挙げられる。本回路は、交流電源ACと、交流電源ACの出力を受ける整流素子DBと、平滑コンデンサCeと、直列接続された一対のスイッチング素子Q1、Q2と、共振コンデンサLrと共振コンデンサCrからなる共振回路と、負荷回路と、直列接続された一対のダイオードDi3、Di4と、充電コンデンサCi2からなる。平滑コンデンサCeと、一対のスイッチング素子Q1、Q2とは並列に接続され、スイッチング素子Q2に、結合コンデンサと共振回路の直列回路が並列に接続され、共振コンデンサCrに負荷回路が並列に接続されている。整流素子DBの低圧側出力端に平滑コンデンサの一端が接続され、整流素子DBの高側出力端と平滑コンデンサの他端との間に一対のダイオードDi3、Di4が

接続され、ダイオードDi3とダイオードDi4との接続点からスイッチング素子Q1とスイッチング素子Q2との接続点の間に充電コンデンサCin2が接続されている。ここで、ダイオードDi3、Di4、および充電コンデンサCin2によりCSCP回路を構成している。

【0100】本回路方式の場合、共振インダクタLrに流れる電流のうち、スイッチング素子Q1、Q2の寄生ダイオードを介して流れるフライホイール電流を利用し充電コンデンサCin2の充放電を行う。以下に、この回路の動作をモード毎に詳細に説明する；

【0101】(モード1)：スイッチング素子Q1のオフ後、スイッチング素子Q2をオンさせずに(以降、スイッチング素子Q1、Q2が共にオフの時間を「デッドオフタイム」と称す。)、連続的な共振インダクタに流れる電流(以降、「インダクタ電流」と称す。)ILを充電コンデンサCin2を介して流す。この時、充電コンデンサCinは交流電源ACから整流素子DBを経て充電され、充電コンデンサCinの両端電圧が入力電圧Vin(交流電源ACの電圧)の絶対値と等しくなるまで充電される。このときの充電期間は図36中のXで指示したドットで示された期間内となる(図中、Yで指定された期間は平滑コンデンサCeの充電電流となり得る期間である。)。図36に示すように入力電圧Vinに応じて充電時間が拡張(図中では右方向に拡張)し、最大でドット部全体となる。

【0102】(モード2)：充電コンデンサCinの両端電圧が入力電圧Vinの絶対値と等しくなるとスイッチング素子Q2の寄生ダイオードがオンし、通常のハーフブリッジ回路と同等の動作となる。

【0103】(モード3)：上記モード2の動作の間にスイッチング素子Q2をオンさせておき、インダクタ電流ILが正の向きに反転するとスイッチング素子Q2を介して流れる。

【0104】(モード4)：スイッチング素子Q2がオフすると、スイッチング素子Q1をオンさせずに連続的な共振インダクタLrに流れるインダクタ電流ILを充電コンデンサCin2を介して流す。この時、充電コンデンサCin2は整流ダイオードDi4を経て平滑コンデンサCeを充電しながら、充電コンデンサCin2の両端電圧がゼロになるまで放電する。

【0105】(モード5)：充電コンデンサCin2の電荷が放電されゼロになるとスイッチング素子Q1の寄生ダイオードがオンし、通常のハーフブリッジ回路と同等の動作となる。

【0106】(モード6)：上記モード5の動作の間にスイッチング素子Q1をオンさせておき、インダクタ電流ILが負の向きに反転するとスイッチング素子Q1を介して流れる。

【0107】以降、上記モード1～モード6の回路動作を繰り返す。このように、本方式では共振回路の電流の

一部を高周波電流源CSとし、充電コンデンサCin2の充放電を交流電源ACおよび平滑コンデンサCeを介して行うことから、従来例2と同様にCSCPの一方式と考えることができる。この場合、入力電流または平滑コンデンサCeの充電電流に成り得る期間は、通常のハーフブリッジ回路動作においてスイッチング素子Q1およびスイッチング素子Q2の寄生ダイオードを介して流れるフライホイール電流が導通する期間のみであるので、充分な入力電流を得るために従来例2の場合に比べさらに大きな共振電流(従来例2の倍以上)を要する。

【0108】本実施の形態では、図35で示されるCSCP回路に対して回路内の高周波電圧振動を利用したVSCPをさらに付加したものを説明する。また図35で示されるCSCPに対して従来例2で述べたCSCPを付加しても同様の効果を得ることができる。以下に上記概念に基づいた電源装置の具体例のいくつかを説明する。

【0109】4-2.回路例

4-2-1.実施例4a

図37に実施例4aにおける電源装置の回路図を示す。本回路は、図35で示された回路に、ダイオードDi3、Di4の直列回路と並列に接続されたダイオードDi1、Di2の直列回路と、ダイオードDi1とダイオードDi2との接続点に一端を接続され、他端を共振インダクタLrと共振コンデンサCrとの接続点に接続された充電コンデンサCin1とからなるVSCPを付加したものである。

【0110】本回路方式の場合、図38で示した「パターンB」のようにインダクタ電流ILが入力電流に寄与する。ここで、図38において、T、T'で指定される期間は図35に示す回路において入力電流を取り込む期間であり、S、S'で指定される期間は本実施例において追加されたVSCPまたはCSCPにより入力電流が取り込まれる期間である。したがって、入力電圧Vinのピーク付近では最大で高周波インダクタ電流の半サイクル以上の期間入力電流を引き出すことができる。以下に、このときの動作をモード毎に詳細に説明する；

【0111】(モード1)：スイッチング素子Q1がオフした後、スイッチング素子Q1およびスイッチング素子Q2のデッドオフタイム中に充電コンデンサCin2を充電しながらインダクタ電流ILは負の向き(図37において矢印の向きを正の向きとする。)に流れ、同時に負荷および共振コンデンサCrと充電コンデンサCin1へ流れ込む。充電コンデンサCin1へと流れ込んだ電流は充電コンデンサCin1を放電しながら、平滑コンデンサを充電する。

【0112】(モード2)：充電コンデンサCin2が充電され入力電圧の絶対値と等しくなるとスイッチング素子Q2の寄生ダイオードがオンし、さらにインダクタ電流ILは負の向きに流れる。この期間にスイッチング素子Q2はオンされる。またインダクタ電流ILはモード

1と同様に負荷LD、共振コンデンサCrおよび充電コンデンサCin1に流れ込む。

【0113】(モード3)：共振インダクタ電流ILが減少し、正の向きに反転するとスイッチング素子Q2を通じてインダクタ電流ILが流れ、負荷LD、共振コンデンサCrのみを介して共振インダクタLrに戻る。共振コンデンサCrの両端電圧が減少し、充電コンデンサCin1の高圧側電位(充電コンデンサCin1と整流ダイオードDi1、Di2の接続点電位)が入力電圧の絶対値と等しくなる時点までこの状態を維持する。

【0114】(モード4)：充電コンデンサCin1の高圧側電位(充電コンデンサCin1と整流ダイオードDi1、Di2の接続点電位)が入力電圧の絶対値と等しくなった後、インダクタ電流ILはスイッチング素子Q2を通して負荷LD・共振コンデンサCrへ流れ込むものと入力交流電源ACから整流素子DBを経て充電コンデンサCin1を充電するものとの2つの経路で流れる。

【0115】(モード5)：スイッチング素子Q2がオフすると、インダクタ電流ILは充電コンデンサCin2を放電しながら平滑コンデンサCeを充電するように流れる。その間共振インダクタLrへ流れ込む電流は(4)と同じく負荷LD・共振コンデンサCrおよび充電コンデンサCin1から流れる。

【0116】(モード6)：充電コンデンサCin2の両端電圧がゼロになるとスイッチング素子Q1の寄生ダイオードがオンし、インダクタ電流ILはこの寄生ダイオードを通して平滑コンデンサを充電するように流れる。この間にスイッチング素子Q1をオンする。

【0117】(モード7)：インダクタ電流ILが反転し負の向きに流れ始めると平滑コンデンサCeからスイッチング素子Q1、共振インダクタLrを通して共振コンデンサCrと負荷LDとの並列回路へインダクタ電流ILが流れ。共振コンデンサCrの両端電圧が増加し、充電コンデンサCin1の高圧側電位(充電コンデンサCin1と整流ダイオードDi1、Di2の接続点電位)が平滑コンデンサCeの両端電圧と等しくなるまでこの状態を維持する。

【0118】(モード8)：充電コンデンサCin1の高圧側電位(Cin1と整流ダイオードの接続点電位)が平滑コンデンサCeの両端電圧と等しくなると、インダクタ電流ILは負荷LD・共振コンデンサCrへ流れ込むものと充電コンデンサCin1を放電しながら平滑コンデンサCeを充電するものとの2つの経路で流れる。スイッチング素子Q1がオフするまでこの状態を維持する。

【0119】交流電源ACからの入力電圧Vinが充分に低い間では、上記モード4が表れる前にモード5が表れ、その後、モード6の時にモード4が表れるといったモードの入れ換わりが存在するが、総じて入力電圧Vinが減少していくにつれてモード2、3、6、7が拡大し、モード1、4、5、8が縮小する。入力電流はモー

ド1、4、5、8で流れるために入力電圧に応じて入力電流は減少することとなり、入力効率は高効率に改善される。

【0120】図35で示した回路と比べるとインダクタ電流ILの1サイクル中の入力電流の導通期間が飛躍的に伸びるため、インダクタ電流の増加を抑制し、入力フィルタ部の小型化及びその他回路部品の電流耐量の抑制と小型化を達成でき、安価な電源装置を提供できる。また各モードの共振回路の組み合わせにより共振コンデンサCrの容量を小さく抑えながら出力に表れる低周波リップルを低減できる。

【0121】4-2-2.実施例4b

図39に実施例4bにおける電源装置の回路図を示す。本回路は、図37に示す回路構成において、スイッチング素子Q1、Q2と平滑コンデンサCe以外の回路構成をスイッチング素子Q1とスイッチング素子Q2の接続点を中心とし平滑コンデンサCeの高圧側とグランド側とで対称形に接続し直したものである。

【0122】4-2-3.実施例4c

図40に実施例4cにおける電源装置の回路図を示す。本回路は、図37に示す回路構成において、共振コンデンサCrおよび負荷LDの接続をグランド側(低圧側)から平滑コンデンサCeの高圧側に変更したものである。

【0123】4-2-4.実施例4d

図41に実施例4dにおける電源装置の回路図を示す。本回路構成は、図37において、ダイオードDi3、Di4、充電コンデンサCin2の接続を変更したものである。

【0124】このように構成した場合、高周波振動するインダクタ電流ILの1サイクルのうち入力電流に寄与する部分は図38の「パターンA」に示されたようになる。つまり、電源電圧Vinの絶対値が小さくなってくると、スイッチング素子Q2のオフした直後に充電コンデンサCin2を通じて入力電流が流れ、その後、共振コンデンサCrの電圧が低くなったときは充電コンデンサCin1を通じて入力電流が流れというように入力電流が引き出される。このように、充電コンデンサCin1および充電コンデンサCin2の充放電により引き出される入力電流に位相差ができるために、効率よく入力電流を引き出すことができる。

【0125】4-2-5.実施例4e

図42に実施例4eにおける電源装置の回路図を示す。本回路は、図41に示す回路構成において、共振コンデンサCrおよび負荷LDの接続をグランド側(低圧側)から平滑コンデンサCeの高圧側に変更したものである。

【0126】4-2-6.実施例4f

図43に実施例4fにおける電源装置の回路図を示す。本回路構成は、図41に示した回路の変形例であり、同等の回路動作及び効果が得れる。

【0127】4-2-7. 実施例4 g

図44に実施例4 gにおける電源装置の回路図を示す。本回路は、従来例2で示した回路に対して、図35に示すダイオードDi3、Di4と充電コンデンサCin2とを含むCSCPを付加したものである。本回路方式の場合、図38において示された「パターンB」で示されたようにインダクタ電流ILが入力電流に寄与する。したがって、交流電源ACからの入力電圧Vinのピーク付近では最大で高周波共振インダクタ電流の半サイクル以上の期間入力電流を引き出すことができる。以下に、本回路の動作をモード毎に詳細に説明する；

【0128】(モード1)：スイッチング素子Q1がオフした後、スイッチング素子Q1およびスイッチング素子Q1のデッドオフタイム中に充電コンデンサCin2を充電しながらインダクタ電流ILは負の向き(図44において、共振コンデンサCrから共振インダクタLrに流れる向きを正の向きとする。)に流れ、同時に負荷LDおよび共振コンデンサCrへ流れ込む。負荷LD・共振コンデンサCrへ流れた電流は充電コンデンサCin1と並列接続された整流ダイオードDi2を流れ、平滑コンデンサCeを充電し交流電源ACを介して充電コンデンサCin2を充電する。

【0129】(モード2)：充電コンデンサCin2が充電され入力電圧の絶対値と等しくなるとスイッチング素子Q2の寄生ダイオードがオンし、さらに共振インダクタ電流ILは負の向きに流れる。この期間にスイッチング素子Q2はオンされる。またインダクタ電流ILはモード1と同様に負荷LD・共振コンデンサCr・充電コンデンサCin1に並列接続された整流ダイオードDi2に流れ、平滑コンデンサを充電し、スイッチング素子Q2の寄生ダイオードを介して共振インダクタLrに戻る。

【0130】(モード3)：インダクタ電流ILが減少し、正の向きに反転するとスイッチング素子Q2を通じてインダクタ電流ILが流れ、負荷LD・共振コンデンサCr・充電コンデンサCin1を介して共振インダクタLrに戻る。充電コンデンサCin1の両端電圧が増加し、充電コンデンサCin1の低圧側電位(充電コンデンサCin1と共振コンデンサCr・負荷LDの接続点電位)が入力電圧Vinの絶対値と等しくなる時点までこの状態を維持する。

【0131】(モード4)：充電コンデンサCin1の低圧側電位(充電コンデンサCin1と共振コンデンサCrと負荷LDとの接続点電位)が入力電圧の絶対値と等しくなった後、入力電流が交流電源ACから引き出され、整流素子DB、負荷LDと共振コンデンサCrの並列回路を介してインダクタ電流ILが流れ、スイッチング素子Q2を通して整流素子DBを経て交流電源ACへと流れ込む。

【0132】(モード5)：スイッチング素子Q2がオフするとインダクタ電流ILは充電コンデンサCin2を放

電しながら平滑コンデンサを充電し整流素子DB、交流電源ACを介して入力電流として整流素子DBの高圧(正極)側出力端から整流ダイオードDi1、負荷LDと共振コンデンサCrの並列回路を介して共振インダクタLrに戻る。

【0133】(モード6)：充電コンデンサCin2の両端電圧がゼロになるとスイッチング素子Q1の寄生ダイオードがオンし、交流電源ACより入力電流として整流素子DBの高圧側から整流ダイオードDi1、負荷LDと共振コンデンサCrの並列回路を流れてきたインダクタ電流ILは、スイッチング素子Q1の寄生ダイオードを介して平滑コンデンサCeを充電するように流れる。この間にスイッチング素子Q1をオンする。

【0134】(モード7)：インダクタ電流ILが反転し負の向きに流れ始めるとスイッチング素子Q1、共振インダクタLrを介して共振コンデンサCr、負荷LDへインダクタ電流ILが流れる。そのインダクタ電流ILは充電コンデンサCin1を放電しながらスイッチング素子Q1、共振インダクタLrへ戻る。充電コンデンサCin1が完全に放電するまでこの状態を維持する。

【0135】(モード8)：充電コンデンサCin1が完全に放電されると、インダクタ電流ILは負荷LD、共振コンデンサCrへ流れた後に充電コンデンサCin1と並列接続された整流ダイオードDi2、スイッチング素子Q1を介してインダクタLrへ戻る。

【0136】入力電圧Vinが充分に低い間では、上記モード4が表れる前にモード5が表れ、その後、モード6の時にモード4が表れるといったモードの入れ換わりが存在するが、総じて入力電圧が減少していくにつれてモード2、3、6、7が拡大し、モード1、4、5、8が縮小する。入力電流はモード1、4、5、8で流れるために入力電圧に応じて入力電流は減少することとなり、入力効率は高効率に改善される。

【0137】このように実施例4 aで述べた回路動作と同じく入力電流の導通期間を米国特許USP 5,488,269号または従来例2で開示された電源装置よりもさらに拡げることができるために、共振電流の増加を抑制し入力フィルタ部の小型化及びその他回路部品の電流耐量の抑制と小型化を達成でき、安価な電源装置を実現できる。また各モードの共振回路の組み合わせにより共振コンデンサCrの容量を小さく抑えながら出力に表れる低周波リップルを低減できる。

【0138】4-2-8. 実施例4 h

図45に実施例4 hにおける電源装置の回路図を示す。図45に示すように、本回路は、図44の電源装置において、ダイオードDi3、Di4、および充電コンデンサCin2を含むCSCPを整流素子DBの低圧側に接続したものである。本回路構成の場合、高周波共振電流ILの1サイクルのうち入力電流に寄与する部分は図38の「パターンA」に示されたようになる。この場合も充電

コンデンサC_{i1}および充電コンデンサC_{i2}の充放電により引き出される入力電流に位相差ができるために、効率よく入力電流を引き出すことができる。

【0139】4-3. 効果

本実施の形態の電源装置によれば、米国特許U.S.P.5,488,269号で開示されたCSCPを備えた電源装置において、その回路上の高周波電圧振動を利用したVSCP、または、その回路上の高周波電流振動を利用したCSCPをさらに備え、従来のCSCPと組合わせて動作させることにより、1スイッチングサイクル中に交流電源ACから入力電流I_{in}を取り込む期間が広がるので、スイッチング素子やインダクタ、コンデンサ等の構成部品の電流耐量を低減でき、さらに安価で小型なPFC機能有する電源装置を実現できる。

【0140】<実施の形態5>

5-1. 概要

図46に1石式電圧共振型インバータの一例を示す。1石式電圧共振型インバータにおいて、交流電源ACの出力を整流素子DBで全波整流し、平滑コンデンサCeで平滑し直流電圧を得る。スイッチQは高速にスイッチングする。よって、インダクタL1と共振コンデンサCrの作用によりインダクタL1の両端には高周波電圧が発生する。これを直列共振回路のコンデンサCcとインダクタL2で共振させ、負荷である蛍光灯FLに高周波電力を供給する。コンデンサCoは蛍光灯FLの電極を予熱するために挿入してある。このような1石式インバータは種々知られている。

【0141】この回路においてもインダクタL2と蛍光灯FLとの接続点VNは、平滑コンデンサCeないしは交流電源ACからみて高周波電圧源VSとみなすことができ、また、コンデンサCc、インダクタL2、蛍光灯FLには高周波電流が流れるため、この電流経路を高周波電流源CSとみなし得る。

【0142】従って、これら電圧源VSと電流源CSとを用いることにより、前述のように、VSCP、CSCPを構成することができる。そこで、以下に、実施の形態1で示した基本概念を1石式電圧共振型インバータに適応した例を示す。

【0143】5-2. 回路例

5-2-1. 実施例5a

図47に実施例5aにおける電源装置の回路図を示す。電源装置は、図46の回路において、ダイオードDi2と充電コンデンサCi2の並列回路を含むCSCPと、ダイオードDi1と充電コンデンサCi1とを含むVSCPを備えたものである。すなわち、蛍光灯FLを流れる共振電流I_{res}の電流ループを電流源CSとし、ダイオードDi2と充電コンデンサCi2とによりCSCPを構成し、インダクタL2と蛍光灯FLとの接続点(ノード)VNを電圧源VSとし、充電コンデンサCi1とダイオードDi1によりVSCPを構成した。

【0144】本回路においても、同一共振回路内の電圧源VSと電流源CSを用いているため位相差が発生し、VSCPとCSCPが交流電源ACから整流素子DBを介して入力電流I_{in}を取り込む期間が広がるので、部品電流耐量を低減でき、PFCを達成することができる。

【0145】5-2-2. 実施例5b

図48に実施例5bにおける電源装置の回路図を示す。本電源装置においては、整流素子DBに対して、実施例5aとは逆の極性にVSCP、CSCPを接続したものである。

【0146】5-3. 効果

本実施の形態の電源装置によれば、1石式インバータに対してCSCP、VSCPを付加した構成とすることにより、1スイッチングサイクル中に交流電源ACから入力電流を吸い込む期間が広く取れるので、スイッチング素子やインダクタ、コンデンサ等の構成部品の電流耐量を低減でき、さらに安価で小型なPFC機能を有する電源装置を実現できる。

【0147】<実施の形態6>

6-1. 概要

本実施の形態の電源装置は、高速スイッチングによって回路中に生じる適切な高周波電圧振動、高周波電流振動をそれぞれ電圧源VS、電流源CSとみなして、少量の部品を付加してVSCPとCSCPを同時に実現し、VSとCSの位相差によって、交流電源ACから整流素子DBを介して入力電流I_{in}を取り込む期間を広げることにより、部品の電流耐量の低減を可能としたものである。故に、基本となる回路方式は特に限定されるものではない。

【0148】例えば、図49に示すようなLピッシュプル型インバータや図50に示すようなフルブリッジ型インバータにおいても、上記VSCP、CSCP手段を付加することで、電源装置において安価にかつ小型にPFC機能を達成することができる。以下に、本実施の形態の具体的な回路例をいくつか説明する。

【0149】6-2. 回路例

6-2-1. 実施例6a

図50に実施例6aの回路図を示す。本実施例の回路はLピッシュプル型インバータに適応させたものであり、Lピッシュプル型インバータ回路中に発生する高周波電圧振動、高周波電流振動を用いてVSCP動作、CSCP動作を行う。本実施例において、Lピッシュプル型インバータ回路として図49に示す回路を用いる。すなわち、図49に示す回路において、整流素子DBの高圧側出力端と平滑コンデンサの一端との間に接続されたダイオードDi1と、ダイオードDi1と整流素子DBの接続点から共振インダクタL_rと共振コンデンサCrの高圧側の接続点との間に接続された充電コンデンサCi1とを付加し、整流素子DBの低圧側出力端と平滑コンデンサの他端との間に接続されたダイオードDi12と、ダイオード

Di2に並列接続された充電コンデンサCi2とを付加した。

【0150】ここで、電流源CSは、出力トランスT、共振コンデンサCrと負荷LDとの並列回路を含む電流ループとし、ダイオードDi2と充電コンデンサCi2とともにCSCPを構成する。また、ノードVNは高周波電圧振動するため、これを電圧源VSとし、ダイオードDi1と充電コンデンサCi1とともにVSCPを構成する。出力トランスTの2次側に共振コンデンサCrが接続されているため、VSCPとCSCPとの間に位相差があり前述したものと同様の効果が得られる。

【0151】6-2-2.実施例6b

図51にLピッシュプル型インバータに適応した別の例を示す。本実施例では、図50のLピッシュプル型インバータにおいて、出力トランスの2次側共振回路を変更したものである。本実施例においても、充電コンデンサCi1とダイオードDi1とを有するVSCPと、充電コンデンサCi2とダイオードDi2とを有するCSCPとが実施例6bの場合と同等に動作し、したがって、同様の効果が得られる。

【0152】6-2-3.実施例6c

図52にLピッシュプル型インバータに適応したさらに別の例を示す。本実施例においては、実施例6bに示す回路において、VSCPとCSCPの整流素子DBに対する極性が逆になるように接続を変更したものである。

【0153】6-2-4.実施例6d

図54に実施例6dにおける電源装置の回路図を示す。図53に示す回路に、VSCPを構成するため充電コンデンサCi1とダイオードDi1とを付加し、CSCPを構成するため充電コンデンサCi2とダイオードDi2とを図54に示すように付加したものである。本実施例では、共振インダクタLrと共振コンデンサCrとの接続点の電圧振動を用いてVSCP動作を行い、スイッチング素子Q4に流れる電流を用いてCSCP動作を行う。共振インダクタLrと共振コンデンサCrとからなる共振回路の一部の電流によりCSCP動作を行うが、VSCPとの組み合わせにより、交流電源ACから入力電流の取り込み効率を向上できる。

【0154】6-2-5.実施例6e

図55に実施例6eにおける電源装置の回路図を示す。本実施例の回路は、図54に示す回路において、VSCPとCSCPの整流素子DBに対する極性が逆になるように接続され、さらに、スイッチング素子Q1に流れる電流を用いてCSCP動作を行うように接続されたものである。このように、フルブリッジ型インバータ回路中に複数ある電圧源VS、電流源CSのうち、適切な電圧源VS、電流源CSを選択して用いることができる。

【0155】6-2-6.実施例6f

図56に実施例6fにおける電源装置の回路図を示す。本実施例の電源装置においては、整流素子DBの高圧

側、低圧側それぞれに対称となるようにVSCP、CSCPの組を付加している。実施例6dおよび実施例6fでは、共振電流の一部を用いてCSCP動作を行っていたが、本実施例のように整流素子DBの正負出力双方にVSCPとCSCPとを付加することで、フルブリッジインバータのように回路が平滑コンデンサCeから見て完全対称形の場合、回路の対称性が維持でき、さらに良好に効果が得られる。

【0156】6-3.効果

本実施の形態の電源装置によれば、どのようなインバータ回路であっても、1スイッチングサイクル中に交流電源ACから入力電流を吸い込む期間が広く取れるので、スイッチング素子やインダクタ、コンデンサ等の構成部品の電流耐量を低減でき、さらに安価で小型なPFC機能を有する電源装置を実現できる。

【0157】<実施の形態7>

7-1.概要

従来例2のCSCPの他の回路方式として、例えば特開平2-75200号公報に開示された図57に示す回路が挙げられる。図57において、電源装置は、交流電源ACと整流素子DBと整流ダイオードD1とスイッチング素子Q1、Q2と、充電コンデンサCinと平滑コンデンサCeと共振インダクタLrと共振コンデンサCrと負荷LDとからなる。整流素子DBは交流電源ACの出力を受け、整流素子DBの出力端間に整流ダイオードD1、スイッチング素子Q1、Q2が直列接続され、スイッチング素子Q1、Q2からなる直列回路に充電コンデンサCinと平滑コンデンサCeとからなる直列回路が並列に接続され、スイッチング素子Q1とスイッチング素子Q2との接続点と充電コンデンサCinと平滑コンデンサCeの接続点との間に共振インダクタLrと共振コンデンサCrとからなる共振回路が接続され、共振コンデンサCrと並列に負荷LDが接続されている。

【0158】今回路方式の場合、充電コンデンサCinの高圧側が入力電圧の絶対値と等しくなければスイッチング素子Q1を介して交流電源ACから直接負荷共振回路LDへインダクタ電流ILが流れ、図58に示すように負の向きのインダクタ電流IL(図57中の矢印の向きを正の向きとする。)の一部が入力電流となる(図58において、斜線で示される領域Xが入力電流となる。)。

【0159】この様に本方式では共振回路の電流の一部を高周波電流源とし、充電コンデンサCinの充放電による電位差を利用してインダクタ電流ILをそのまま入力電流とするため、従来例2と同様にCSCPの一方式と考えることができる。この場合入力電流及び平滑コンデンサCeの充電電流に成り得る期間は、通常のハーフブリッジ回路動作においてスイッチング素子Q1が正の向きに導通する期間のみであるので、充分な入力電流を得るために従来例2の場合に比べさらに大きなインダクタ電流を要する。以下に本実施形態における回路例を示

す。

【0160】7-2.回路例

7-2-1. 実施例7a

図59に実施例7aの回路図を示す。本回路においては、図57に示す回路において、整流素子DBとダイオードD1との間にダイオードD2を順方向となるように挿入し、ダイオードD1とダイオードD2との接続点から共振インダクタと共振コンデンサとの接続点との間に接続された充電コンデンサCin1を付加したものである（なお、説明の便宜上、図59では、図57の充電コンデンサの符号をCinからCin2に変更している。）。また、図60において、上段の図は本回路における入力電圧Vinの変化を示し、下段の図は、入力電圧がピーク値またはゼロの時の交流電源ACから入力電流が取り込まれる期間を説明した図である。図中、領域S、S'は本実施例において図57の回路に付加したCSCPまたはVSCPにより入力電流が取り込まれる期間を示し、領域T、T'は図57の回路のCSCPにより入力電流が取り込まれる期間を示す。

【0161】図59に示す本回路の場合、インダクタ電流ILが図60におけるパターンBで示すように入力電流に寄与する。従って、入力電圧Vinのピーク付近（Vin Peak Area）では最大で高周波共振インダクタ電流の半サイクル以上の期間、入力電流を引き出すことができる。以下に、モード順にその動作を詳細に説明する；

【0162】（モード1）：スイッチング素子Q1がオフされた後、負の向きにインダクタ電流ILが共振コンデンサCr・負荷LDを通じて平滑コンデンサCeを流れ、スイッチング素子Q2の寄生ダイオードを介して共振インダクタLrへ戻る。またインダクタ電流ILはインダクタLrより充電コンデンサCin1→ダイオードD1→充電コンデンサCin2→平滑コンデンサCe→スイッチング素子Q2の寄生ダイオードへも流れる。このモード中にスイッチング素子Q2がオンされる。

【0163】（モード2）：インダクタ電流ILがゼロになり正の向きに反転すると、平滑コンデンサCeを電源としてインダクタ電流ILは共振コンデンサCr・負荷LD→共振インダクタLr→スイッチング素子Q2を介して流れる。この電流により共振コンデンサCrの電荷は放電され共振コンデンサCrと充電コンデンサCin1の接続点電位が減少し、充電コンデンサCin1とダイオードD1・D2の接続点電位が入力電圧の絶対値と等しくなるまでこの状態は維持される。

【0164】（モード3）：充電コンデンサCin1とダイオードD1・D2の接続点電位が入力電圧の絶対値と等しくなるとダイオードD2がオンし、交流電源ACよりダイオードD2を介し充電コンデンサCin1を充電しながら共振インダクタLr→スイッチング素子Q2と入力電流が引き出され上記（2）のインダクタ電流ILと合成される。

【0165】（モード4）：スイッチング素子Q2がオフすると、インダクタ電流ILはスイッチング素子Q1の寄生ダイオードを介して充電コンデンサCin2を充電しながら共振コンデンサCr、負荷LDを通じて共振インダクタLrへ戻る。また交流電源ACよりダイオードD2を介し充電コンデンサCin1を充電しながら共振インダクタLr→スイッチング素子Q1の寄生ダイオードを介して充電コンデンサCin2→平滑コンデンサCeと入力電流が引き出され前記インダクタ電流ILと合成される。

【0166】（モード5）：インダクタ電流ILがゼロなり負の向きに反転すると充電コンデンサCin2を電源としてスイッチング素子Q1→共振インダクタLr→共振コンデンサCr・負荷LDと流れ始める。これにより充電コンデンサCin2が放電され、充電コンデンサCin2の高圧側電位が入力電圧の絶対値と等しくなるまでこの状態が維持される。このモードの間に共振コンデンサCrが充電され、充電コンデンサCin1とダイオードD1・D2の接続点電位が平滑コンデンサCeと充電コンデンサCin2の両端合成電圧に達すればダイオードD1がオンし、充電コンデンサCin1を電源としてダイオードD1→スイッチング素子Q1を介して共振インダクタLrに電流を流し共振インダクタLrにエネルギーを蓄積する。もしこのモードの間にダイオードD1がオンしなければ次のモード（モード6）で本動作が行われる。

【0167】（モード6）：充電コンデンサCinの高圧側電位が入力電圧の絶対値と等しくなると整流ダイオードD1・D2がオンし、交流電源ACから整流素子DB→ダイオードD2、D1→スイッチング素子Q1→共振インダクタLr→共振コンデンサCr、負荷LD→平滑コンデンサCeという経路で入力電流が引き出され、平滑コンデンサCeを充電する。この間、引き続き充電コンデンサCin1を電源としてダイオードD1→スイッチング素子Q1を介して共振インダクタLrに電流を流し共振インダクタLrにエネルギーを蓄積する。

【0168】総じて入力電圧が減少していくにつれて、モード3、モード4、（モード5）、モード6の各モードが縮小し、入力電流はこれらのモード中において流れると、入力電圧に応じて入力電流は減少することとなり、入力効率は高効率に改善される。

【0169】図57で示した回路と比べるとインダクタ電流ILの1サイクル中の入力電流の導通期間が飛躍的に伸びるため、インダクタ電流ILの増加を抑制し、入力フィルタ部の小型化及びその他回路部品の電流耐量の抑制と小型化を達成でき、安価な電源装置を提供できる。また各モードの共振回路の組み合わせの作用により共振コンデンサCrの容量を小さく抑えながら出力に表れる低周波リップルを低減できる。

【0170】7-2-2. 実施例7b

図61に実施例7bの電源装置の回路図を示す。本回路

の電源装置は、図59に示す回路の構成において、スイッチング素子Q1、Q2と平滑コンデンサ以外の回路構成をスイッチング素子Q1とスイッチング素子Q2の接続点を中心とし平滑コンデンサCeの高圧側と低圧（グランド）側とで対称となるように接続したものである。

【0171】7-2-3. 実施例7c

図62に実施例7cにおける電源装置の回路図を示す。本回路は、図61に示す回路において、平滑コンデンサCeと充電コンデンサCin2とを入れ換えた構成となっている。本回路構成の場合、インダクタ電流ILの1サイクルのうち入力電流に寄与する部分は図60のパターンAに示されたようになる。以下に、モード順に本回路の動作を詳細に説明する；

【0172】（モード1）：スイッチング素子Q1がオフした後、負の向きにインダクタ電流ILは共振コンデンサCr、負荷LDを通じて平滑コンデンサCeを流れ、スイッチング素子Q2の寄生ダイオードを介してインダクタへ戻る。またインダクタ電流ILは充電コンデンサCin1を充電しつつダイオードD2→交流電源へと流れ、整流素子の高圧出力側から充電コンデンサCin2→平滑コンデンサCeに流れ、平滑コンデンサCeを充電しながらスイッチング素子Q2の寄生ダイオードを介して共振インダクタILへ戻り、入力電流を引き出す。従ってインダクタ電流ILはこれらの合成電流となる。このモード中にスイッチング素子Q2がオンされる。

【0173】（モード2）：インダクタ電流ILがゼロになり正の向きに反転すると、平滑コンデンサCeを電源としてインダクタ電流ILは共振コンデンサCr・負荷LD→共振インダクタLr→スイッチング素子Q2を介して流れる。同時にこのモードの間に充電コンデンサCin1を電源として共振インダクタLr→スイッチング素子Q2→ダイオードD1を介して電流が流れ共振インダクタLrにエネルギーを蓄積する。

【0174】（モード3）：スイッチング素子Q2がオフするとインダクタ電流ILはスイッチング素子Q1の寄生ダイオードを介して充電コンデンサCin2を充電しながら共振コンデンサCr・負荷LDを通じて共振インダクタLrへ戻る。平滑コンデンサCeの電圧Vceから充電コンデンサCin1の電圧を引いた差分が共振コンデンサCr両端電圧と等しければ、同時にスイッチング素子Q1の寄生ダイオードを介して充電コンデンサCin2を充電し平滑コンデンサCe→ダイオードD1→充電コンデンサCin1へ流れ、充電コンデンサCin1を放電する。

【0175】（モード4）：インダクタ電流ILがゼロとなり負の向きに反転すると充電コンデンサCinを電源としてスイッチング素子Q1→共振インダクタLr→共振コンデンサCr・負荷LDと流れ始める。充電コンデンサCin2が放電され、充電コンデンサCin2の両端電圧に平滑コンデンサCeの電圧Vceを加えた電圧が入力電圧の絶対値と等しくなるまでこの状態を維持する。この

間にインダクタ電流ILにより共振コンデンサCrが充電され、充電コンデンサCin2の両端電圧に平滑コンデンサCeの電圧Vceを加えた電圧が、入力電圧の絶対値と充電コンデンサCin1電圧との差分電圧と等しくなれば、ダイオードD2がオンし、インダクタ電流ILは充電コンデンサCin1を充電しながらダイオードD2を介して交流電源ACへと流れスイッチング素子Q1を通じて共振インダクタLrへと戻り入力電流を引き出す。

【0176】（モード5）：充電コンデンサCin2の両端電圧と平滑コンデンサCeの電圧Vceとを加算した電圧値が入力電圧の絶対値と等しくなると整流ダイオードD1がオンし、交流電源ACから整流素子DB→ダイオードD1→スイッチング素子Q1→共振インダクタLr→共振コンデンサCr・負荷LD→平滑コンデンサCeという経路で入力電流が引き出され、平滑コンデンサCeを充電する。同時にインダクタ電流ILにより共振コンデンサCrが充電され、平滑コンデンサCeの電圧Vceと共振コンデンサCrの電圧値を加算した電圧値が、入力電圧の絶対値と充電コンデンサCin1の電圧との差分と等しくなればダイオードD2がオンし、インダクタ電流ILは充電コンデンサCin1を充電しながらダイオードD2を介して交流電源ACへと流れスイッチング素子Q1を通じて共振インダクタLrへと戻り、入力電流を引き出す。

【0177】総じて入力電圧が減少していくにつれてモード1、（4）、5は縮小し、入力電流はこれらのモードで流れるために入力電圧に応じて入力電流は減少することとなり、入力効率は高効率に改善される。本実施例も図51に示す回路と同等の効果が得られる。

【0178】7-2-4. 実施例7d

図63に実施例7dにおける電源装置の回路図を示す。本電源装置は、図62に示す回路の構成において、スイッチング素子Q1、Q2と平滑コンデンサ以外の回路構成をスイッチング素子Q1とスイッチング素子Q2の接続点を中心とし平滑コンデンサCeの高圧側と低圧（グランド）側とで対称となるように接続したものである。

【0179】7-2-5. 実施例7e

図64に実施例7eにおける電源装置の回路図を示す。本回路は図35に示される回路のCSCPの考え方を図57に示す回路に適用したものである。すなわち、図63に示す回路において、充電コンデンサCin1の共振インダクタLrと共振コンデンサCrとの接続端を、スイッチング素子Q1とスイッチング素子Q2との間の接続点に接続したものである。本回路はインダクタ電流を抑制しつつ入力電流の導通期間を拡げ、高効率に入力電流を引き出すものである。以下に、本回路の動作をモード順に詳細に説明する；

【0180】（モード1）：スイッチング素子Q1のオフ後、負の向きのインダクタ電流ILは交流電源ACよりダイオードD2を介して充電コンデンサCin1を充電

しながら流れ、共振インダクタLrを経由して共振コンデンサCr・負荷LDから平滑コンデンサCeを充電する方向に流れ込み、入力電流を引き出す。充電コンデンサCin1の両端電圧が入力電圧の絶対値と等しくなるまでこのモードを維持する。

【0181】(モード2)：充電コンデンサCin1の両端電圧が入力電圧の絶対値と等しくなると、負の向きのインダクタ電流ILは共振コンデンサCr・負荷LDを通じて平滑コンデンサCeを流れ、スイッチング素子Q2の寄生ダイオードを介して共振インダクタLrへ戻る。このモード中にスイッチング素子Q2がオンされる。

【0182】(モード3)：インダクタ電流ILがゼロになり正の向きに反転すると、平滑コンデンサCeを電源としてインダクタ電流ILは共振コンデンサCr・負荷LD→共振インダクタLr→スイッチング素子Q2を介して流れ。

【0183】(モード4)：スイッチング素子Q2がオフすると、正の向きのインダクタ電流ILは充電コンデンサCin1を放電しながらダイオードD1を介して充電コンデンサCin2を充電し、共振コンデンサCr・負荷LDを通じて共振インダクタLrへ戻る。

【0184】(モード5)：充電コンデンサCin1の両端電圧がゼロになるとスイッチング素子Q1の寄生ダイオードがオンし、インダクタ電流ILはスイッチング素子Q1の寄生ダイオードを介して充電コンデンサCin2を充電しながら共振コンデンサCr・負荷LDを通じて共振インダクタLrへ戻る。この間にスイッチング素子Q1はオンされる。

【0185】(モード6)：インダクタ電流ILがゼロとなり負の向きに反転すると充電コンデンサCin2を電源としてスイッチング素子Q1→共振インダクタLr→共振コンデンサCr・負荷LDと流れ始める。充電コンデンサCin2が放電され、充電コンデンサCin2の高圧側電位が入力電圧の絶対値と等しくなるまでこの状態を維持する。

【0186】(モード7)：充電コンデンサCin2の高圧側電位が入力電圧の絶対値と等しくなるとダイオードD1がオンし、交流電源ACから整流素子DB→ダイオードD1→スイッチング素子Q1→共振インダクタLr→共振コンデンサCr・負荷LD→平滑コンデンサCeという経路で入力電流が引き出され、平滑コンデンサCeを充電する。

【0187】総じて入力電圧が減少していくにつれてモード1、4、7が縮小し、入力電流はモード1、7で流れるために入力電圧に応じて入力電流は減少することとなり、入力効率は高効率に改善される。本実施例も図59に示す回路と同等の効果が得られる。

【0188】7-2-6. 実施例7f

図65に実施例7fにおける電源装置の回路図を示す。本電源装置は、図64に示す回路の構成において、スイ

ッチング素子Q1、Q2と平滑コンデンサ以外の回路構成をスイッチング素子Q1とスイッチング素子Q2の接続点を中心とし平滑コンデンサCeの高圧側と低圧(グランド)側とで対称となるように接続したものである。

【0189】7-2-7. 実施例7g

図66に実施例7gにおける電源装置の回路図を示す。本回路は図64に示す実施例7eで述べられた回路において平滑コンデンサCeと充電コンデンサCin2とを入れ換えたものである。以下に本回路の動作をモード順に詳細に説明する：

【0190】(モード1)：スイッチング素子Q1がオフした後、負の向きのインダクタ電流ILは交流電源ACよりダイオードD2を介して充電コンデンサCin1を充電しながら流れ、共振インダクタLrを経由して共振コンデンサCr・負荷LDから充電コンデンサCin2を充電する方向に流れ込み、入力電流を引き出す。充電コンデンサCin1の両端電圧が入力電圧の絶対値と等しくなるまでこのモードを維持する。

【0191】(モード2)：充電コンデンサCin1の両端電圧が入力電圧の絶対値と等しくなると、負の向きのインダクタ電流ILは共振コンデンサCr・負荷LDを通じて充電コンデンサCin2を充電し、スイッチング素子Q2の寄生ダイオードを介して共振インダクタLrへ戻る。このモード中にスイッチング素子Q2がオンされる。

【0192】(モード3)：インダクタ電流ILがゼロになり正の向きに反転すると、充電コンデンサCin2を電源としてインダクタ電流ILは共振コンデンサCr・負荷LD→共振インダクタLr→スイッチング素子Q2を介して流れ。この時、ダイオードD2のカソード側は入力電圧の絶対値と同電位であるので、充電コンデンサCin2が放電され充電コンデンサCin2の電圧Vcin2が減少し、電圧Vcin2と平滑コンデンサCeの電圧Vceの和が入力電圧の絶対値と等しくなるまでこのモードは維持される。

【0193】(モード4)：電圧Vcin2と電圧Vceの和が入力電圧の絶対値と等しくなるとダイオードD1がオンし、交流電源ACよりダイオードD2→ダイオードD1→平滑コンデンサCe、共振コンデンサCr・負荷LD→インダクタ→スイッチング素子Q2の経路で入力電流が引き出される。

【0194】(モード5)：スイッチング素子Q2がオフすると、正の向きのインダクタ電流ILは充電コンデンサCin1を放電しながらダイオードD1を介して平滑コンデンサCeを充電し、共振コンデンサCr・負荷LDを通じて共振インダクタLrへ戻る。

【0195】(モード6)：充電コンデンサCin1の両端電圧がゼロになるとスイッチング素子Q1の寄生ダイオードがオンし、インダクタ電流ILはスイッチング素子Q1の寄生ダイオードを介して平滑コンデンサCeを

充電しながら共振コンデンサCr・負荷LDを通じて共振インダクタLrへ戻る。この期間にスイッチング素子Q1はオンされる。

【0196】(モード7)：インダクタ電流ILがゼロとなり負の向きに反転すると平滑コンデンサCeを電源としてスイッチング素子Q1→共振インダクタLr→共振コンデンサCr・負荷LDと流れ始める。

【0197】総じて入力電圧が減少していくにつれてモード1、4、5が縮小し、入力電流はモード1、4で流れるために入力電圧に応じて入力電流は減少することとなり、入力効率は高効率に改善される。本実施例も図59に示す回路と同等の効果が得られる。

【0198】7-2-8. 実施例7h

図67に実施例7eにおける電源装置の回路図を示す。本電源装置は、図66に示す回路の構成において、スイッチング素子Q1、Q2と平滑コンデンサ以外の回路構成をスイッチング素子Q1とスイッチング素子Q2の接続点を中心とし平滑コンデンサCeの高圧側と低圧(グランド)側と対称となるように接続したものである。

【0199】7-3. 効果

本実施の形態で示された電源装置によれば、特開平2-75200号公報で示された回路においても、これを基本としながら従来例1で述べられたVSCPや米国特許USP5,488,269号で述べられたCSCPを組合わせることにより、1スイッチングサイクル中に交流電源から入力電流Inを吸い込む期間が広く取れるので、スイッチング素子やインダクタ、コンデンサ等の構成部品の電流耐量を低減でき、さらに安価で小形なPFC機能のある電源装置を提供できる。

【0200】<実施の形態8>

8-1.概要A

本実施の形態では、従来例1および従来例2で挙げたCPPFC回路方式の基本方式と比べ、スイッチングロスを改善した基本回路を示す。

【0201】図68に本実施の形態の基本回路を示す。図68において、電源装置は交流電源ACからの出力を整流する整流素子DBと、ダイオードDi1と、ダイオードDi2とコンデンサCinとの並列回路と、直列接続された一对のスイッチング素子Q1、Q2と、共振インダクタLrと共振コンデンサCrとからなる共振回路と、直列接続された一对のコンデンサCc1、Cc2と、平滑コンデンサCeとを有する。整流素子DBの高圧側出力端から低圧側出力端の間に、ダイオードDi1と、ダイオードDi2とコンデンサCinとの並列回路と、直列接続された一对のコンデンサCc1、Cc2とが順方向となるように直列に接続されている。また、一对のコンデンサCc1、Cc2の直列回路に並列に平滑コンデンサCeが接続され、ダイオードDi1とダイオードDi2との接続点と整流素子DBの低圧側出力端との間に、スイッチQ1が高圧側になるように一对のスイッチング素子Q1、Q2が接続さ

れ、スイッチング素子Q1、Q2の接続点とコンデンサCc1、Cc2の接続点との間に、共振インダクタLrがスイッチング素子Q1、Q2と接続されるように共振回路が接続されている。共振コンデンサCrと並列に負荷LDが接続されている。

【0202】図69は、このように構成された本回路において、交流電源ACから入力電流を取り込む状況を示した図である。以下に、本回路の動作を説明する(なお、図70～図75は各モードにおける電流経路を示したものである。)；

【0203】(モード1)：スイッチング素子Q1がオンすると、コンデンサCc1の直流電圧Vcc1を電源とし充電コンデンサCinを充電しながらスイッチング素子Q1→共振インダクタLr→共振コンデンサCr・負荷LDへとインダクタ電流ILが流れ(図70参照)。

【0204】(モード2)：充電コンデンサCinが充電され、充電コンデンサCinとスイッチング素子Q1の接続点電位が入力電圧の絶対値に等しくなければダイオードDi1がオンし、交流電源ACよりダイオードDi1→スイッチング素子Q1を介してインダクタ電流ILが流れ、共振コンデンサCr・負荷LD→コンデンサCc2へと流れ込み、入力電流を引き出す(図71参照)。

【0205】(モード3)：スイッチング素子Q1がオフした後、スイッチング素子Q2の寄生ダイオードがオンし、インダクタ電流ILは共振インダクタLrより共振コンデンサCr・負荷LD→コンデンサCc2→スイッチング素子Q2の寄生ダイオードを通じて共振インダクタLrに戻る(図72参照)。

【0206】(モード4)：インダクタ電流ILがゼロになり正の向き(図68中の矢印の向き)に反転すると、コンデンサCc2を電源としてインダクタ電流ILは共振コンデンサCr・負荷LD→共振インダクタLr→スイッチング素子Q2を介して流れ(図73参照)。

【0207】(モード5)：スイッチング素子Q2がオフするとインダクタ電流ILはスイッチング素子Q1の寄生ダイオードを介して充電コンデンサCinを放電しながらコンデンサCc1→共振コンデンサCr・負荷LDを通じて共振インダクタLrへ戻る(図74参照)。

【0208】(モード6)：充電コンデンサCin1の電荷がすべて放出され電圧がゼロになると並列接続されたダイオードDi2がオンし、スイッチング素子Q1の寄生ダイオードを介してダイオードDi2→コンデンサCc1→共振コンデンサCr・負荷LDを通じて共振インダクタLrへ戻る(図75参照)。

【0209】本回路方式ではモード2において、共振インダクタ電流を交流電源ACから引き出すことによって、簡易な構成で効率を改善し入力電流波形の歪みを改善できる。すなわち、前述の従来例1、従来例2、米国特許USP5,488,269号、もしくは特開平2-75200号公報に開示されたものと同等の効果があ

る。

【0210】さらに、本回路においては、モード2、3、4で充電コンデンサCinは充電された電圧を維持し、スイッチング素子Q1あるいはスイッチング素子Q2には電源電圧の絶対値しか電圧が印加されず、スイッチング時のスイッチング素子Q1、Q2の電圧は常に入力電圧の絶対値となる。これはスイッチオフ時のスイッチングロスを改善する。この効果は以下の回路例においても達成できる。

【0211】8-2. 回路例A

8-2-1. 実施例8a

図76に実施例8aにおける電源装置の回路図を示す。本回路は、図68に示す回路において、整流素子DBの低圧側出力端とスイッチング素子Q2の非スイッチング素子Q1側端との間にダイオードDi3を挿入し、スイッチング素子Q2の低圧側端からコンデンサCc2と平滑コンデンサCeとの接続点のうちの低圧側の接続点の間にダイオードDi4を挿入し、ダイオードDi4と並列に接続された充電コンデンサCin2を設けたものである。以下に、本回路の動作を詳細に説明する：

【0212】(モード1)：スイッチング素子Q1がオンすると、コンデンサCc1の直流電圧Vcc1を電源としコンデンサCin1を充電しながらスイッチング素子Q1→共振インダクタLr→共振コンデンサCr・負荷LDの経路でインダクタ電流ILが流れる。ここで充電コンデンサCin2の電圧Vcin2は前動作より平滑コンデンサの電圧Vce-|入力電圧Vin|となっており、{平滑コンデンサCeの電圧Vce- (充電コンデンサCin1の電圧Vci1+充電コンデンサCin2の電圧Vcin2)}が入力電圧絶対値|Vin|に等しいのでダイオードDi1がオンし、交流電源ACよりダイオードDi1→スイッチング素子Q1を介してILが流れ、共振コンデンサCr・負荷LD→コンデンサCc2→充電コンデンサCin2→ダイオードDi3へと流れ込み、入力電流を引き出す。このインダクタ電流ILによる充電コンデンサCin1の充電と充電コンデンサCin2の放電とで電圧値(Vcin1+Vcin2)を一定に保つ。

【0213】(モード2)：充電コンデンサCin2が完全に放電され並列接続されたダイオードDi4がオンすると充電コンデンサCin1の電圧Vcin1はVce-|Vin|のまま一定を保ち、交流電源ACからダイオードDi1→スイッチング素子Q1→共振インダクタLr→負荷LD・共振コンデンサCr→コンデンサCc2→ダイオードDi4→ダイオードDi3とインダクタ電流ILが流れ、入力電流を引き出す。

【0214】(モード3)：スイッチング素子Q1がオフした後、スイッチング素子Q2の寄生ダイオードがオンし、インダクタ電流ILは共振インダクタLrより共振コンデンサCr・負荷LD→コンデンサCc2→ダイオードDi4→スイッチング素子Q2の寄生ダイオードを通じて共振インダクタLrに戻る。

【0215】(モード4)：インダクタ電流ILがゼロになり正の向きに反転すると、コンデンサCc2を電源としてインダクタ電流ILは共振インダクタLr→スイッチング素子Q2→充電コンデンサCin2(充電)→共振コンデンサCr・負荷LDとダイオードDi3→交流電源AC→ダイオードDi1→充電コンデンサCin1(放電)→コンデンサCc1→共振コンデンサCr・負荷LDの経路で流れ、充電コンデンサCin1の放電と充電コンデンサCin2の充電とで電圧値(Vcin1+Vcin2)を一定に保つ。

【0216】(モード5)：充電コンデンサCin1が完全に放電され並列接続されたダイオードDi2がオンすると電圧Vcin2はVce-|Vin|のまま一定を保ち、交流電源からダイオードDi1→ダイオードDi2→コンデンサCc1→負荷LD・共振コンデンサCr→共振インダクタLr→スイッチング素子Q2→ダイオードDi3とインダクタ電流ILが流れ、入力電流を引き出す。

【0217】(モード6)：スイッチング素子Q2がオフするとインダクタ電流ILはスイッチング素子Q1の寄生ダイオード→ダイオードDi2→コンデンサCc1→共振コンデンサCr・負荷LDを通じて共振インダクタLrへ戻る。

【0218】本回路方式ではモード1、2、4、5においてインダクタ電流を入力電源から引き出すことによって、図68の回路に比べさらに拡い期間で入力電流を引き出し、少ないインダクタ電流で高効率を達成する。その上、本回路においては、全てのモードでスイッチング素子Q1あるいはQ2には電源電圧の絶対値しか電圧が印加されず、スイッチング時のスイッチング素子の電圧は常に入力電圧の絶対値となる。これにより、スイッチオフ時のスイッチングロスを改善する。これによりスイッチング素子及び放熱機構部品を小型化できコストを削減できる。

【0219】8-2-2. 実施例8b

図77に実施例8bの電源装置の回路図を示す。本回路においては、図68に示す回路において、整流素子DBの高圧側出力端にアノードを接続されたダイオードDi3と、ダイオードDi3のカソードにアノードを接続され、カソードが平滑コンデンサCeの高圧側端に接続されたダイオードDi4と、ダイオードDi3とダイオードDi4との接続点に一端を接続された充電コンデンサCin2と、充電コンデンサCin2の他端に一端を接続され、他端をスイッチング素子Q1、Q2の接続点に接続されたインダクタLとを備えている。本実施例の回路を基本にし、米国特許USP5,541,829号のようにスイッチング電圧に対し遅相の共振負荷電流と進相の電流の足し合わせによるスイッチング電流の低減を達成する技術を組合せ、スイッチング素子及び放熱機構部品を小型化できコストを削減できる。ここではスイッチング素子の

電圧・電流は図78で示されるようになる。

【0220】8-2-3. 実施例8c

本実施例の電源装置は説明する前に、図68の回路と同等の効果が得られる別の回路方式を図79、図80に示す。図79に示す回路では、図68において、コンデンサCc1、Cc2の直列回路をスイッチング素子Q3、Q4の直列回路に置き換えたものである。図80に示す回路では、図68において、コンデンサCc1、Cc2の直列回路をスイッチング素子Q3、Q4の直列回路に置き換え、さらに、コンデンサCinとダイオードDi2の並列回路からなるCSCPがスイッチング素子Q3と平滑コンデンサとの間に接続されるように接続を変更したものである。

【0221】これらの回路は、図68の回路を基本にし、スイッチング素子Q1、Q4がオンで、スイッチング素子Q2、Q3がオフというモードと、スイッチング素子Q1、Q4がオフでスイッチング素子Q2、Q3がオンというモードとを高速に切り替え、高周波矩形波電圧を負荷共振回路へ与えるようなフルブリッジインバータ回路へ適用した例である。これらの回路方式においても図68の回路と同様に、スイッチング素子（図79ではスイッチング素子Q1、Q2、図80ではスイッチング素子Q1～Q4）のスイッチングロスによる発熱を抑えることができる。

【0222】図81の(a)に、実施例8cの基本となる回路の回路図を示す。本回路は図80において、共振コンデンサCrをコンデンサCcで置き換えたものである。ここで、コンデンサCcの容量値Ccは共振コンデンサCrの容量値Crに比べ大きな値、すなわちCc>Crであり、共振インダクタLrとの共振周波数はスイッチング周波数に比べ充分に低い。よってコンデンサCc両端には略直流電圧が発生する。本回路は、スイッチング素子Q1、Q4がオン／オフを繰り返し、スイッチング素子Q2、Q3はオフしたままとなるモードAと、スイッチング素子Q2、Q3がオン／オフを繰り返し、スイッチング素子Q1、Q4はオフしたままとなるモードBとの2つのモードを有する。図81の(b)はスイッチング素子Q1～Q4のオン／オフのタイミングを示したものである。以下に、それぞれのモードにおける本回路の動作を詳細に説明する；

【0223】<<モードA>>

(A1)：スイッチング素子Q1、Q4がオンすると、平滑コンデンサCeを電源とし充電コンデンサCin1を充電しながらスイッチング素子Q1→共振インダクタLr→コンデンサCc→スイッチング素子Q4へとインダクタ電流ILが流れる。

【0224】(A2)：充電コンデンサCinが充電され、充電コンデンサCinとスイッチング素子Q1の接続点電位が入力電圧の絶対値に等しくなればダイオードDi1がオンし、交流電源よりダイオードDi1→スイッ

グ素子Q1を介してインダクタ電流ILが流れ、共振インダクタLr→コンデンサCc→スイッチング素子Q4へと流れ込み、入力電流を引き出す。

【0225】(A3)：スイッチング素子Q1、Q4がオフした後、スイッチング素子Q2、Q3の寄生ダイオードがオンし、インダクタ電流ILは共振インダクタLrよりコンデンサCc→スイッチング素子Q3の寄生ダイオード→充電コンデンサCin(放電)→平滑コンデンサCe→スイッチング素子Q2の寄生ダイオードを通じて共振インダクタLrに戻る。

【0226】(A4)：充電コンデンサCinが完全に放電されると並列接続されたダイオードDi2がオンし、共振インダクタLrよりコンデンサCc→スイッチング素子Q3の寄生ダイオード→ダイオードDi2→平滑コンデンサCe→スイッチング素子Q2の寄生ダイオードを通じて共振インダクタLrに戻る。この電流がゼロになれば(A1)に戻る。

【0227】<<モードB>>

(B1)：スイッチング素子Q2、Q3がオンすると、平滑コンデンサCeを電源とし充電コンデンサCinを充電しながらスイッチング素子Q3→コンデンサCc→共振インダクタLr→スイッチング素子Q2へとインダクタ電流ILが流れる。

【0228】(B2)：充電コンデンサCinが充電され、充電コンデンサCinとスイッチング素子Q3の接続点電位が入力電圧の絶対値に等しくなればダイオードDi1がオンし、交流電源ACよりダイオードDi1→スイッチング素子Q3を介してインダクタ電流ILが流れ、コンデンサCc→共振インダクタLr→スイッチング素子Q2へと流れ込み、入力電流を引き出す。

【0229】(B3)：スイッチング素子Q2、Q3がオフした後、スイッチング素子Q1、Q4の寄生ダイオードがオンし、インダクタ電流ILは共振インダクタLrよりスイッチング素子Q1の寄生ダイオード→充電コンデンサCin(放電)→平滑コンデンサCe→スイッチング素子Q4の寄生ダイオード→コンデンサCcを通じて共振インダクタLrに戻る。

【0230】(B4)：充電コンデンサCinが完全に放電されると並列接続されたダイオードDi2がオンし、共振インダクタLrよりスイッチング素子Q1の寄生ダイオード→ダイオードDi2→平滑コンデンサCe→スイッチング素子Q4の寄生ダイオード→コンデンサCcを通じて共振インダクタLrに戻る。この電流がゼロになれば(B1)に戻る。

【0231】このモードAとモードBとを低周波で交互に繰り返すことによりコンデンサCc両端に低周波交流出力電圧を発生することができる。

【0232】図82の(a)に実施例8cの電源装置の回路図を示す。図82の(b)にスイッチング素子Q1～Q4のオフ／オンのタイミングを示す。この回路は上

記概念を適用したCSCPを2組有するものである。すなわち、図82の(a)において、ダイオードDi2と充電コンデンサCin1の並列回路を含むCSCPと、ダイオードDi4と充電コンデンサCin2の並列回路を含むCSCPの2組のCSCPを有する。ダイオードD5とダイオードD6は互いのCSCPの干渉防止用に挿入されているものである。この回路に於ても前述の図81の(a)に示す回路と同様に低周波の交流出力電圧を得ながら入力電流波形歪みの改善とスイッチングロスの低減を達成できる。

【0233】8-2-4. 実施例8d

図83の(a)に実施例8cとは別の概念回路を示す。本回路は図81の(a)において、さらにスイッチング素子Q5、Q6を付加したものである。

【0234】本回路は、スイッチング素子Q1が常にオンし、スイッチング素子Q4、Q5がオン/オフを繰り返し、スイッチング素子Q2、Q3、Q6はオフしたままとなるモードAと、スイッチング素子Q2が常にオンし、スイッチング素子Q3、Q6がオン/オフを繰り返し、スイッチング素子Q1、Q4、Q5はオフしたままとなるモードBとの2つのモードを有する。図81の(b)はこれらのスイッチング素子Q1～Q6のオン/オフのタイミングを示したものである。以下に、それぞれのモードにおける本回路の動作を詳細に説明する：

【0235】<<モードA>>

(A1)：スイッチング素子Q4、Q5がオンすると、平滑コンデンサCeを電源とし充電コンデンサCinを充電しながら、スイッチング素子Q5→スイッチング素子Q1→共振インダクタLr→コンデンサCc→スイッチング素子Q4へとインダクタ電流ILが流れ。

【0236】(A2)：充電コンデンサCinが充電され、充電コンデンサCinとスイッチング素子Q1の接続点電位(スイッチング素子Q5は短絡)が入力電圧の絶対値に等しくなればダイオードDi1がオンし、交流電源ACよりダイオードDi1→スイッチング素子Q1を介してインダクタ電流ILが流れ、共振インダクタLr→コンデンサCc→スイッチング素子Q4→スイッチング素子Q6の寄生ダイオードへと流れ込み、入力電流を引き出す。

【0237】(A3)：スイッチング素子Q4、Q5がオフした後、スイッチング素子Q3、Q6の寄生ダイオードがオンし、インダクタ電流ILは共振インダクタLrよりコンデンサCc→スイッチング素子Q3の寄生ダイオード→充電コンデンサCin(放電)→平滑コンデンサCe→スイッチング素子Q6の寄生ダイオード→整流素子DB→交流電源AC→整流素子DB→ダイオードDi1→スイッチング素子Q1を通じて共振インダクタLrに戻り、入力電流を引き出す。

【0238】(A4)：充電コンデンサCinが完全に放電されると並列接続されたダイオードDi2がオンし、イ

ンダクタ電流ILは共振インダクタLrよりコンデンサCc→スイッチング素子Q3の寄生ダイオード→ダイオードDi2→平滑コンデンサCe→スイッチング素子Q6の寄生ダイオード→整流素子DB→交流電源AC→整流素子DB→ダイオードDi1→スイッチング素子Q1を通じて共振インダクタLrに戻り、入力電流を引き出す。この電流がゼロになれば(A1)に戻る。

【0239】<<モードB>>

(B1)：スイッチング素子Q3、Q6がオンすると、平滑コンデンサCeを電源とし充電コンデンサCinを充電しながらスイッチング素子Q3→コンデンサCc→共振インダクタLr→スイッチング素子Q2→スイッチング素子Q6へとインダクタ電流ILが流れ。

【0240】(B2)：充電コンデンサCinが充電され、充電コンデンサCinとスイッチング素子Q3の接続点電位が入力電圧の絶対値に等しくなればダイオードDi1がオンし、交流電源ACよりダイオードDi1→スイッチング素子Q5の寄生ダイオード→スイッチング素子Q3を介してインダクタ電流ILが流れ、コンデンサCc→共振インダクタLr→スイッチング素子Q2へと流れ込み、入力電流を引き出す。

【0241】(B3)：スイッチング素子Q3、Q6がオフした後、スイッチング素子Q4、Q5の寄生ダイオードがオンし、インダクタ電流ILは共振インダクタLrよりスイッチング素子Q2→整流素子DB→交流電源AC→整流素子DB→ダイオードDi1→スイッチング素子Q5の寄生ダイオード→充電コンデンサCin(放電)→平滑コンデンサCe→スイッチング素子Q4の寄生ダイオード→コンデンサCcを通じて共振インダクタLrに戻り、入力電流を引き出す。

【0242】(B4)：充電コンデンサCinが完全に放電されると並列接続されたダイオードDi2がオンし、共振インダクタLrよりスイッチング素子Q2→整流素子DB→交流電源AC→整流素子DB→ダイオードDi1→スイッチング素子Q5の寄生ダイオード→ダイオードDi2→平滑コンデンサCe→スイッチング素子Q4の寄生ダイオード→コンデンサCcを通じて共振インダクタLrに戻り、入力電流を引き出す。この電流がゼロになれば(B1)に戻る。

【0243】このモードAとモードBとを低周波で交互に繰り返すことによりコンデンサCc両端に低周波交流出力電圧を発生することができる。

【0244】図84の(a)に実施例8dの電源装置の回路図を示す。図84の(b)にスイッチング素子Q1～Q4のオフ/オンのタイミングを示す。この回路は上記概念を適用したCSCPを2組有するものである。すなわち、図83の(a)において、ダイオードDi2と充電コンデンサCin1の並列回路を含むCSCPと、ダイオードDi4と充電コンデンサCin2の並列回路を含むCSCPの2組のCSCPを有する。ダイオードD5とダ

イオードD6は互いのCSCPの干渉防止用に挿入されているものである。この回路に於ても前述の図81の(a)に示す回路と同様に低周波の交流出力電圧を得ながら入力電流波形歪みの改善とスイッチングロスの低減を達成できる。

【0245】8-3.概要B

ここでは、図68に示すような、CSCPを含んだ基本回路に対して、回路内の高周波電圧振動を利用するVSCPをさらに付加することにより、効果的なPFC手段を実現できることを示す。

【0246】8-4.回路例B

8-4-1. 実施例8e

図85に実施例8eにおける電源装置の回路図を示す。本回路方式は図68に示す回路に従来例1で述べたVSCP(ダイオードDi3、Di4、充電コンデンサCin1からなるVSCP)を付加したものである。すなわち、図68に示す回路において、整流素子DBの高圧側出力端と平滑コンデンサCeの高圧側端に直列にダイオードDi3、Di4を接続し、ダイオードDi3とダイオードDi4の接続点から共振インダクタLrと共振コンデンサCrの接続点にコンデンサCinを接続したものである。本回路は入力電流が流れる期間を拡げ、共振電流を低減することにより、部品・装置の小型化と安価な電源装置の達成を可能としたものである。以下に、本回路の動作を説明する；

【0247】(モード1)：インダクタ電流ILが負の向きに変わりスイッチング素子Q1がオンすると、充電コンデンサCc1の直流電圧Vcc1を電源とし充電コンデンサCin2を充電しながらスイッチング素子Q1→共振インダクタLr→共振コンデンサCr・負荷LDとインダクタ電流ILが流れる。このモードの間に充電コンデンサCin1の高圧側電位が平滑コンデンサCeの両端電圧に達するとダイオードDi4がオンし、充電コンデンサCin1からダイオードDi4→充電コンデンサCin2→スイッチング素子Q1→共振インダクタLrと流れ、充電コンデンサCin1を放電する。

【0248】(モード2)：充電コンデンサCin2が充電され、充電コンデンサCin2とスイッチング素子Q1の接続点電位が入力電圧の絶対値に等しくなればダイオードDi1がオンし、交流電源ACよりダイオードDi1→スイッチング素子Q1を介してインダクタ電流ILが流れ、共振コンデンサCr・負荷LD→コンデンサCc2へと流れ込み、入力電流を引き出す。同様にこのモードの間に充電コンデンサCin1の高圧側電位が平滑コンデンサCeの両端電圧に達するとダイオードDi4がオオンし、充電コンデンサCin1からダイオードDi4→平滑コンデンサCe→交流電源AC→ダイオードDi1→スイッチング素子Q1→共振インダクタLrと流れ、充電コンデンサCin1を放電し、入力電流を引き出す。

【0249】(モード3)：スイッチング素子Q1がオ

フした後、スイッチング素子Q2の寄生ダイオードがオンし、インダクタ電流ILは共振インダクタLrより共振コンデンサCr・負荷LD→コンデンサCc2→スイッチング素子Q2の寄生ダイオードを通じて共振インダクタLrに戻る。またインダクタ電流ILは充電コンデンサCin1を放電しながらダイオードDi4→平滑コンデンサCe→スイッチング素子Q2の寄生ダイオードを介しても流れる。

【0250】(モード4)：インダクタ電流ILがゼロになり正の向きに反転すると、コンデンサCc2を電源としてインダクタ電流ILは共振コンデンサCr・負荷LD→共振インダクタLr→スイッチング素子Q2を介して流れ。このモードの間にインダクタ電流ILにより共振コンデンサCrが放電され、共振コンデンサCrの高圧側電位が減少し、充電コンデンサCin1の高圧側電位が入力電圧の絶対値に達するとダイオードDi3がオンし、交流電源ACから整流素子DB、ダイオードDi3を介して充電コンデンサCin1を充電しながら共振インダクタLr→スイッチング素子Q2を通じて電流が流れ、入力電流を引き出す。

【0251】(モード5)：スイッチング素子Q2がオフするとインダクタ電流ILはスイッチング素子Q1の寄生ダイオードを介して充電コンデンサCin2を放電しながらコンデンサCc1→共振コンデンサCr・負荷LDを通じて共振インダクタLrへ戻る。また同様にこのモードの間に充電コンデンサCin1の高圧側電位が入力電圧の絶対値に達するとダイオードDi3がオンし、交流電源ACから整流素子DB、ダイオードDi3を介して充電コンデンサCin1を充電しながら共振インダクタLr→スイッチング素子Q1の寄生ダイオードを介して充電コンデンサCin2を放電し、平滑コンデンサCeを通じて整流素子DBへと電流が流れ、入力電流を引き出す。

【0252】(モード6)：充電コンデンサCin2の電荷がすべて放出され電圧がゼロになると並列接続されたダイオードDi2がオンし、スイッチング素子Q1の寄生ダイオードを介してダイオードDi2→コンデンサCc1→共振コンデンサCr・負荷LDを通じて共振インダクタLrへ戻る。また同様に、このモードの間に充電コンデンサCin1の高圧側電位が入力電圧の絶対値に達するとダイオードDi3がオンし、交流電源ACから整流素子DB、ダイオードDi3を介して充電コンデンサCin1を充電しながら共振インダクタLr→スイッチング素子Q1の寄生ダイオード→ダイオードDi2→平滑コンデンサCeを通じて整流素子DBへと電流が流れ、入力電流を引き出す。

【0253】図68に示す回路の効果により上記モード2で入力電流が引き出される上に、上記モード4、5、6に於ける充電コンデンサCin1の充電により更に入力電流が引き出される。

【0254】8-4-2. 実施例8f

図86に実施例8fにおける電源装置の回路図を示す。本回路は、図85に示す回路において、スイッチング素子Q1、Q2と平滑コンデンサCe以外の回路構成をスイッチング素子Q1とスイッチング素子Q2の接続点を中心とし平滑コンデンサCeの高圧側とグランド側とで対称形になるように接続を変更したものである。

【0255】8-4-3. 実施例8g

図87に実施例8gにおける電源装置の回路図を示す。本回路は、図68に示す基本回路と従来例1で述べたVSCPの組み合わせの別の例である。すなわち、図68に示す基本回路において、整流素子DBの低圧側出力端と平滑コンデンサCeの低圧側端との間に直列に接続されたダイオードDi3、Di4と、ダイオードDi3とダイオードDi4の接続点から共振インダクタLrと共振コンデンサCrの接続点の間に接続された充電コンデンサCin1とを付加したものである。以下に本回路の動作を説明する；

【0256】(モード1)：インダクタ電流ILが負の向きに変わりスイッチング素子Q1がオンすると、コンデンサCc1の直流電圧Vcc1を電源とし充電コンデンサCin2を充電しながらスイッチング素子Q1→共振インダクタLr→共振コンデンサCr・負荷LDとインダクタ電流ILが流れる。このモードの間に共振コンデンサCrが充電され共振コンデンサCrの電圧が増加し充電コンデンサCin1とダイオードDi3、Di4との接続点の電位がグランド電位に達すると、ダイオードDi3がオンし交流電源ACを介して整流素子DB→ダイオードDi1→スイッチング素子Q1→共振インダクタLrと流れ充電コンデンサCin1を放電し入力電流を引き出す。

【0257】(モード2)：充電コンデンサCin2が充電され、充電コンデンサCin2とスイッチング素子Q1の接続点電位が入力電圧の絶対値に等しくなればダイオードDi1がオンし、交流電源ACよりダイオードDi1→スイッチング素子Q1を介してインダクタ電流ILが流れ、共振コンデンサCr・負荷LD→コンデンサCc2へと流れ込み、入力電流を引き出す。同様にこのモードの間に充電コンデンサCin1とダイオードDi3、Di4との接続点の電位がグランド電位に達すると、ダイオードDi3がオンし交流電源ACを介して整流素子DB→ダイオードDi1→スイッチング素子Q1→共振インダクタLrと流れ充電コンデンサCin1を放電し入力電流を引き出す。

【0258】(モード3)：スイッチング素子Q1がオフした後、スイッチング素子Q2の寄生ダイオードがオンし、インダクタ電流ILは共振インダクタLrより共振コンデンサCr・負荷LD→コンデンサCc2→スイッチング素子Q2の寄生ダイオードを通じて共振インダクタLrへ戻る。またインダクタ電流ILは充電コンデンサCin1を放電しながらダイオードDi3から交流電源ACを介して整流素子DB→ダイオードDi1→充電コンデンサCin

2→平滑コンデンサCe→スイッチング素子Q2の寄生ダイオード→共振インダクタLrを介しても流れ、入力電流を引き出す。

【0259】(モード4)：インダクタ電流ILがゼロになり正の向きに反転すると、コンデンサCc2を電源としてインダクタ電流ILは共振コンデンサCr・負荷LD→共振インダクタLr→スイッチング素子Q2を介して流れ。このモードの間にインダクタ電流ILにより共振コンデンサCrが放電され共振コンデンサCrの高圧側電位が減少し、充電コンデンサCin1の両端電圧がコンデンサCc2の電圧Vcc2と共振コンデンサCrの電圧Vcrの和と等しくなるとダイオードDi4がオンし、充電コンデンサCin1を電源として共振インダクタLr→スイッチング素子Q2→ダイオードDi4へと電流が流れ共振インダクタLrにエネルギーを蓄積する。

【0260】(モード5)：スイッチング素子Q2がオフするとインダクタ電流ILはスイッチング素子Q1の寄生ダイオードを介して充電コンデンサCin2を放電しながらコンデンサCc1→共振コンデンサCr・負荷LDを通じて共振インダクタLrへ戻る。また同様にこのモードの間に充電コンデンサCin1の両端電圧がコンデンサCc2の電圧Vcc2と共振コンデンサCrの電圧Vcrの和と等しくなるとダイオードDi4がオンし、充電コンデンサCin1を電源として共振インダクタLr→スイッチング素子Q1の寄生ダイオード→充電コンデンサCin2(放電)→平滑コンデンサCe→ダイオードDi4へと電流が流れ共振インダクタLrにエネルギーを蓄積する。

【0261】(モード6)：充電コンデンサCin2の電荷がすべて放出され電圧がゼロになると並列接続されたダイオードDi2がオンし、スイッチング素子Q1の寄生ダイオードを介してダイオードDi2→コンデンサCc1→共振コンデンサCr・負荷LDを通じて共振インダクタLrへ戻る。また同様にこのモードの間に充電コンデンサCin1の両端電圧がコンデンサCc2の電圧Vcc2と共振コンデンサCrの電圧Vcrの和と等しくなるとダイオードDi4がオンし、充電コンデンサCin1を電源として共振インダクタLr→スイッチング素子Q1の寄生ダイオード→ダイオードDi2→平滑コンデンサCe→ダイオードDi4へと電流が流れ共振インダクタLrにエネルギーを蓄積する。

【0262】このように、本回路においては、図68に示す回路の効果により、上記モード2において入力電流が引き出される上に、モード1、2、3に於ける充電コンデンサCin1の充電により更に入力電流が引き出される。

【0263】8-4-4. 実施例8h

図88に実施例8fにおける電源装置の回路図を示す。本回路は、図87に示す回路において、スイッチング素子Q1、Q2と平滑コンデンサCe以外の回路構成をスイッチング素子Q1とスイッチング素子Q2の接続点を

中心とし平滑コンデンサCeの高圧側とグランド側とで対称形になるように接続を変更したものである。

【0264】8-4-5. 実施例8 i

図89に実施例8 iにおける電源装置の回路図を示す。本回路方式は図68に示す回路に従来例2で述べたCSCPを組合せたものである。図68において、従来例2で述べられたCSCPは、ダイオードDi3、Di4および充電コンデンサCin1とからなっている。以下に動作を説明する：

【0265】(モード1)：インダクタ電流ILが負の向きに変わりスイッチング素子Q1がオンすると、平滑コンデンサCeを電源とし充電コンデンサCin2を充電しながらスイッチング素子Q1→共振インダクタLr→共振コンデンサCr・負荷LD→コンデンサCc1へとインダクタ電流ILが流れる。このインダクタ電流ILは充電コンデンサCin1を充電し、平滑コンデンサCeへ戻る。このモードは、充電コンデンサCin1の両端電圧と入力電圧の絶対値の和が、平滑コンデンサCeの電圧Vceと充電コンデンサCin2の電圧Vcin2の差と等しくなるまで維持される。

【0266】(モード2)：充電コンデンサCin1、Cin2が充電され、充電コンデンサCin1の両端電圧と入力電圧の絶対値の和が、電圧Vceと電圧Vcin2との差と等しくなるとダイオードDi1、Di3がオンし、交流電源ACよりダイオードDi1→スイッチング素子Q1を介して負の向きにインダクタ電流ILが流れ、共振コンデンサCr・負荷LD→コンデンサCc1へと流れ込み、入力電流を引き出す。

【0267】(モード3)：スイッチング素子Q1がオフした後、負の向きのインダクタ電流ILは共振インダクタLrから共振コンデンサCr・負荷LD→コンデンサCc1→ダイオードDi3→交流電源AC→ダイオードDi1→充電コンデンサCin2(放電)→平滑コンデンサCe→スイッチング素子Q2の寄生ダイオードとして入力電流を引き出す。

【0268】(モード4)：インダクタ電流ILがゼロになり正の向きに反転すると、コンデンサCc1を電源としてインダクタ電流ILは共振コンデンサCr・負荷LD→共振インダクタLr→スイッチング素子Q2を介し充電コンデンサCin1を放電しながら流れ。

【0269】(モード5)：充電コンデンサCin1が完全に放電されると並列接続されたダイオードDi4がオンし、コンデンサCc1から共振コンデンサCr・負荷LD→共振インダクタLr→スイッチング素子Q2→ダイオードDi4へと流れ。

【0270】(モード6)：スイッチング素子Q2がオフすると、インダクタ電流ILはスイッチング素子Q1の寄生ダイオードを介して充電コンデンサCin2を放電し平滑コンデンサCe→ダイオードDi4→コンデンサCc1→共振コンデンサCr・負荷LDを通じて共振インダク

タLrへ戻る。

【0271】(モード7)：充電コンデンサCin2の電荷がすべて放出され電圧がゼロになると並列接続されたダイオードDi2がオンし、インダクタ電流ILはスイッチング素子Qの寄生ダイオードを介してダイオードDi2→平滑コンデンサCe→ダイオードDi4→コンデンサCc1→共振コンデンサCr・負荷LDを通じて共振インダクタLrへ戻る。

【0272】このように、図68に示す回路の効果により、上記モード2で入力電流が引き出される上に、上記モード3に於ける従来例2のCSCPの効果により更に入力電流が引き出される。

【0273】また、図90に示すように、スイッチング素子Q1、Q2と平滑コンデンサ以外の回路構成をスイッチング素子Q1とスイッチング素子Q2との接続点を中心とし平滑コンデンサCeの高圧側とグランド側とで対称となるように接続を変更しても、または、図91に示すように、ダイオードDi3、Di4、充電コンデンサCin1を含むCSCPを整流素子DBの高圧(正極)側に接続を変更しても同様の効果が得れる。

【0274】8-4-6. 実施例8 j

図92に実施例8 jにおける電源装置の回路図を示す。本回路方式は図68に示す回路に米国特許USP5,488,269号で述べられているCSCPを組合せたものである。図92において、米国特許USP5,488,269号で述べられたCSCPは、ダイオードDi3、Di4および充電コンデンサCin1とからなっている。以下に本回路の動作を説明する：

【0275】(モード1)：インダクタ電流ILが負の向きに変わりスイッチング素子Q1がオンすると、平滑コンデンサCeを電源とし充電コンデンサCin2を充電しながらスイッチング素子Q1→共振インダクタLr→共振コンデンサCr・負荷LD→コンデンサCc1へとインダクタ電流ILが流れる。

【0276】(モード2)：充電コンデンサCin2が充電され、充電コンデンサCin2とダイオードDi1、Di2の接続点の電位が入力電圧の絶対値と等しくなるとダイオードDi1、Di3、Di4がオンし、交流電源ACよりダイオードDi1→スイッチング素子Q1を介して負の向きにインダクタ電流ILが流れ、共振コンデンサCr・負荷LD→コンデンサCc1へと流れ込み、入力電流を引き出す。

【0277】(モード3)：スイッチング素子Q1がオフした後、負の向きのインダクタ電流ILは共振コンデンサCr・負荷LD→コンデンサCc1→ダイオードDi4→充電コンデンサCin1(放電)→共振インダクタILへと戻る経路で流れスイッチング素子Q2の両端電位はゆっくりと立ち上がる。

【0278】(モード4)：充電コンデンサCin1が完全に放電されると負の向きのインダクタ電流ILは共振

コンデンサCr・負荷LD→コンデンサCc1→スイッチング素子Q2の寄生ダイオード→共振インダクタLrへと戻る経路で流れる。

【0279】(モード5)：インダクタ電流ILがゼロになり正の向きに反転すると、コンデンサCc1を電源としてインダクタ電流ILは共振コンデンサCr・負荷LD→共振インダクタLr→スイッチング素子Q2を介して流れる。

【0280】(モード6)：スイッチング素子Q2がオフすると、インダクタ電流ILは充電コンデンサCin1を放電し、充電コンデンサCi1→ダイオードDi3→交流電源AC→整流素子DB→ダイオードDi1→充電コンデンサCi2(放電)→平滑コンデンサCeという経路で入力電流として流れ、コンデンサCc1→共振コンデンサCr・負荷LDを通じて共振インダクタLrへ戻る。

【0281】(モード7)：充電コンデンサCin1が充電され、充電コンデンサCin1の両端電圧が電圧Vceと電圧Vci2との電圧差と等しくなると、インダクタ電流ILはスイッチング素子Q1の寄生ダイオードを介して充電コンデンサCi2を放電し、コンデンサCc1→共振コンデンサCr・負荷LDを通じて共振インダクタLrへ戻る。

【0282】(モード8)：充電コンデンサCin2の電荷がすべて放出され電圧がゼロになると並列接続されたダイオードD2がオンし、インダクタ電流ILはスイッチング素子Q1の寄生ダイオードを介してダイオードDi2→平滑コンデンサCe→コンデンサCc1→共振コンデンサCr・負荷LDを通じて共振インダクタLrへ戻る。

【0283】このように、本実施例の回路においては、図68に示す回路に比べるとインダクタ電流ILの1サイクル中の入力電流の導通期間が拡がる。各モードの共振回路の組み合わせの作用により共振コンデンサCrの容量を小さく抑えながら出力に表れる低周波リップルを低減できる。

【0284】また、図93に示すように、スイッチング素子Q1、Q2と平滑コンデンサ以外の回路構成をスイッチング素子Q1とスイッチング素子Q2との接続点を中心とし平滑コンデンサCeの高圧側とグランド側とで対称となるように接続を変更しても、または、図94に示すように、ダイオードDi3、Di4、充電コンデンサCin1を含むCSCPを整流素子DBの高圧(正極)側に接続を変更しても同様の効果が得れる。

【0285】8-5. 効果

本実施の形態によれば、CPPFCの効果によりインバータ回路の共振電流を入力電流として引き出し簡易な構成で入力効率を向上しつつ、スイッチングオフ時のスイッチング素子への印加電圧が常に入力電圧の絶対値と等しくなるので、ターンオフ時のスイッチングロスを改善することができる。これによりスイッチング素子のスイッチングロスによる発熱を抑えることができるので、ス

イッキング素子及び放熱機構部品を小型化できコストを削減できる。

【0286】さらに、図68で示された様な回路においても、これを基本としながら従来例1で述べられたVSCPや従来例2や米国特許USP5,488,269号で述べられたCSCPを組合わせることにより、1スイッチングサイクル中に交流電源から入力電流を吸い込む期間が広く取れるので、スイッチング素子やインダクタ、コンデンサ等の構成部品の電流耐量を低減でき、さらに安価で小形なPFC機能のある電源装置を提供できる。また図68に示す回路で達成できるスイッチング素子Q1及びスイッチング素子Q2のオフ時のスイッチング改善も損なわれない。

【0287】本発明は特定の実施の形態に関して述べられてきたが、当業者にとって、他の多くの変形例や改変や利用は明らかであり、それ故、本発明は、ここでの特定の開示により制限されるものではなく、添付の請求項によりのみ制限される。

【0288】

【発明の効果】本発明に係る電源装置によれば、電力変換回路が、スイッチング素子の開閉により回路内に発生する高周波電流ループの1つを用いて交流電源から入力電流を取り込む電流源型入力電流取り込み手段と、スイッチング素子の開閉により回路内に発生する高周波電圧ノードの1つを用いて交流電源から入力電流を取り込む電圧源型入力電流取り込み手段とをさらに備える。これら2つの入力電流取り込み手段により交流電源から電流を取り込む際に、2つの入力電流取り込み手段の電流入力期間の位相差を利用して電流入力期間を拡大できる。このため、電流ピーク値が抑えられるため、部品耐量を低減することができる。これにより効率補正機能を有した電源装置において、装置の小型化、低価格化を実現できる。

【0289】また、上記第2の電源装置において、電圧源型入力電流取り込み手段のかわりに第2の電流源型入力電流取り込み手段を備え、2つの電流源型入力電流取り込み手段により交流電源から電流を取り込むように構成しても、上記の電源装置と同様の効果が得られる。

【図面の簡単な説明】

【図1】 本発明に係る電源装置の第1の基本構成を示す回路図。

【図2】 本は発明に係る電源装置の第2の基本構成を示す回路図。

【図3】 実施例1aの電源装置の回路図(全体回路図)。

【図4】 図3に示す電源装置の出力波形を示した図。

【図5】 図3に示す電源装置の回路図を簡略化した図。

【図6】 図3に示す電源装置の回路図をさらに簡略化した図。

【図7】 実施例1aの電源装置のモード1における電流経路を説明した図。

【図8】 実施例1aの電源装置のモード2における電流経路を説明した図。

【図9】 実施例1aの電源装置のモード3における電流経路を説明した図。

【図10】 実施例1aの電源装置のモード4における電流経路を説明した図。

【図11】 実施例1aの電源装置のモード5における電流経路を説明した図。

【図12】 実施例1aの電源装置のモード6における電流経路を説明した図。

【図13】 実施例1aの電源装置のモード7における電流経路を説明した図。

【図14】 実施例1aの電源装置のモード8における電流経路を説明した図。

【図15】 実施例1aの電源装置の各部の電流、電圧波形を示した図。

【図16】 実施例1aの電源装置の各部の電流、電圧波形を示した図。

【図17】 実施例1bの電源装置の回路図。

【図18】 実施例1cの電源装置の回路図。

【図19】 実施例1dの電源装置の回路図。

【図20】 実施例1eの電源装置の回路図。

【図21】 実施例1fの電源装置の回路図。

【図22】 実施例1gの電源装置の回路図。

【図23】 実施例1gの電源装置を蛍光灯点灯装置に応用した図。

【図24】 実施例1hの電源装置の回路図。

【図25】 実施例1iの電源装置の回路図。

【図26】 2段共振回路方式の電源装置の回路図。

【図27】 実施例2aの電源装置の回路図。

【図28】 実施例2bの電源装置の回路図。

【図29】 実施例2cの電源装置の回路図。

【図30】 実施例2dの電源装置の回路図。

【図31】 実施例3の電源装置の基本構成を示す回路図。

【図32】 実施例3aの電源装置の回路図。

【図33】 実施例3bの電源装置の回路図。

【図34】 実施例3cの電源装置の回路図。

【図35】 米国特許U.S.P. 4,88,269号に開示されたCSCP方式の電源装置の回路図。

【図36】 図35に示す電源装置における入力電流と共振電流の関係を示した図。

【図37】 実施例4aの電源装置の回路図。

【図38】 実施例4a～4hの電源装置における入力電流と共振電流の関係を示した図。

【図39】 実施例4bの電源装置の回路図。

【図40】 実施例4cの電源装置の回路図。

【図41】 実施例4dの電源装置の回路図。

【図42】 実施例4eの電源装置の回路図。

【図43】 実施例4fの電源装置の回路図。

【図44】 実施例4gの電源装置の回路図。

【図45】 実施例4hの電源装置の回路図。

【図46】 1石式電圧共振インバータの一例の回路図。

【図47】 実施例5aの電源装置の回路図。

【図48】 実施例5bの電源装置の回路図。

【図49】 Lプッシュプル型インバータの一例の回路図。

【図50】 実施例6aの電源装置の回路図。

【図51】 実施例6bの電源装置の回路図。

【図52】 実施例6cの電源装置の回路図。

【図53】 フルブリッジ型インバータの一例の回路図。

【図54】 実施例6dの電源装置の回路図。

【図55】 実施例6eの電源装置の回路図。

【図56】 実施例6fの電源装置の回路図。

【図57】 特開平2-75200号公報に開示されたCSCP方式の電源装置の回路図。

【図58】 特開平2-75200号公報に開示されたCSCP方式の電源装置における入力電流と共振電流の関係を示した図。

【図59】 実施例7aの電源装置の回路図。

【図60】 実施例7aの電源装置における入力電流と共振電流の関係を示した図。

【図61】 実施例7bの電源装置の回路図。

【図62】 実施例7cの電源装置の回路図。

【図63】 実施例7dの電源装置の回路図。

【図64】 実施例7eの電源装置の回路図。

【図65】 実施例7fの電源装置の回路図。

【図66】 実施例7gの電源装置の回路図。

【図67】 実施例7hの電源装置の回路図。

【図68】 実施例8のスイッチングロスを改善したCSCP方式の電源装置の回路図。

【図69】 図68に示す電源装置における入力電流と共振電流との関係を示した図。

【図70】 図68に示す電源装置のモード1における電流経路を説明した図。

【図71】 図68に示す電源装置のモード2における電流経路を説明した図。

【図72】 図68に示す電源装置のモード3における電流経路を説明した図。

【図73】 図68に示す電源装置のモード4における電流経路を説明した図。

【図74】 図68に示す電源装置のモード5における電流経路を説明した図。

【図75】 図68に示す電源装置のモード6における電流経路を説明した図。

【図76】 実施例8aの電源装置の回路図である。

【図77】 実施例8bの電源装置の回路図である。

【図78】 実施例8bの電源装置におけるスイッチング素子の印加電圧とスイッチ電流の包絡線概略図。

【図79】 図68に示すCSCP方式をフルブリッジインバータ回路へ適応した第1の例の回路図。

【図80】 図68に示すCSCP方式をフルブリッジインバータ回路へ適応した第2の例の回路図。

【図81】 図68に示すCSCP方式を利用し低周波交流出力を得る回路の(a)第1の例の回路図及び(b)スイッチング素子の動作タイミングを示した図。

【図82】 実施例8cの電源装置の(a)回路図及び(b)スイッチング素子の動作タイミングを示した図。

【図83】 図68に示すCSCP方式を利用し低周波交流出力を得る回路の(a)第2の例の回路図及び(b)スイッチング素子の動作タイミングを示した図。

【図84】 実施例8dの電源装置の(a)回路図及び(b)スイッチング素子の動作タイミングを示した図。

【図85】 実施例8eの電源装置の回路図。

【図86】 実施例8fの電源装置の回路図。

【図87】 実施例8gの電源装置の回路図。

【図88】 実施例8hの電源装置の回路図。

【図89】 実施例8iの電源装置の回路図。

【図90】 実施例8iの電源装置において回路構成を上下対称にして構成された回路図。

【図91】 図68に示す回路に従来例2のCSCP方式を組み合わせた回路図。

【図92】 実施例8jの電源装置の回路図。

【図93】 実施例8jの電源装置において回路構成を上下対称にして構成された回路図。

【図94】 図68に示す回路に米国特許U.S.P.5,488,269号のCSCP方式を組み合わせた回路の回路図。

【図95】 従来例1の電源装置の回路図。

【図96】 従来例1の電源装置におけるPFC機能部を取り出した回路の等価回路図。

【図97】 従来例1の電源装置の(a)～(d)各モ

ードにおける等価回路図及び(e)電源装置の各部の電圧波形および電流波形を示す図。

【図98】 従来例2の電源装置の回路図。

【図99】 従来例2の電源装置におけるPFC機能部を取り出した回路の等価回路図。

【図100】 従来例1および従来例2の電源装置における入力電流と共振電流の関係を示した図。

【図101】 従来例1の電源装置において、出力部にトランジスタを用いた回路の回路図。

【図102】 従来例2の電源装置において、出力部にトランジスタを用いた回路の回路図。

【図103】 従来例3の電源装置の回路図。

【図104】 従来例3の電源装置におけるPFC機能部を取り出した回路の等価回路図。

【図105】 従来例4の電源装置の回路図。

【図106】 従来例4の電源装置におけるPFC機能部を取り出した回路の等価回路図。

【図107】 従来例5の電源装置の回路図。

【図108】 従来例6の電源装置の回路図。

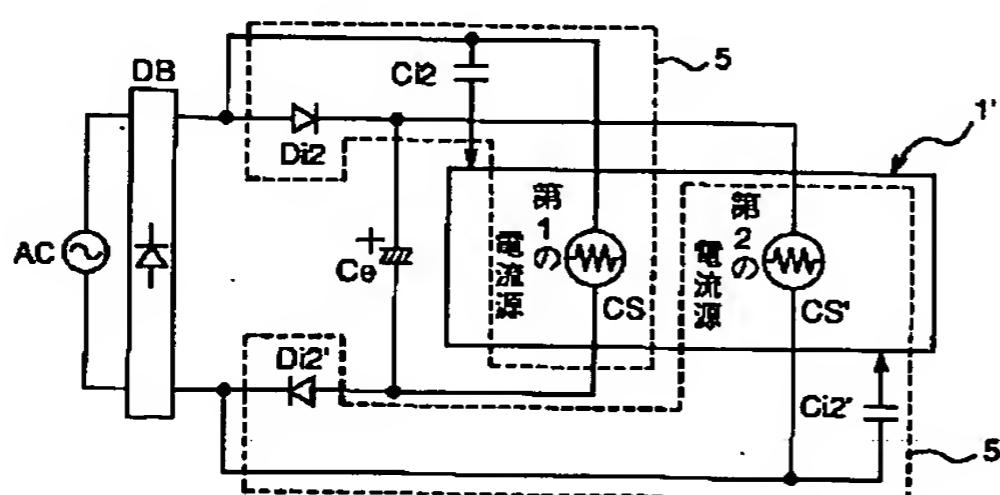
【図109】 従来例7の電源装置の回路図。

【図110】 従来例7の別の電源装置の回路図。

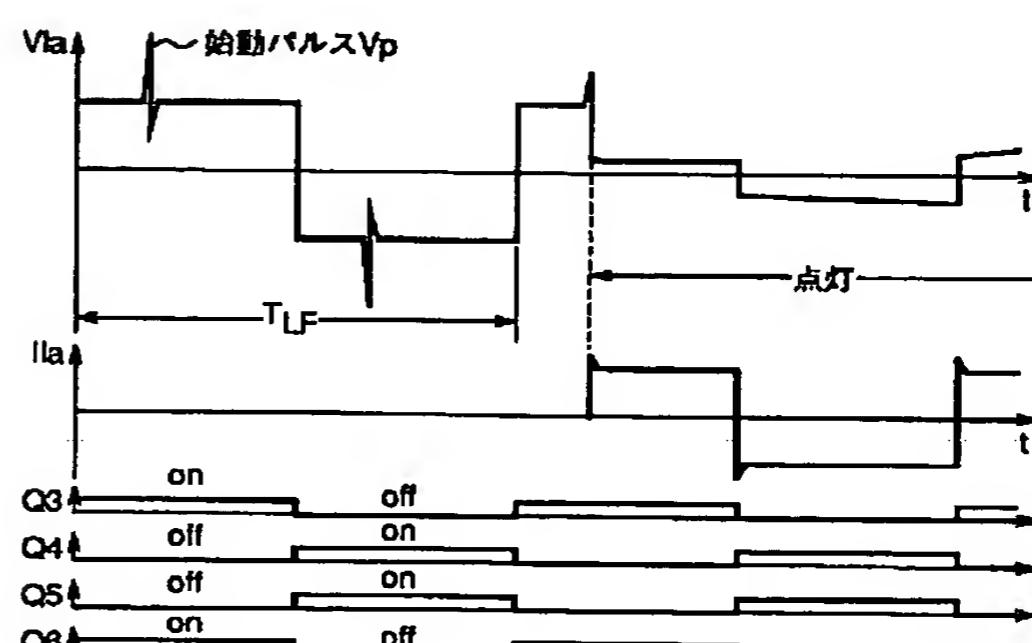
【符号の説明】

3…電圧源型チャージポンプ(VSCP)、5, 5'…電流源型チャージポンプ(CSCP)、11…功率改善機能部、13…出力制御部、15…極性反転部、17…イグナイタ回路、AC…交流電源、Cc…結合コンデンサ、Ce…平滑コンデンサ、Ci, Ci1, Ci2, Ci2-1, Ci2-2…充電コンデンサ、Cr, Cr1, Cr2…共振コンデンサ、CS, CS'…電流源、Di, D1, D2, Di1, Di2, Dx1, Dx2, Di2-1, Di2-2…整流ダイオード、DB, D0…整流素子、HID…高輝度放電灯、L, L1, L2, Lr…共振インダクタ、LD…負荷回路、Q1, Q2…スイッチング素子、T, Tr…トランジスタ、VS…電圧源。

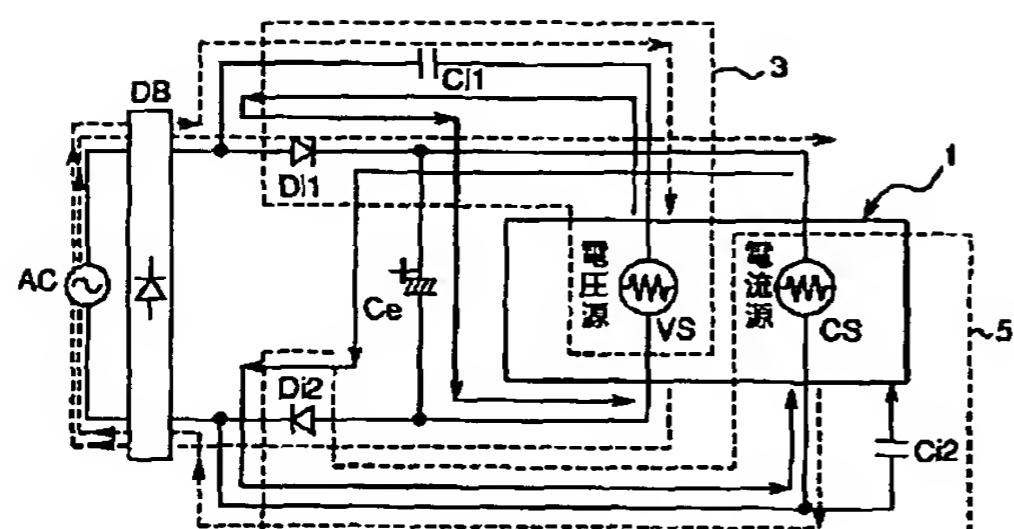
【図2】



【図4】

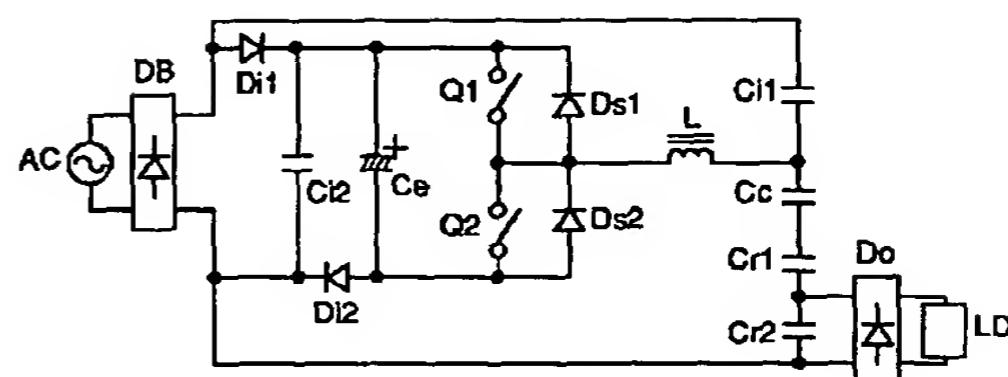


【図1】

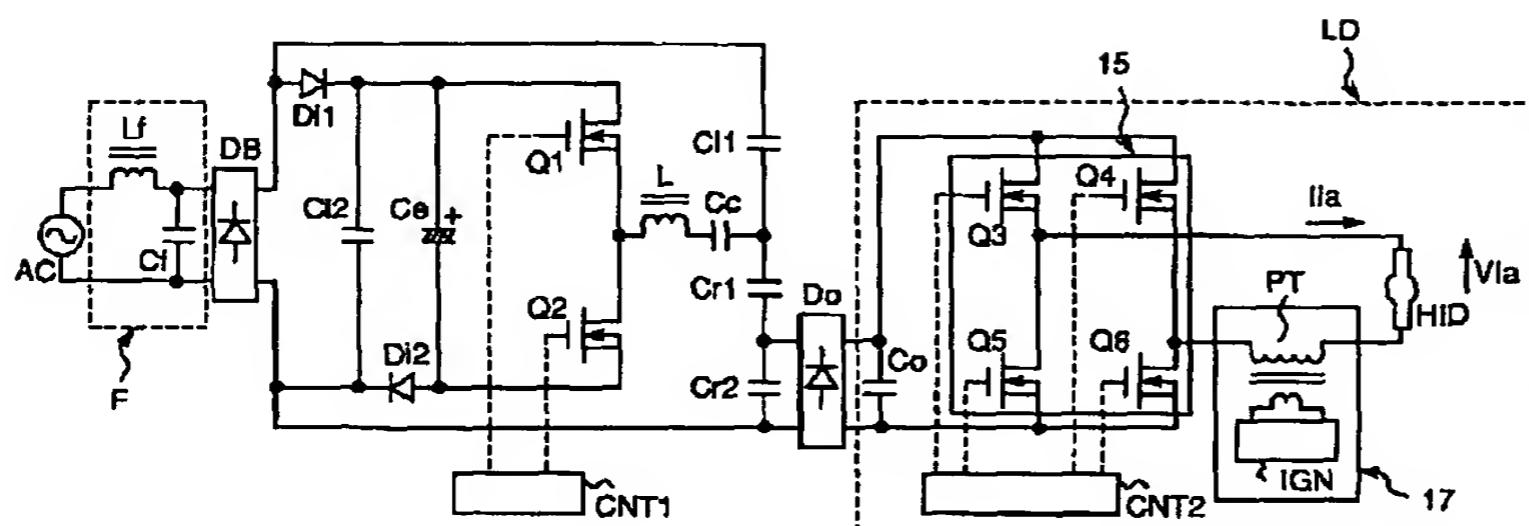


- > VSによるACからの電流吸い込み
- > CSによるACからの電流吸い込み
- ← VSによるCeへの電流吐き出し
- ← CSによるCeへの電流吐き出し

[囗5]

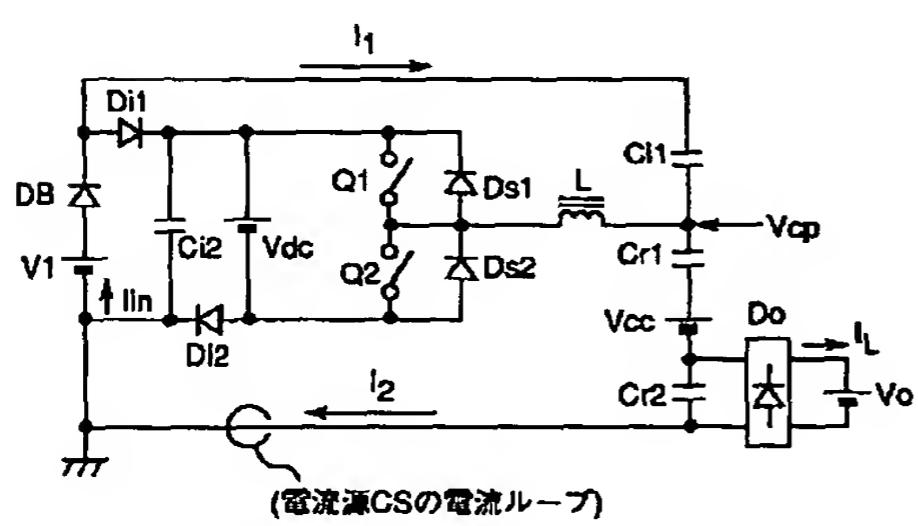


〔図3〕

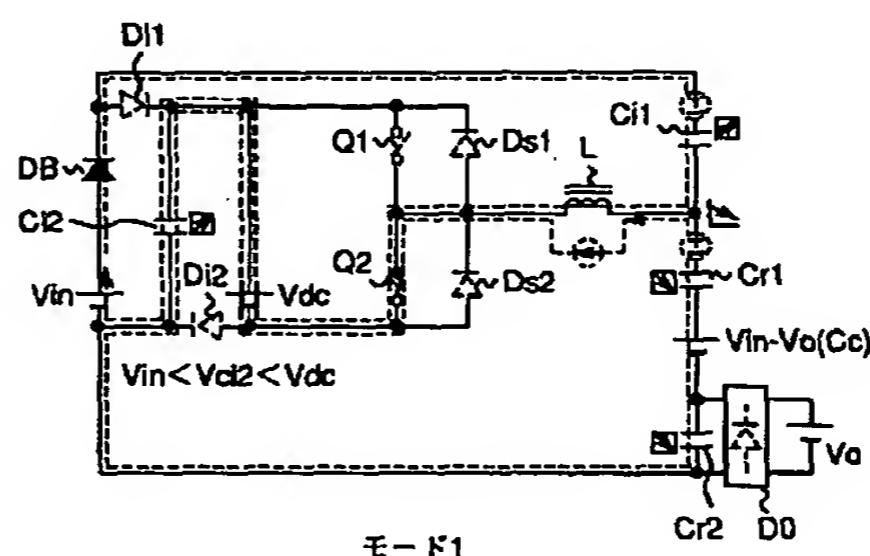


【図6】

【図7】

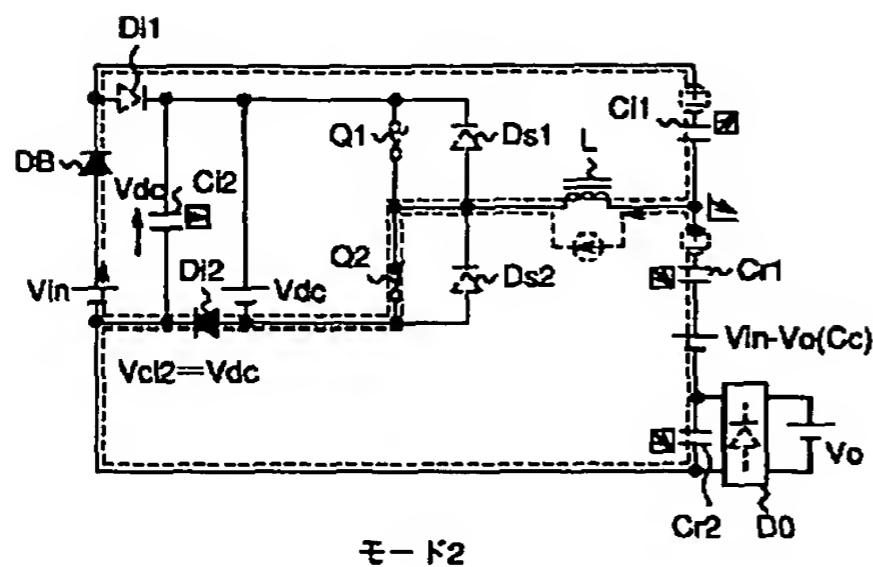


[图18]

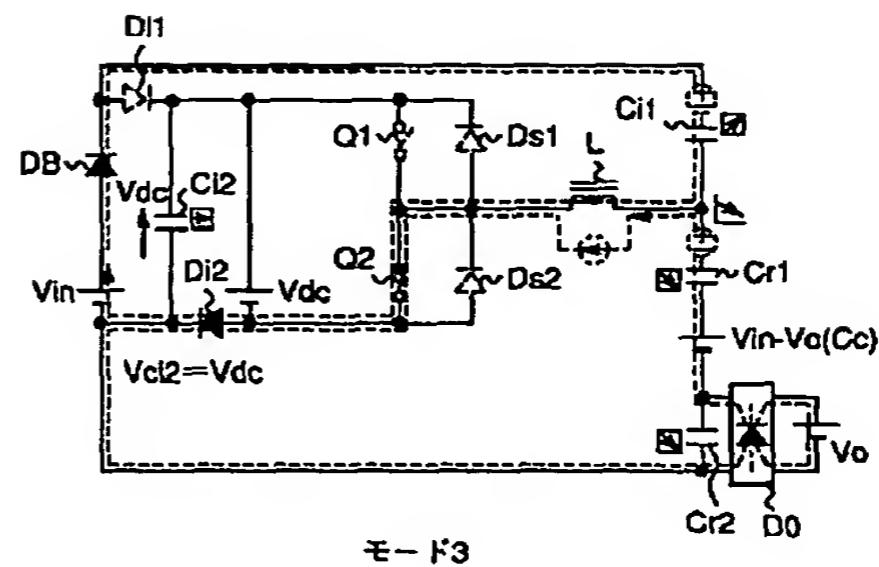


The diagram shows a half-bridge power supply circuit. An AC source is connected to a diode bridge (DB). The output of the bridge is connected to a zener diode (Dz) in series with a capacitor C12. The zener diode is connected to the collector of a common-emitter stage consisting of transistors Q1 and Q2. The collector of Q1 is connected to the collector of Q2, which is connected to ground. The base of Q1 is connected to the collector of Q2, and the base of Q2 is connected to the collector of Q1. The collector of Q1 is connected to the positive terminal of a capacitor Cc, which is connected to ground. The negative terminal of Cc is connected to the positive terminal of a capacitor Ce, which is connected to the collector of Q1. The negative terminal of Ce is connected to the collector of Q2. The collector of Q2 is connected to the positive terminal of a capacitor C11, which is connected to ground. The negative terminal of C11 is connected to the positive terminal of a diode D11, which is connected to the collector of Q1. The negative terminal of D11 is connected to the positive terminal of a diode D12, which is connected to the collector of Q2. The negative terminal of D12 is connected to ground. The output of the circuit is connected to a load consisting of a capacitor Cr and an inductor LD in series.

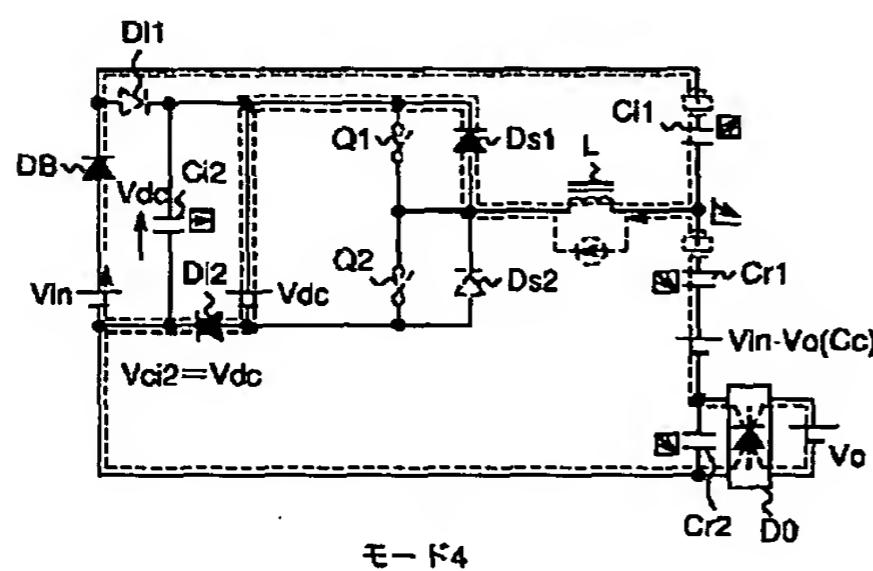
【図8】



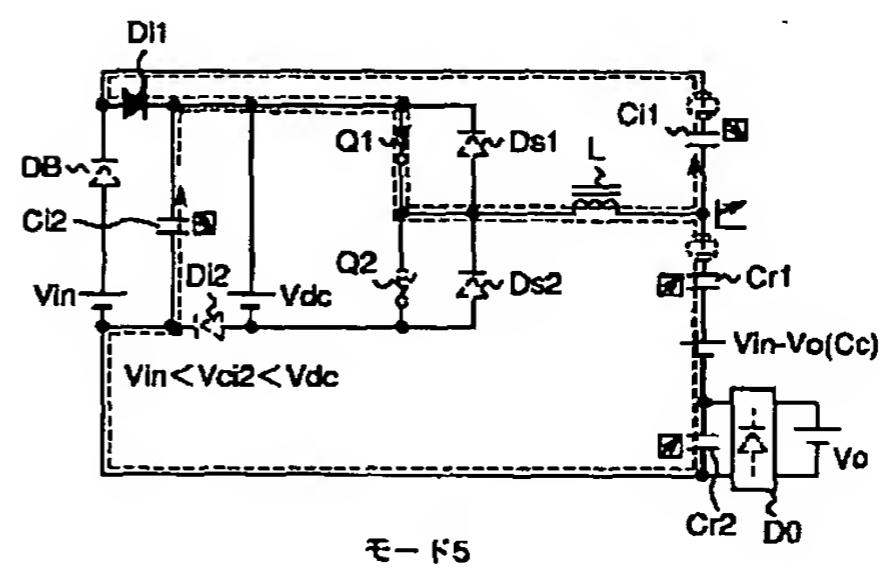
【図9】



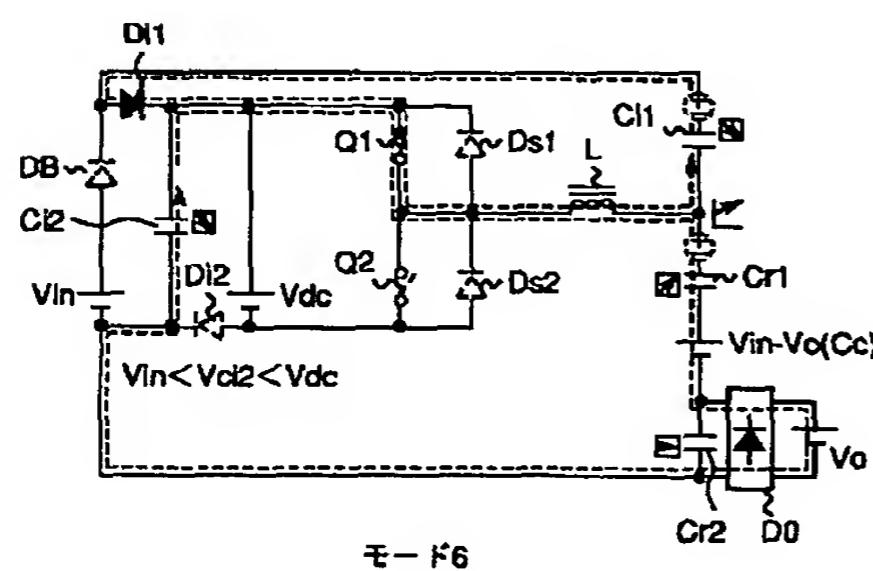
【図10】



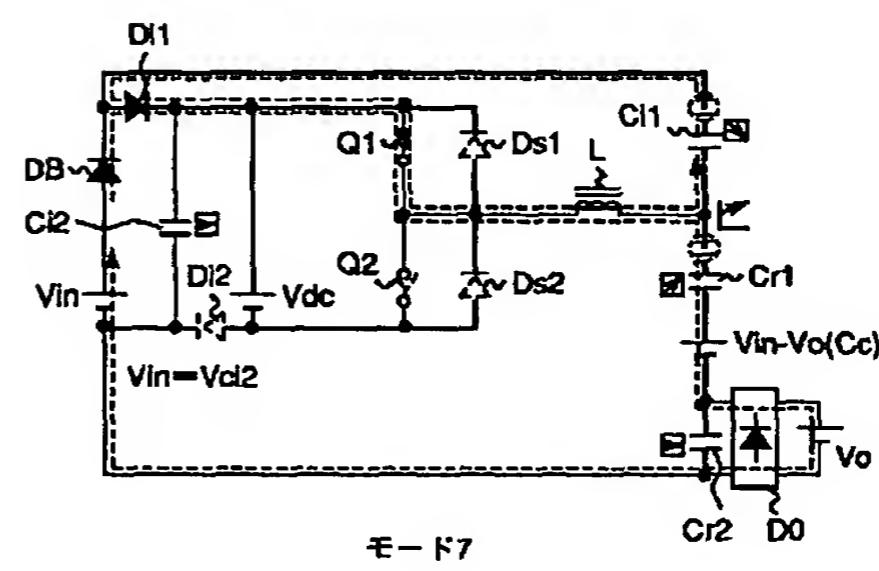
【図11】



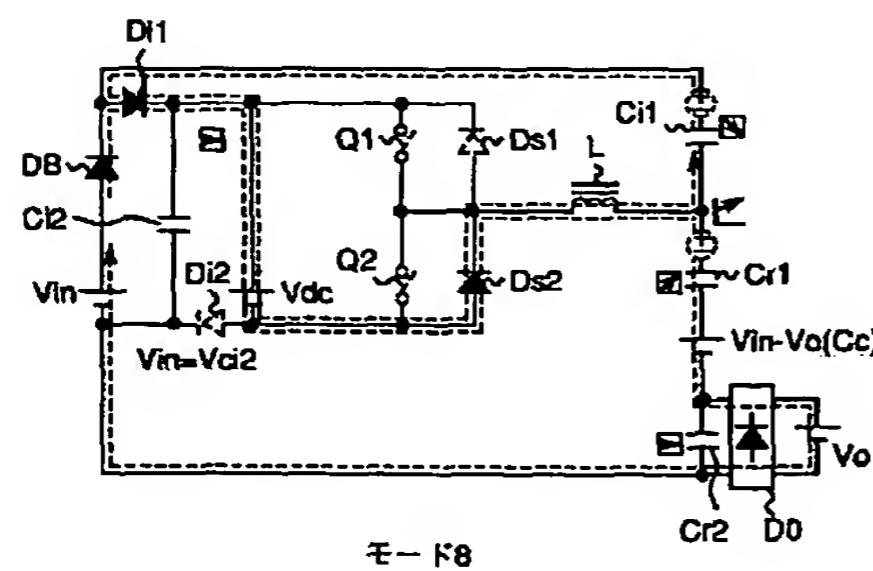
【図12】



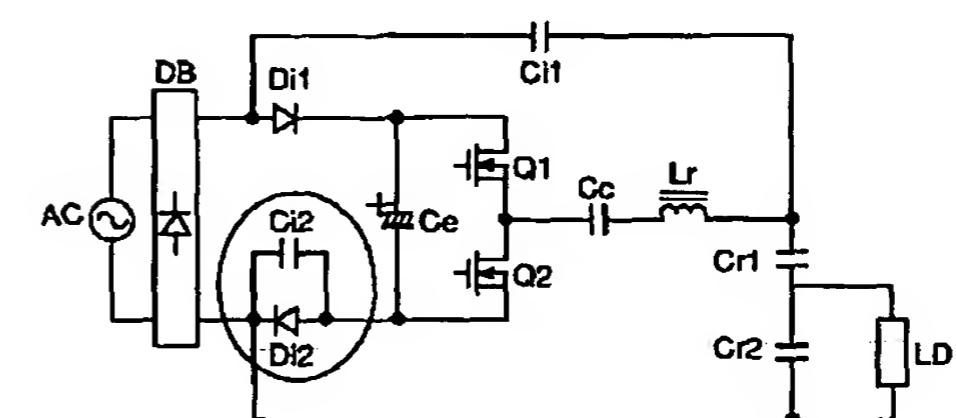
【図13】



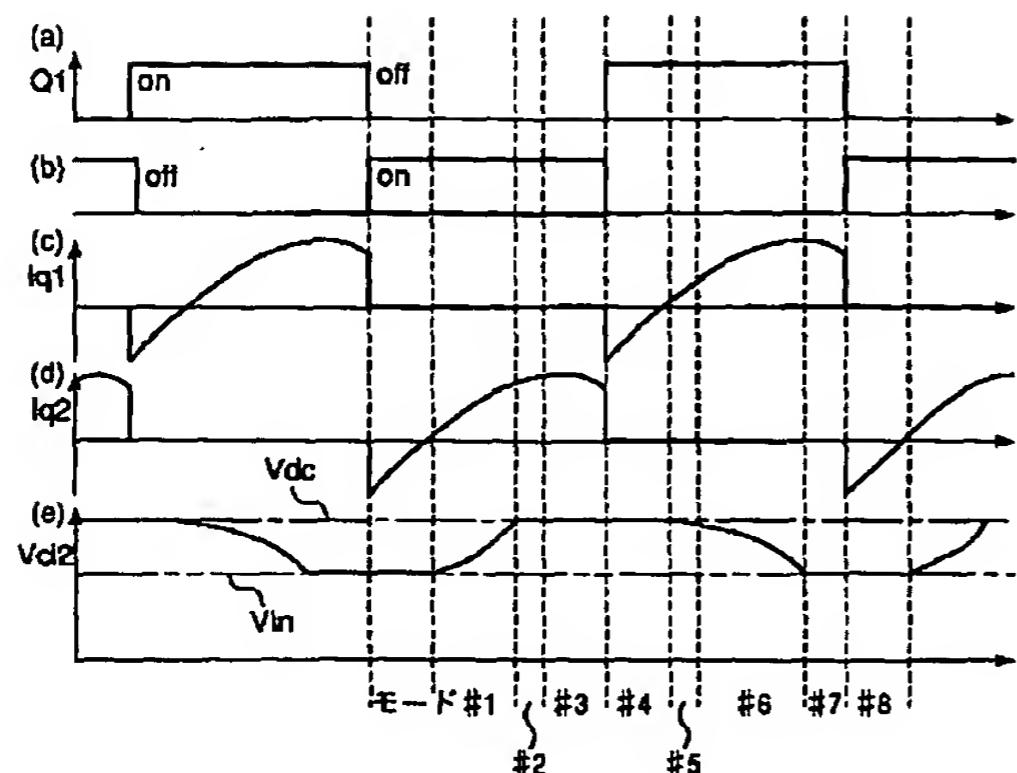
【図14】



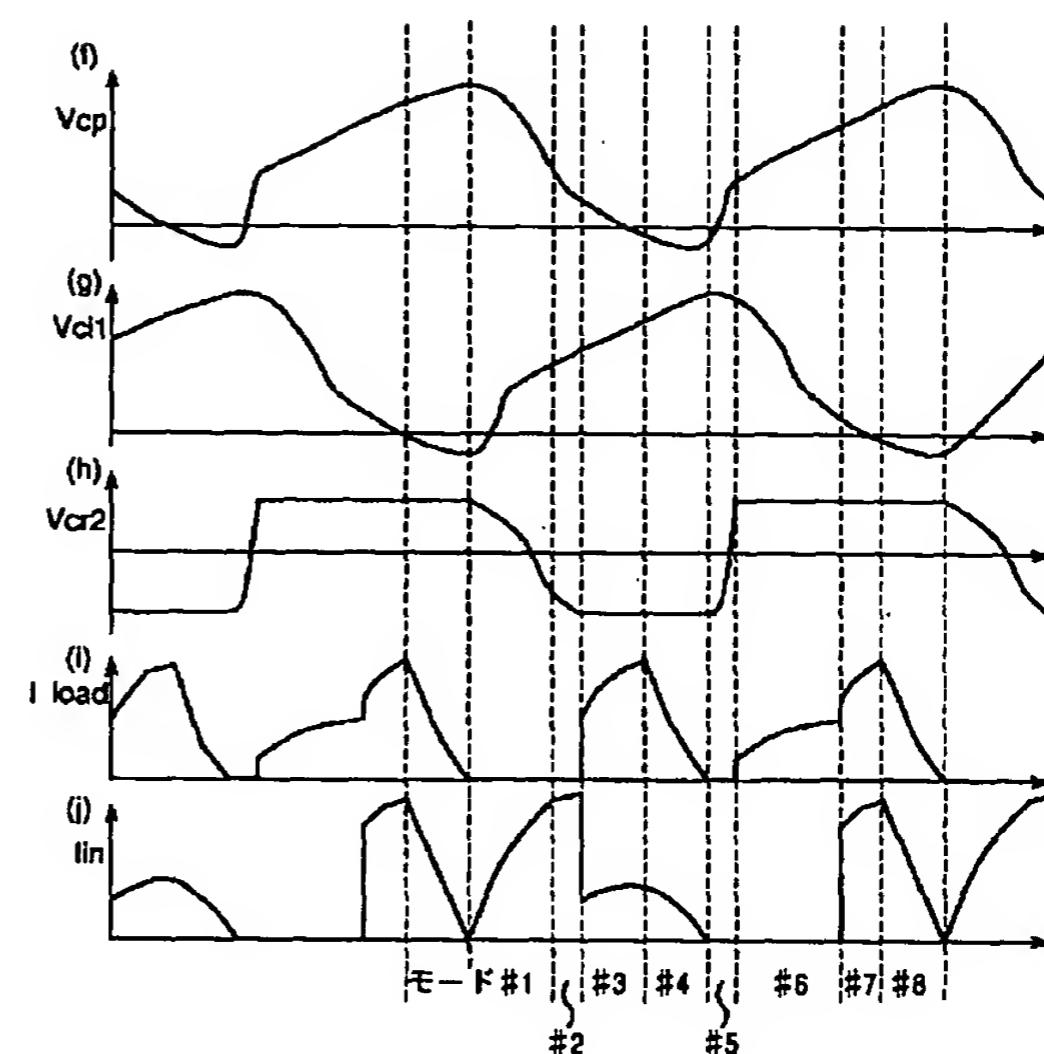
【図17】



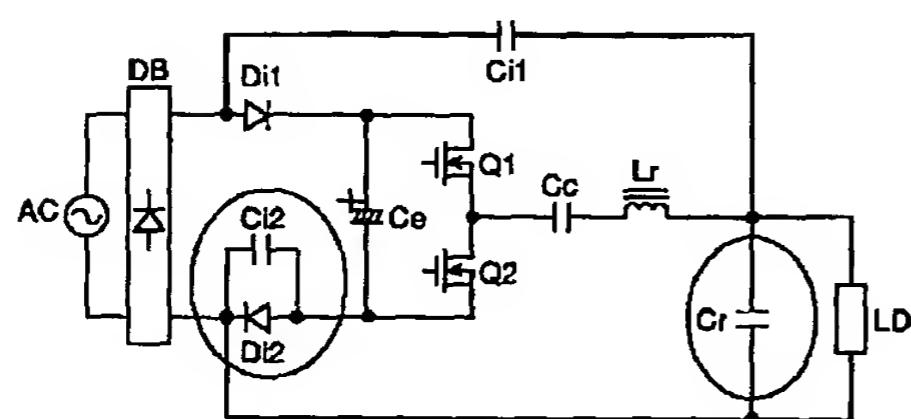
【図15】



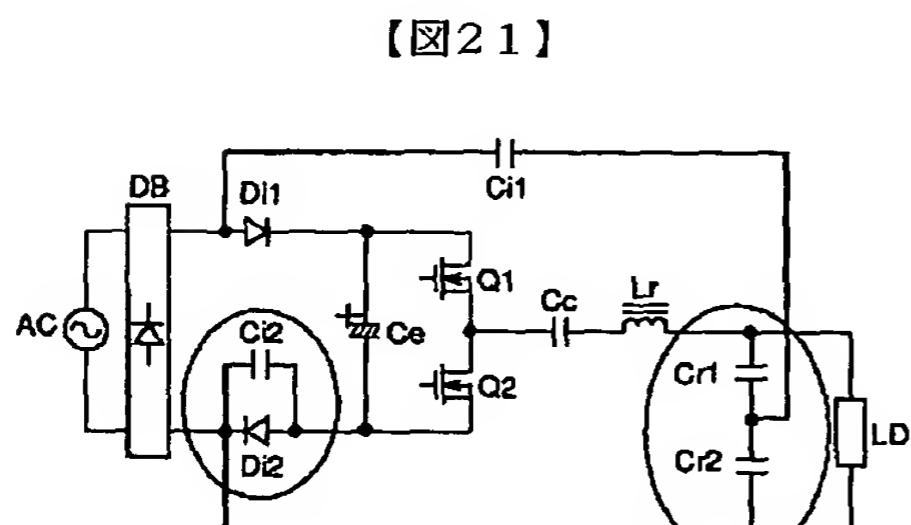
【図16】



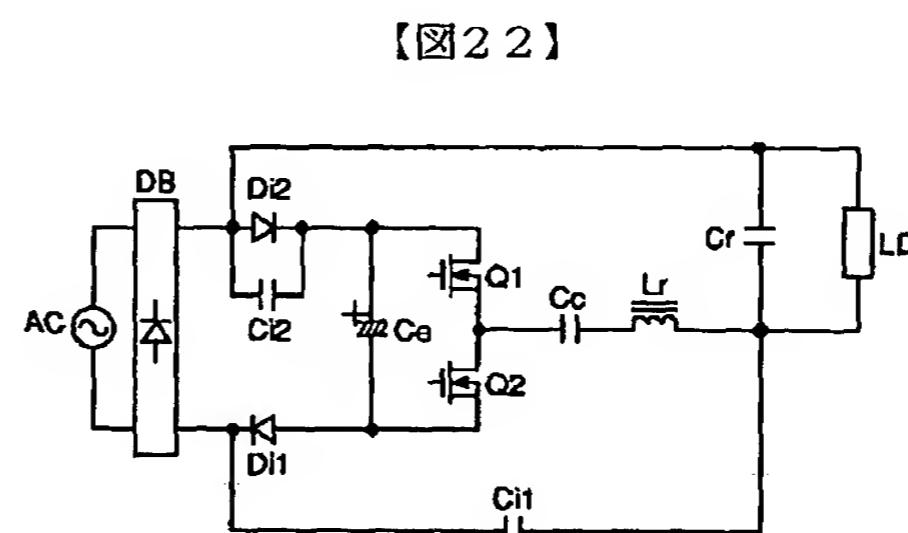
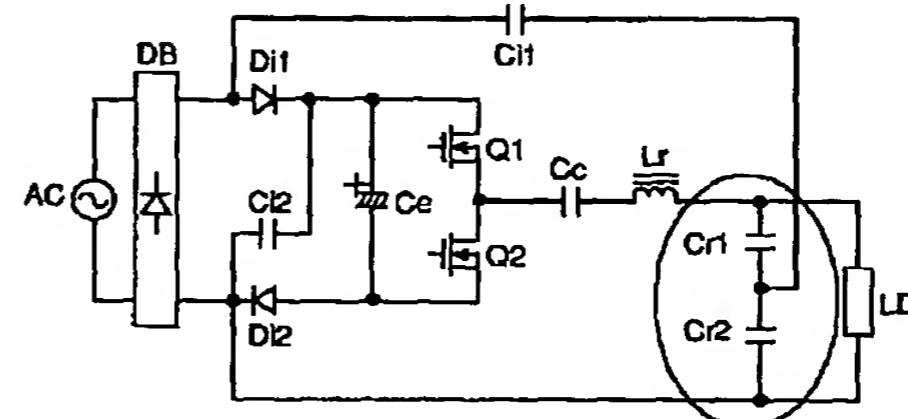
【図19】



【図20】

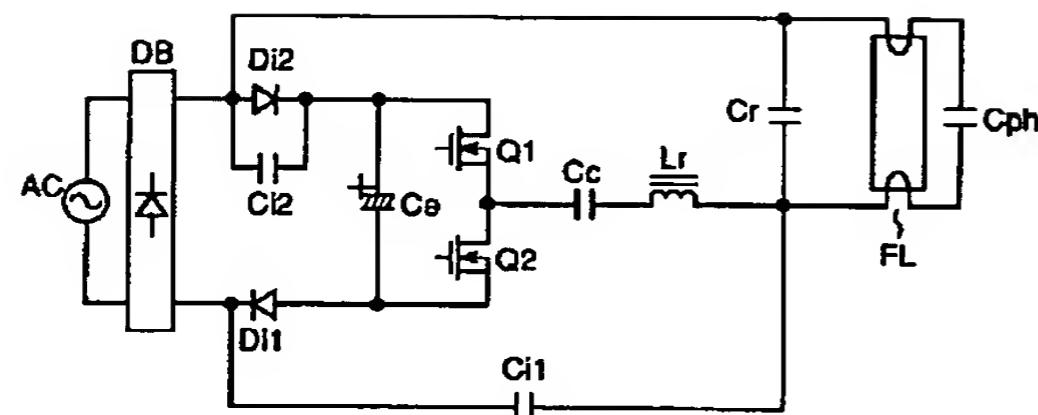


【図21】

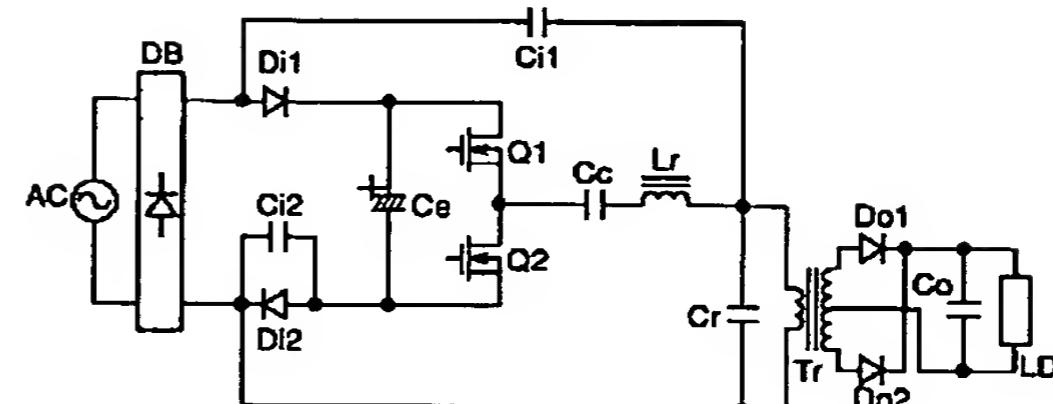


【図22】

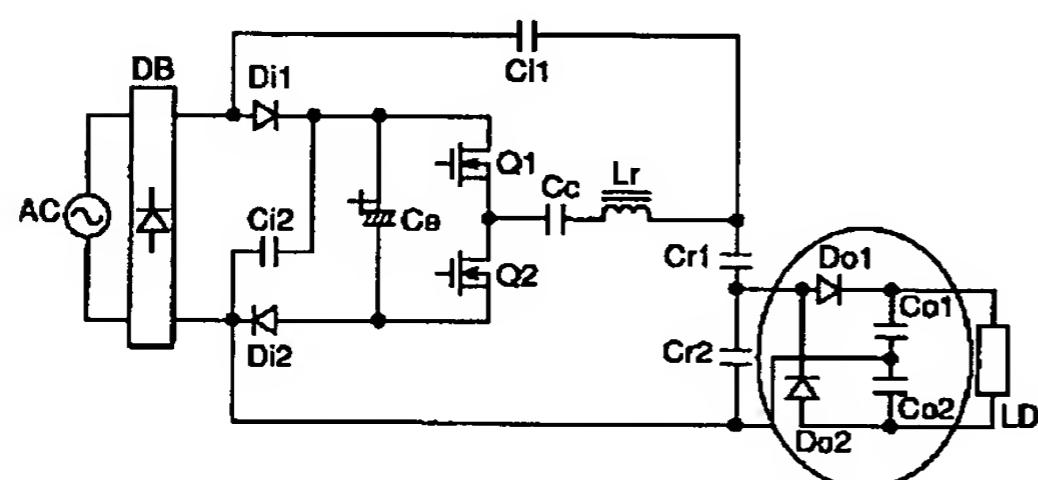
【图23】



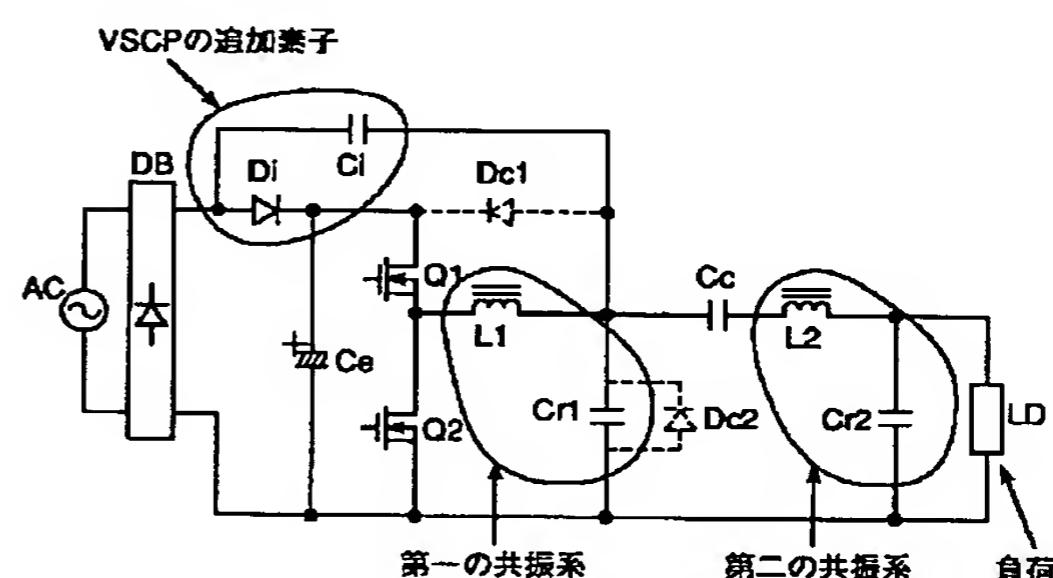
【図24】



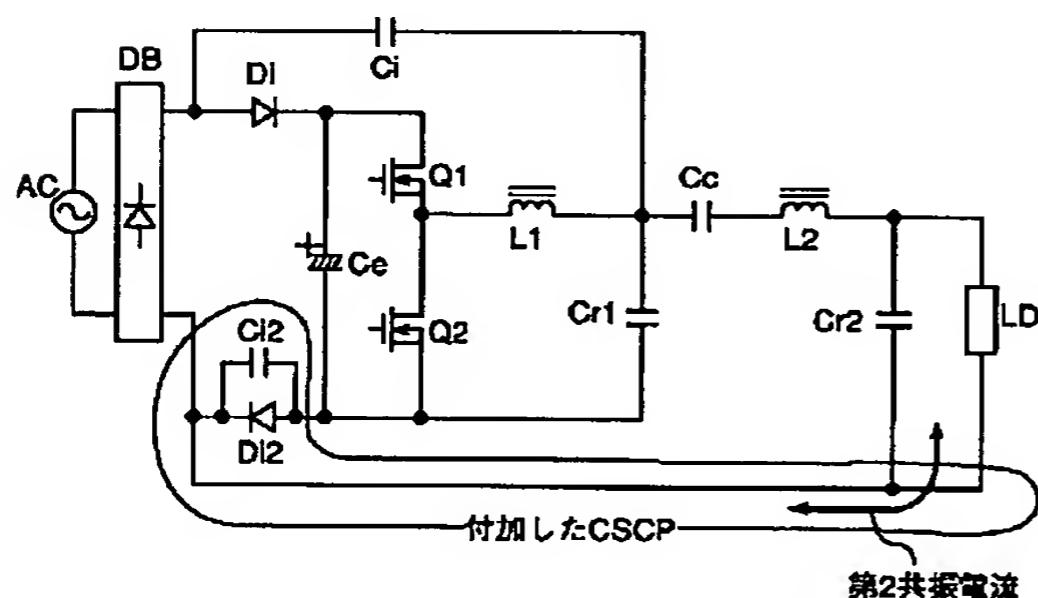
〔图25〕



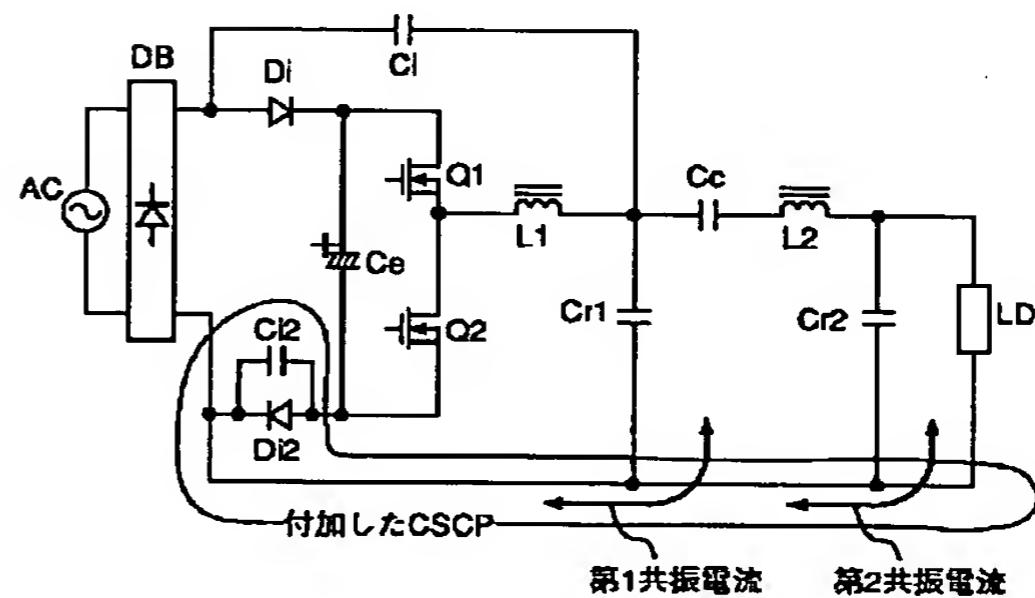
【図26】



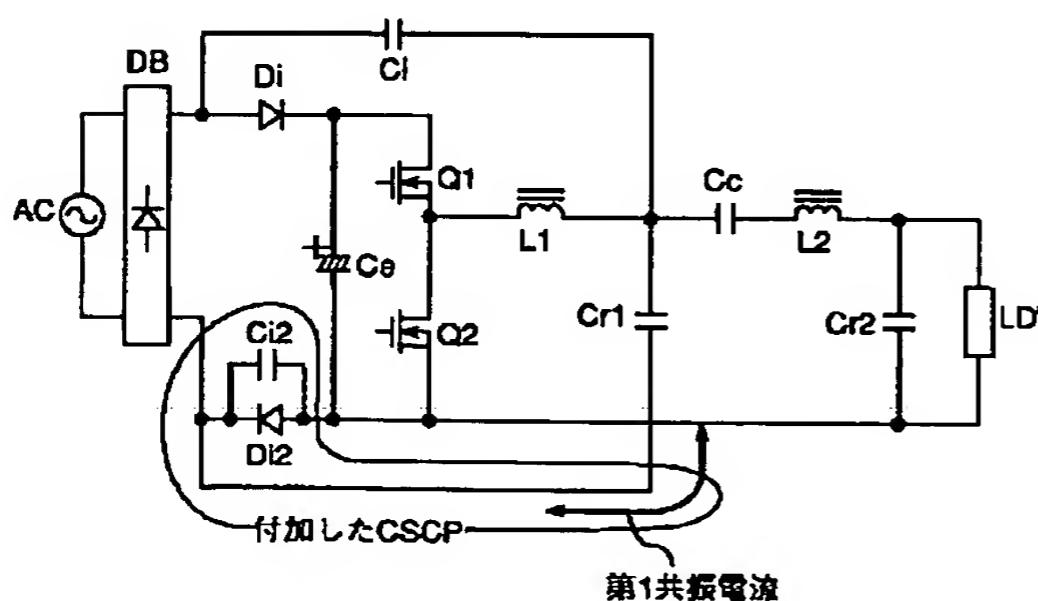
【图27】



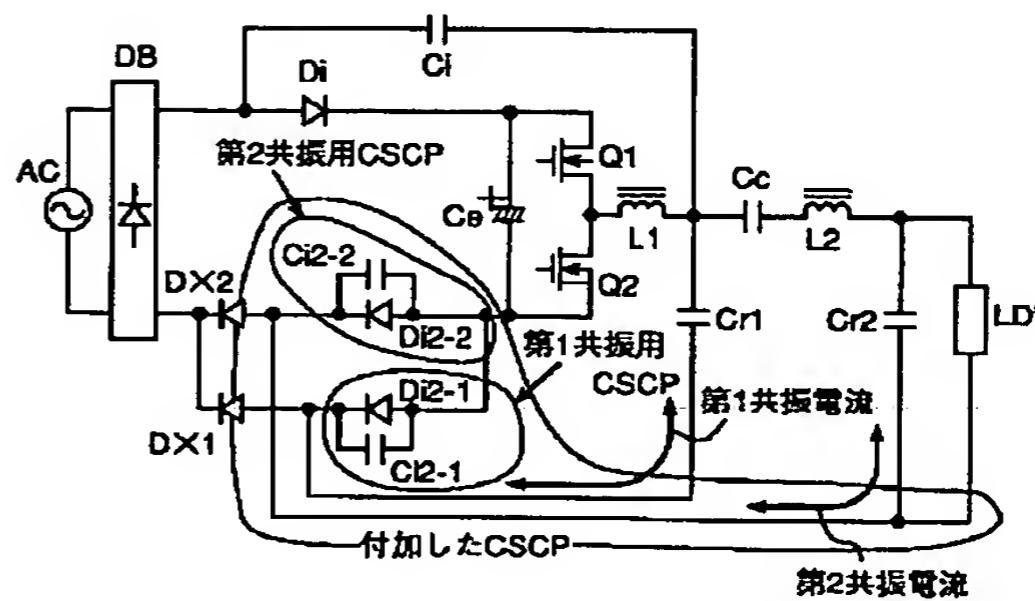
【图28】



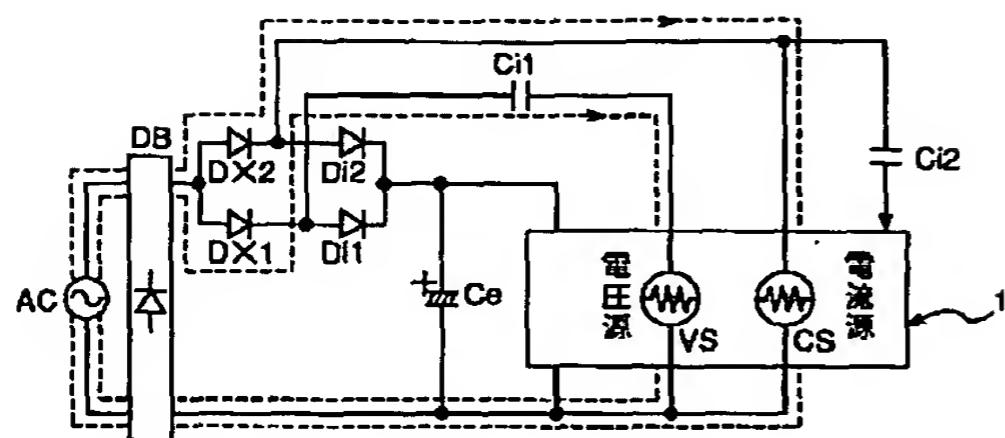
【图29】



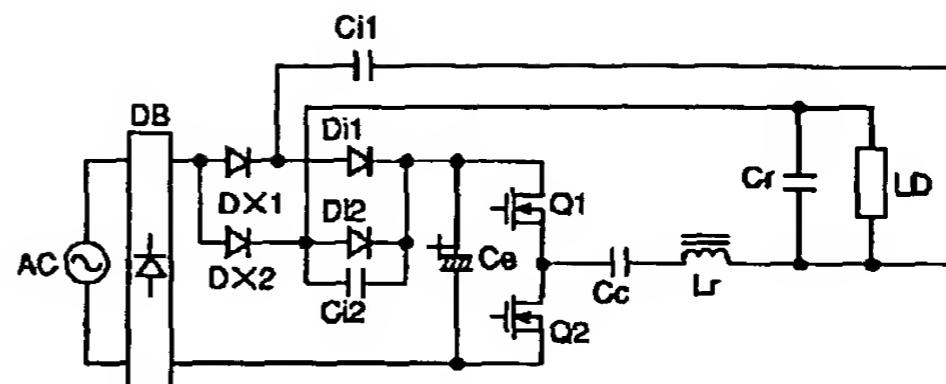
【図30】



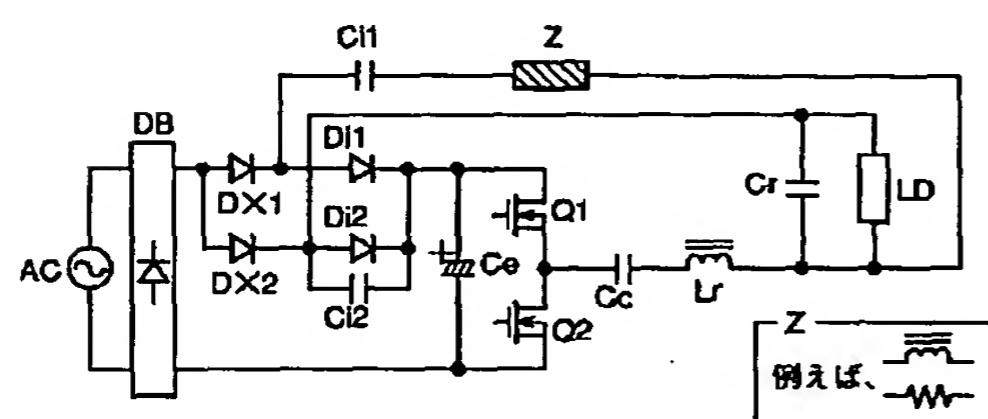
【图31】



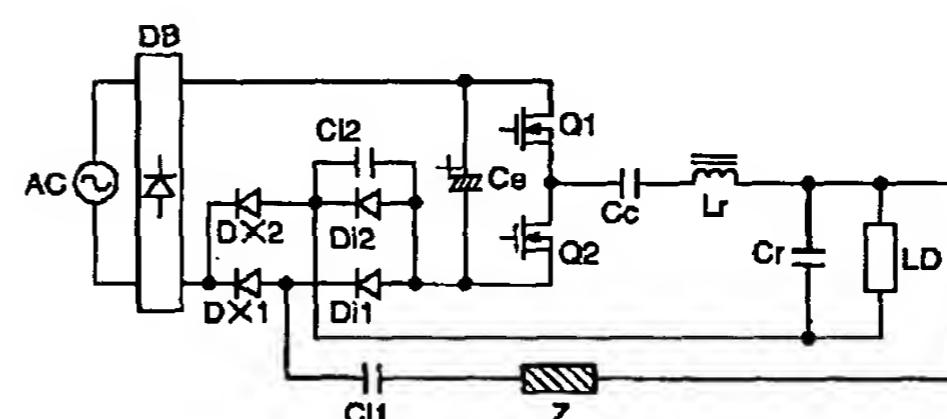
【图32】



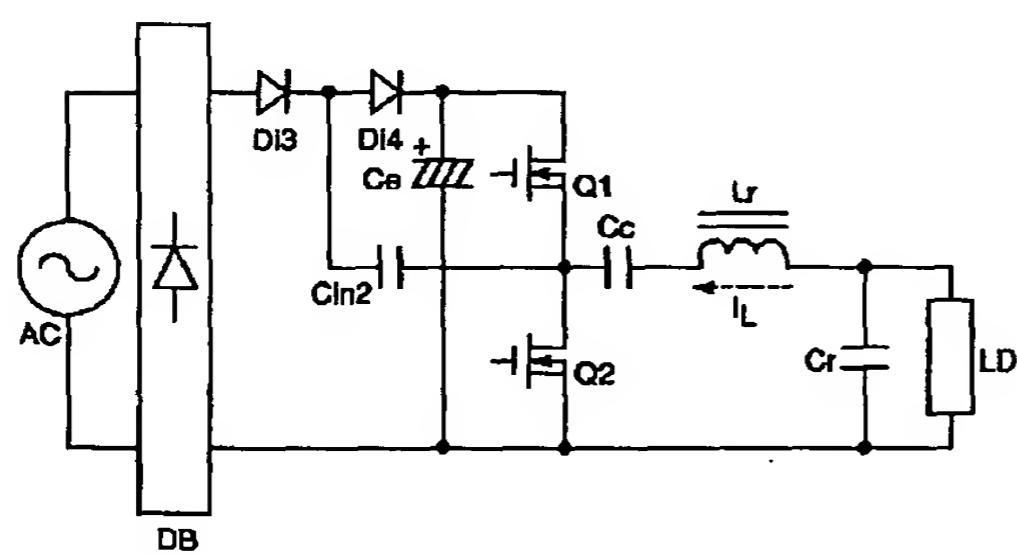
【図33】



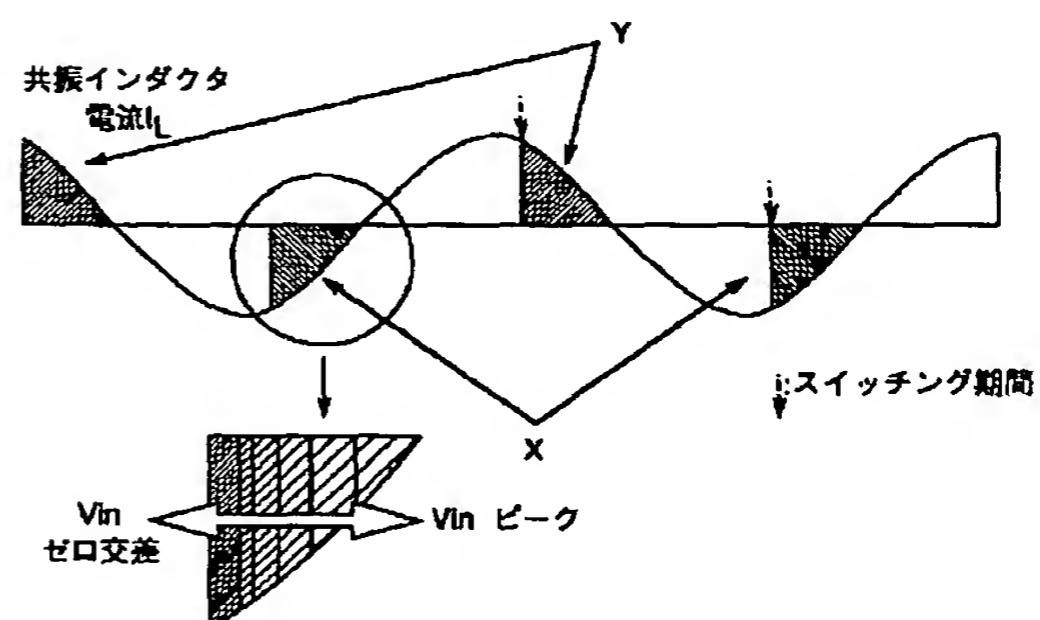
【図34】



【図35】

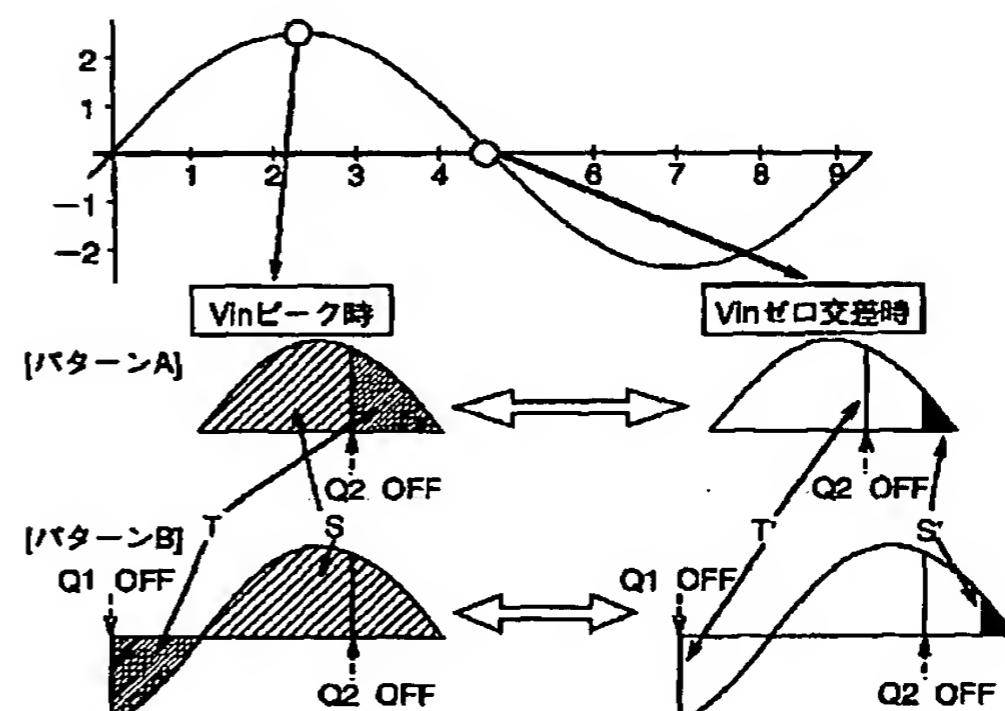


[図37]

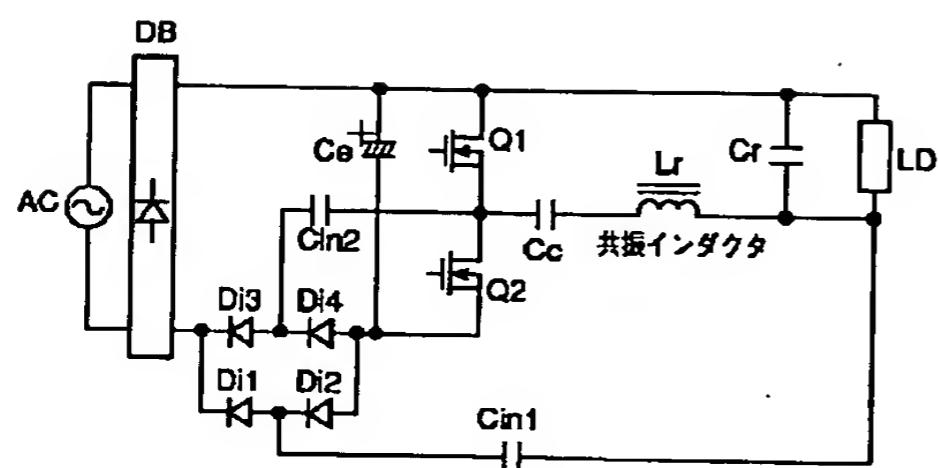


The diagram illustrates a half-bridge inverter circuit. It starts with an AC voltage source on the left. This is followed by a diode (D8) in series with the positive terminal. The negative terminal is connected to the common-emitter connection of two transistors, Q1 and Q2. The collector of Q1 is connected to the primary winding of an inductor (Lr), which is then connected to ground. The secondary winding of Lr is connected to a load (LD) and a capacitor (Cr). The collector of Q2 is also connected to the primary winding of Lr. The common-emitter connection of Q1 and Q2 is connected to the positive terminal of the AC source. A capacitor (Cin2) is connected between the common-emitter connection and ground. The negative terminal of the AC source is connected to the common-emitter connection of Q1 and Q2. A capacitor (Cin1) is connected between the negative terminal and ground. The collector of Q1 is connected to the positive terminal of Cin1. The collector of Q2 is connected to the negative terminal of Cin1. A diode (D1) is connected between the positive terminal of Cin1 and the common-emitter connection. A diode (D2) is connected between the negative terminal of Cin1 and the common-emitter connection. A diode (D3) is connected between the positive terminal of Cin2 and the common-emitter connection. A diode (D4) is connected between the negative terminal of Cin2 and the common-emitter connection.

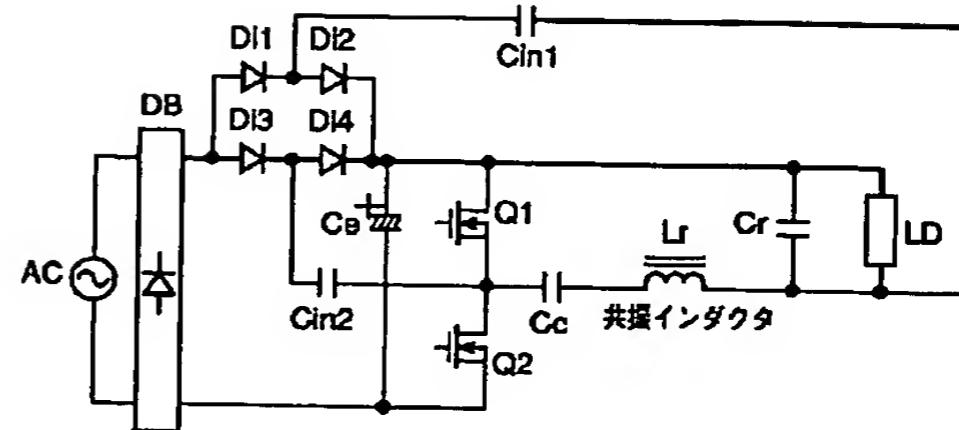
【図38】



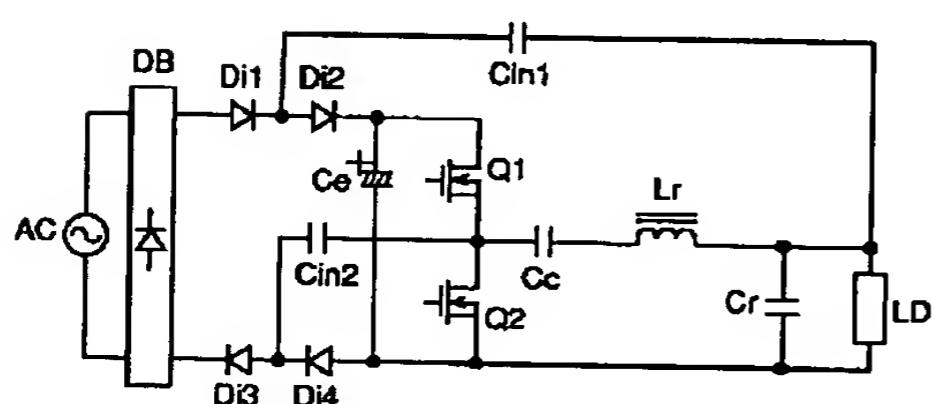
【図39】



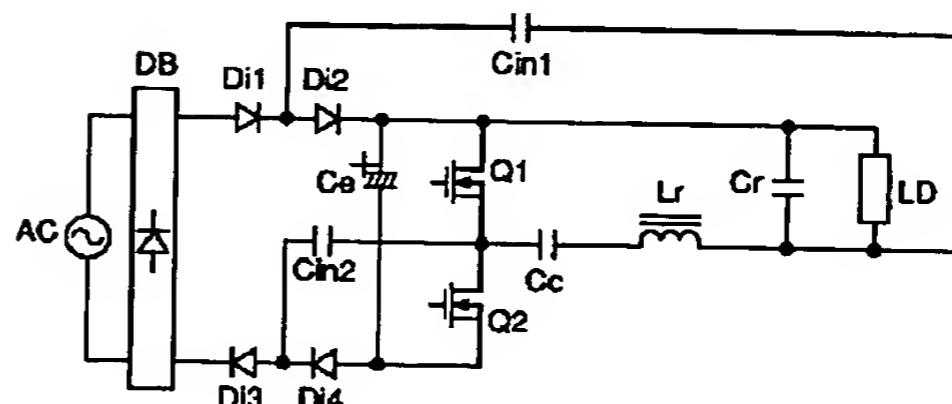
【図40】



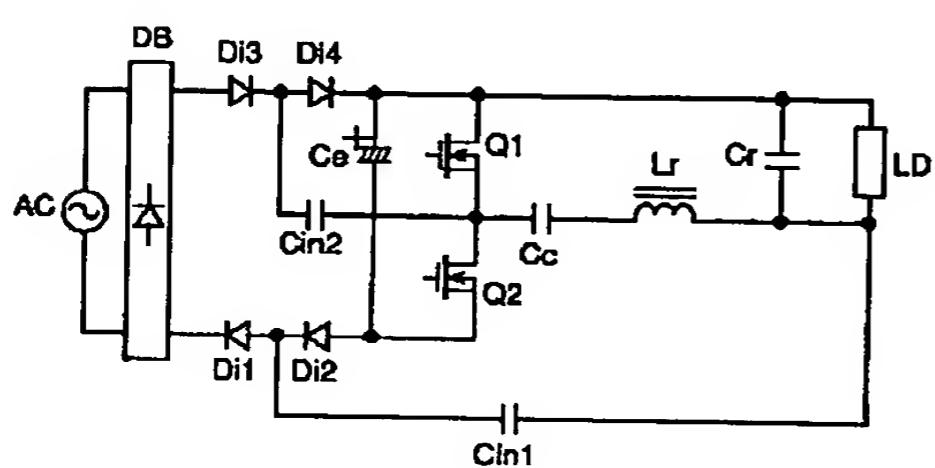
【図41】



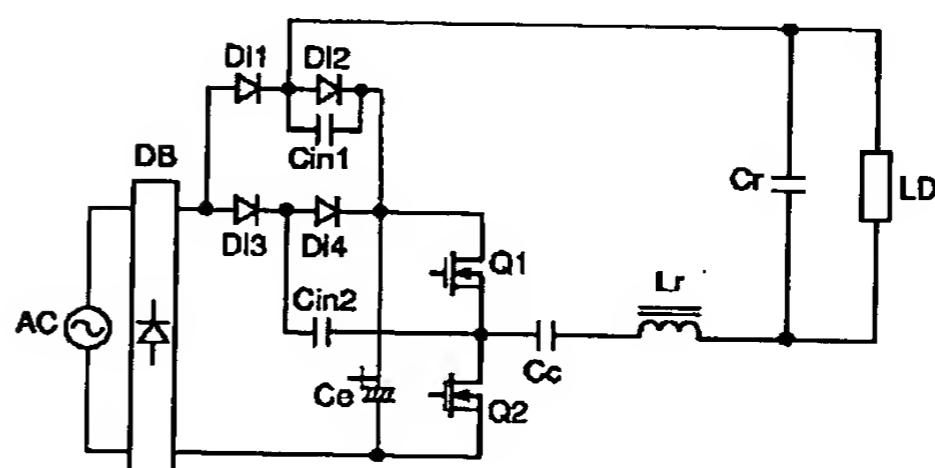
【図42】



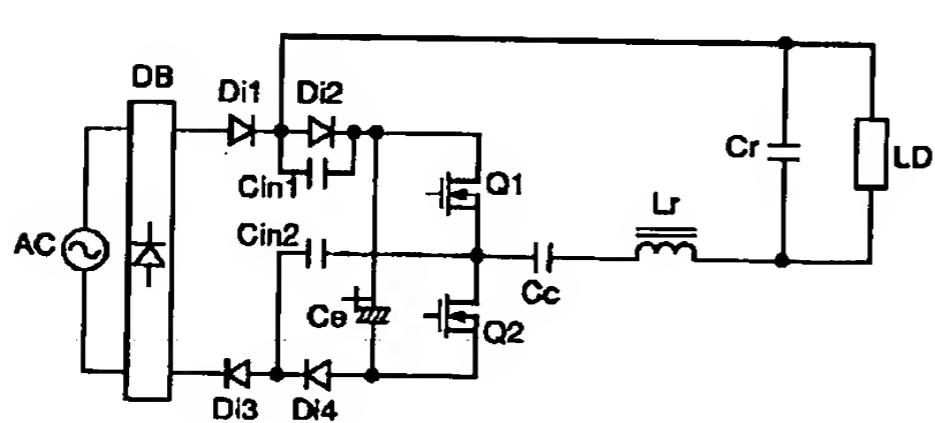
【図43】



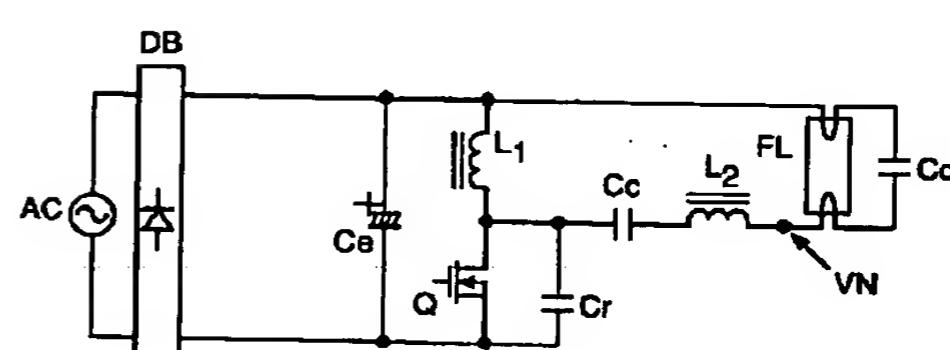
【図44】



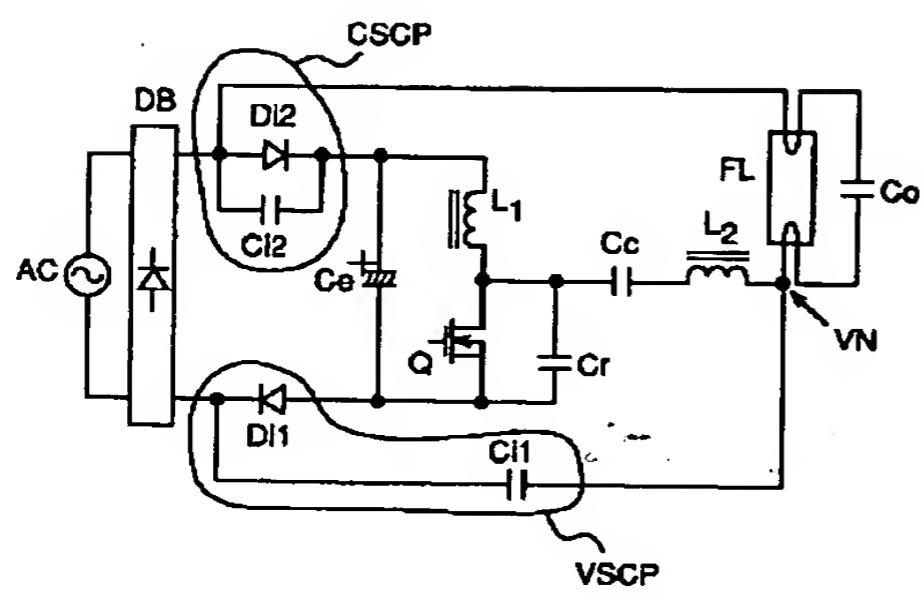
【図45】



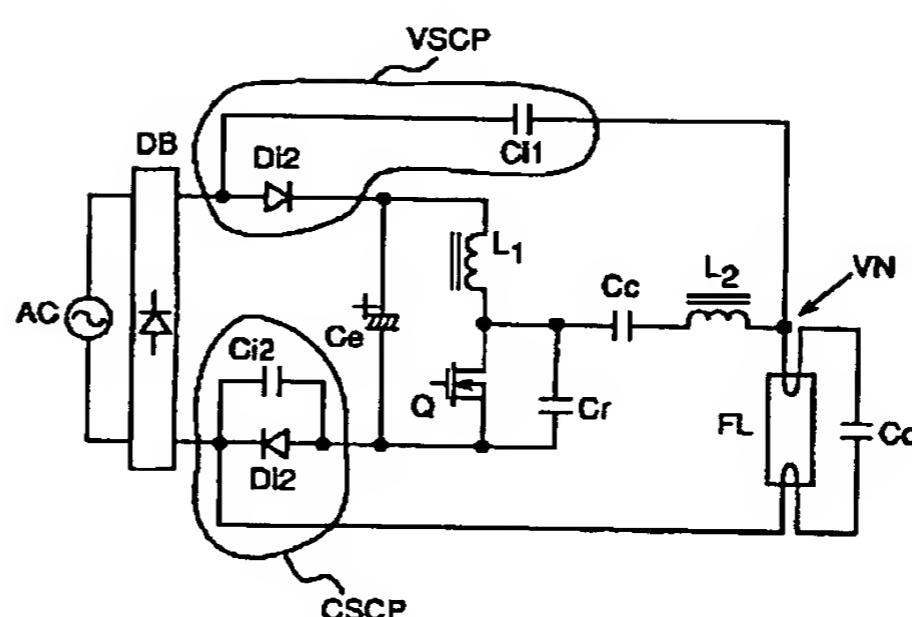
【図46】



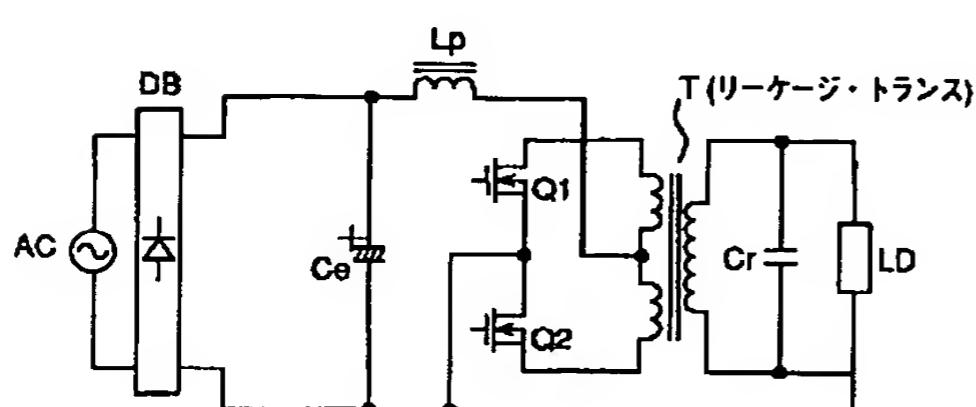
【図47】



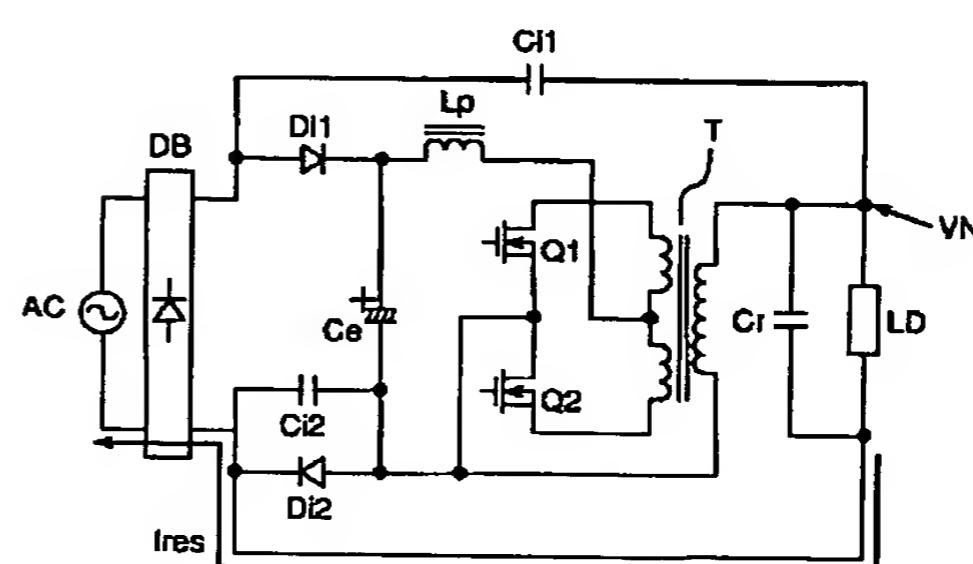
【图48】



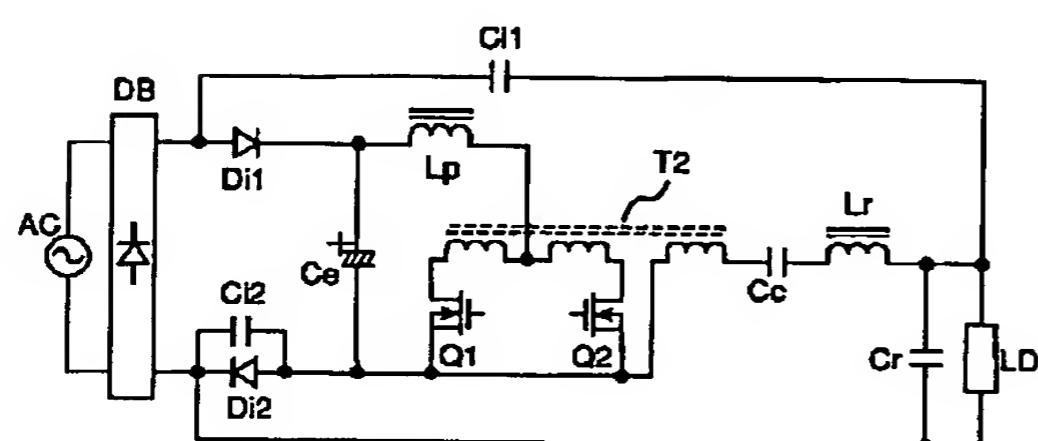
【49】



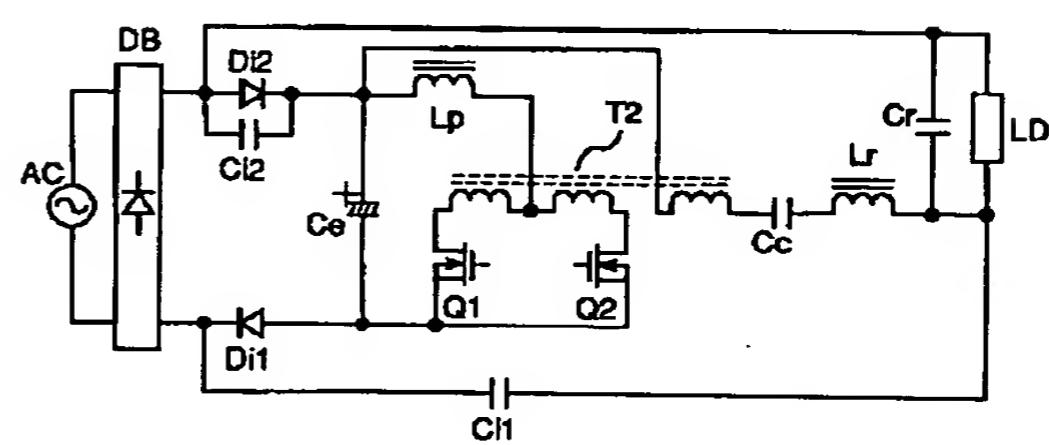
[50]



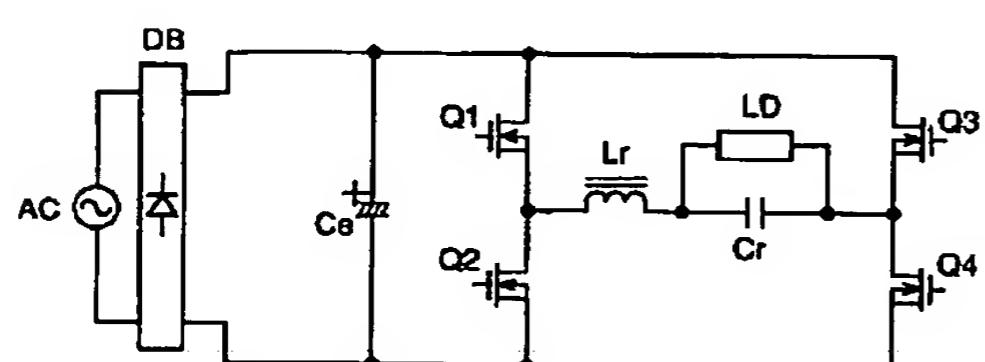
【図51】



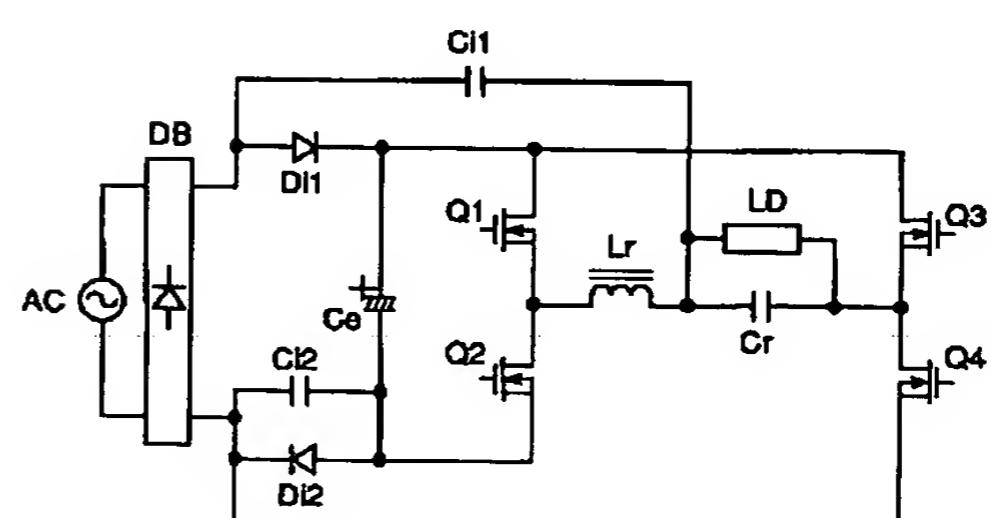
〔图52〕



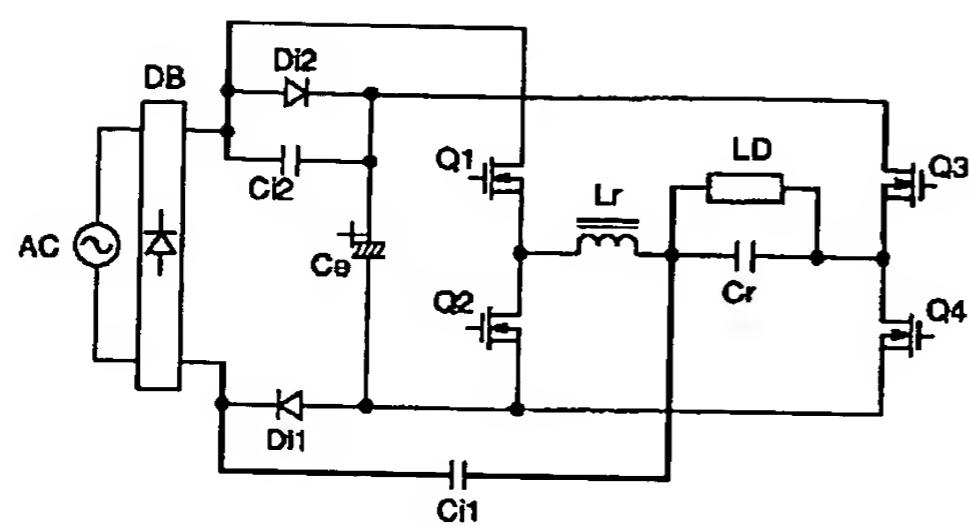
【图53】



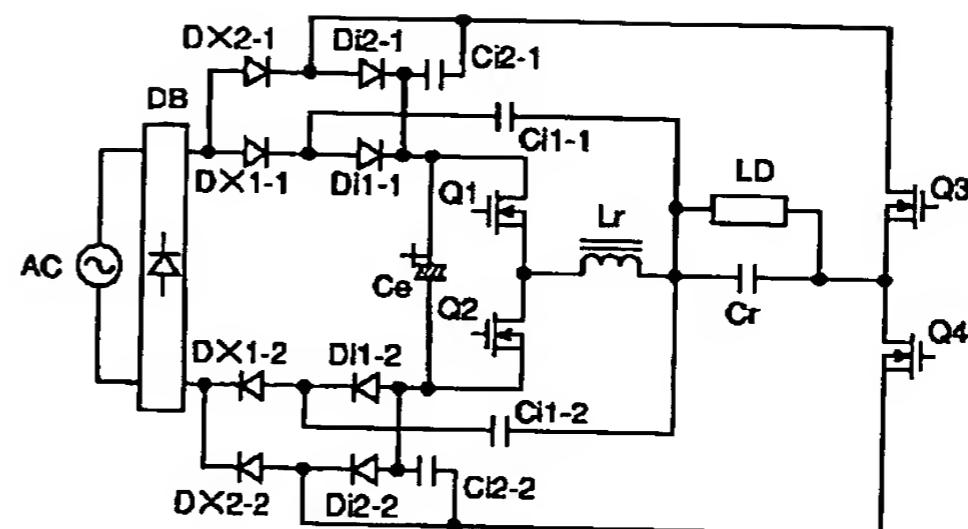
【図54】



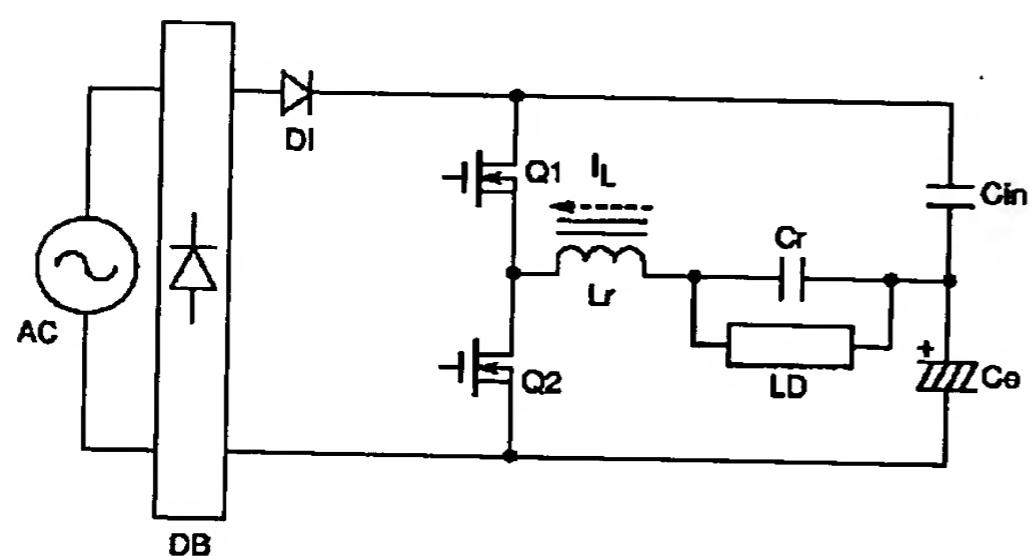
【图55】



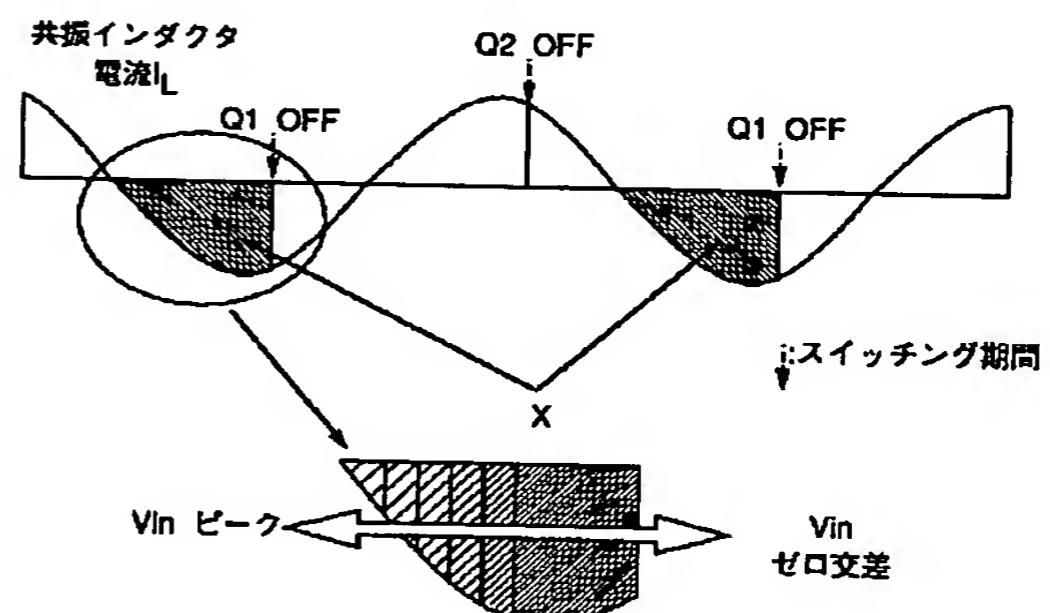
〔図56〕



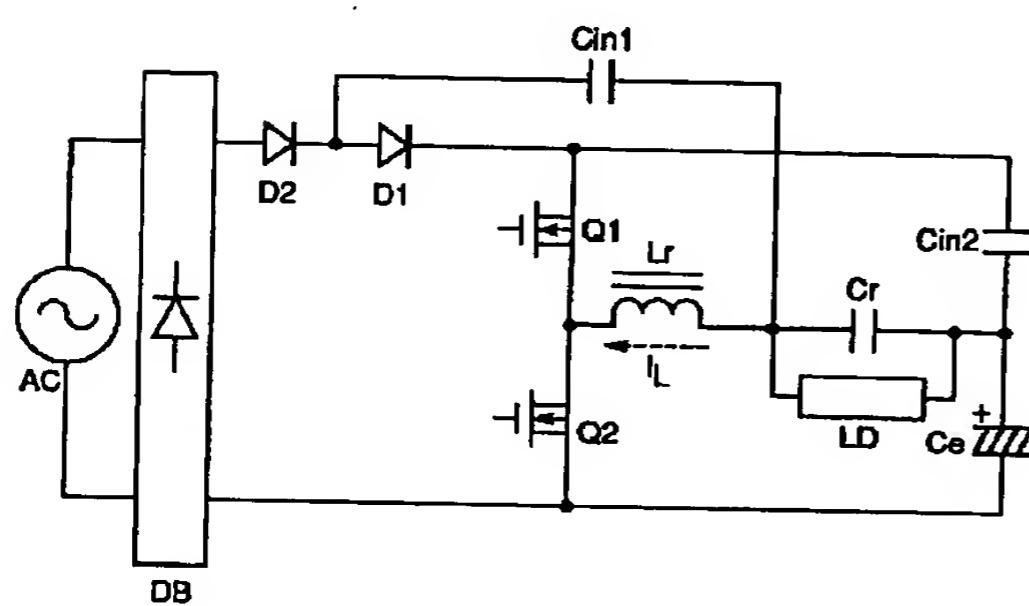
【图57】



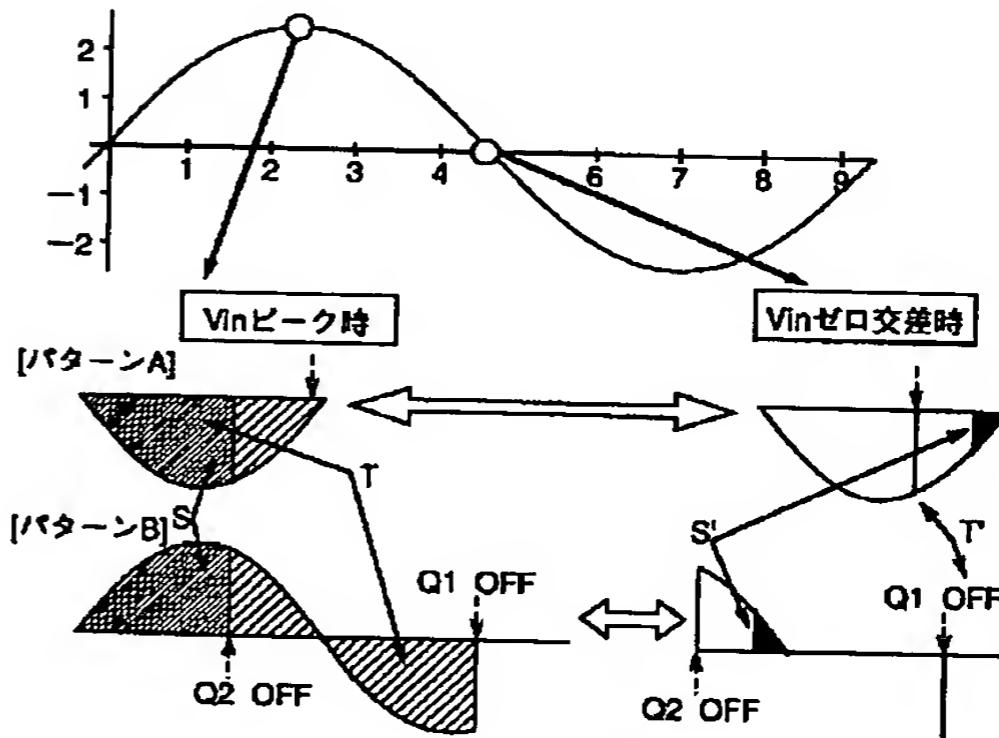
【図58】



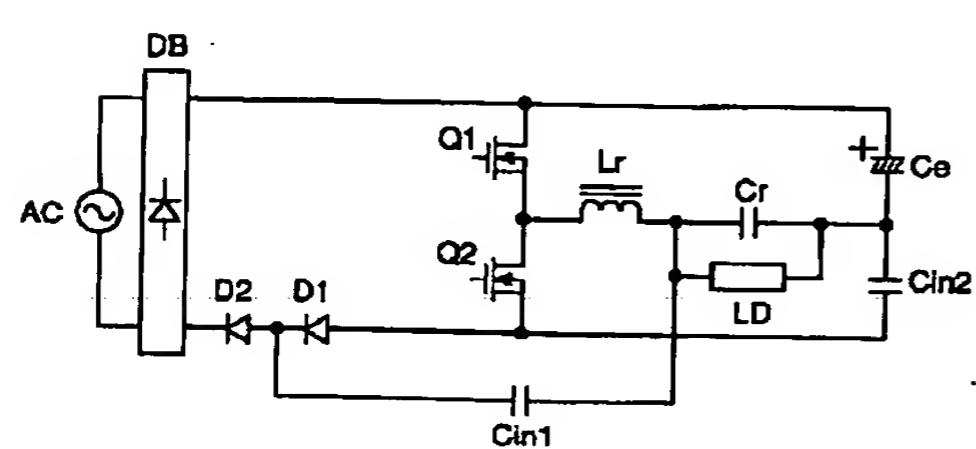
【图59】



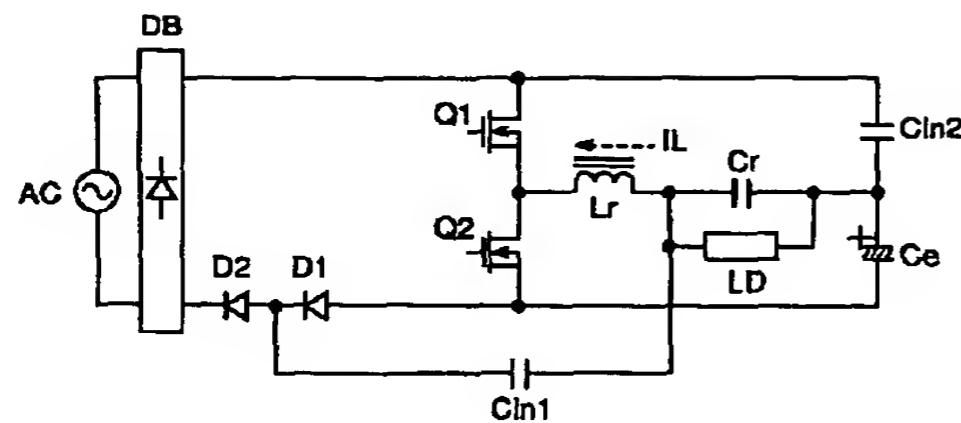
【図60】



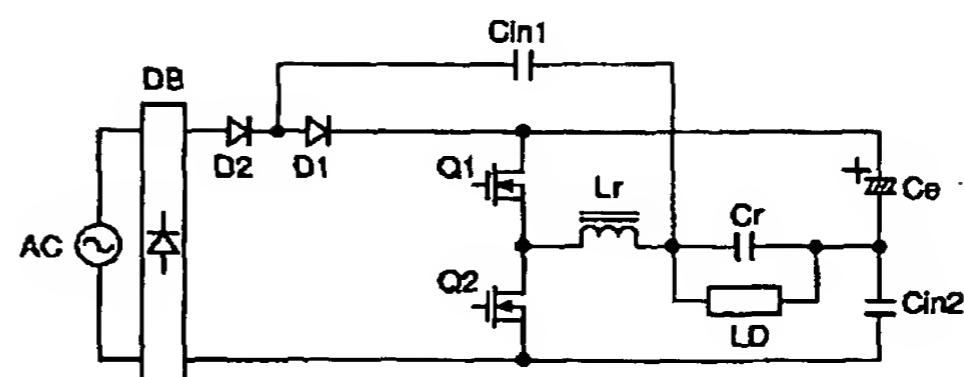
[図6.1]



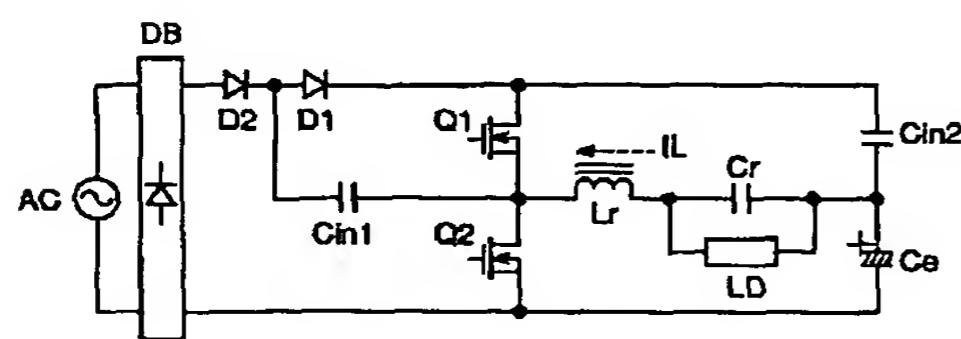
【図62】



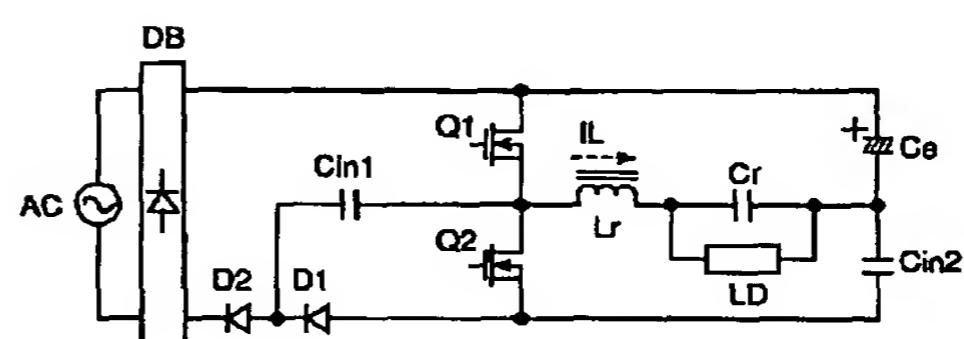
【図63】



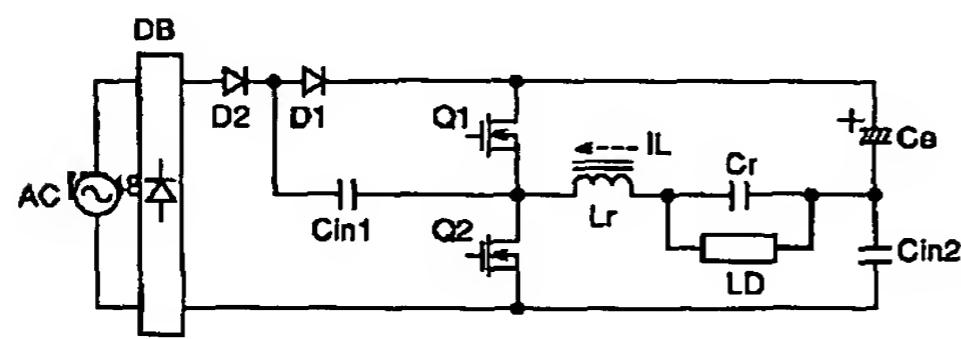
【図64】



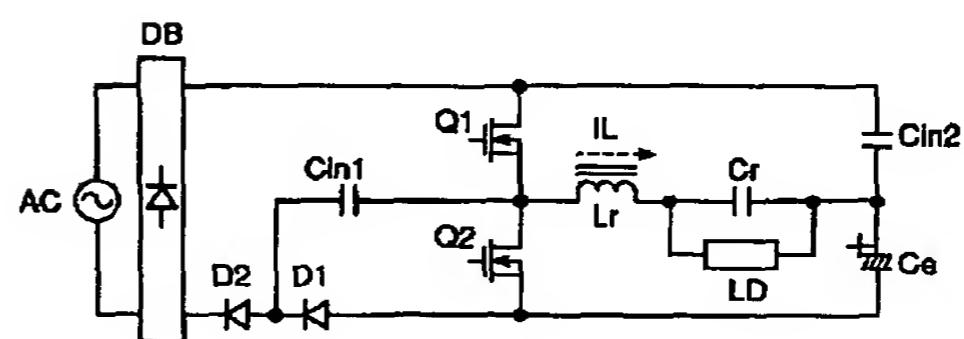
【図65】



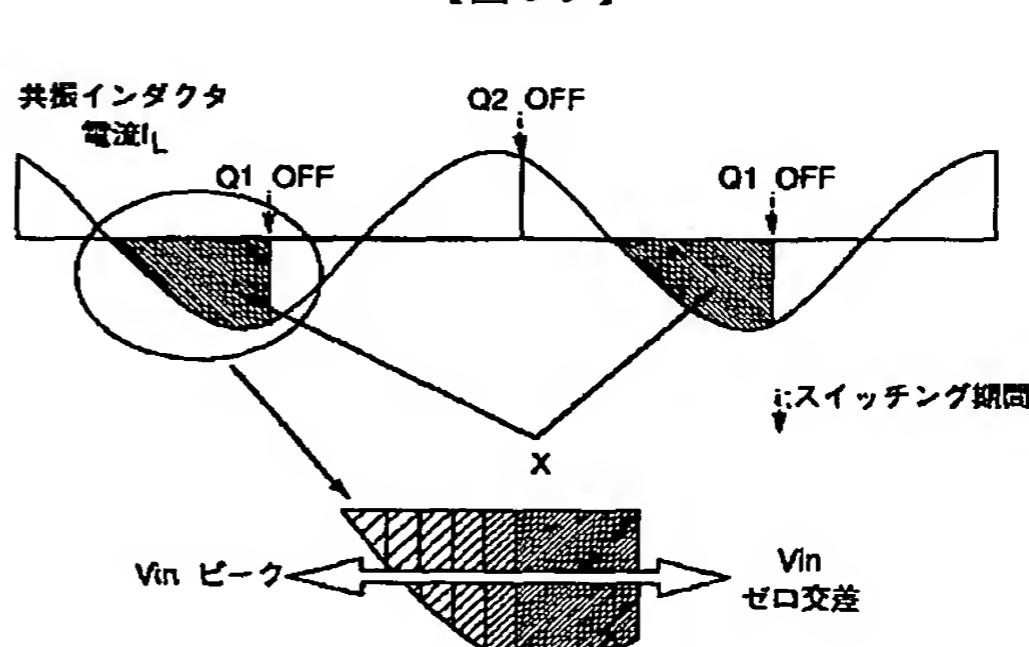
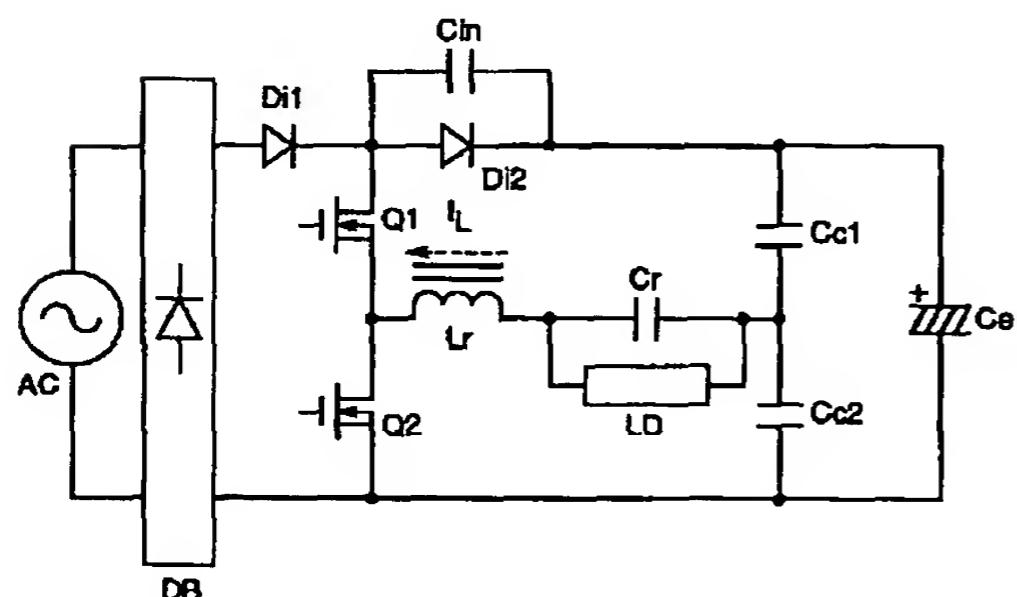
【図66】



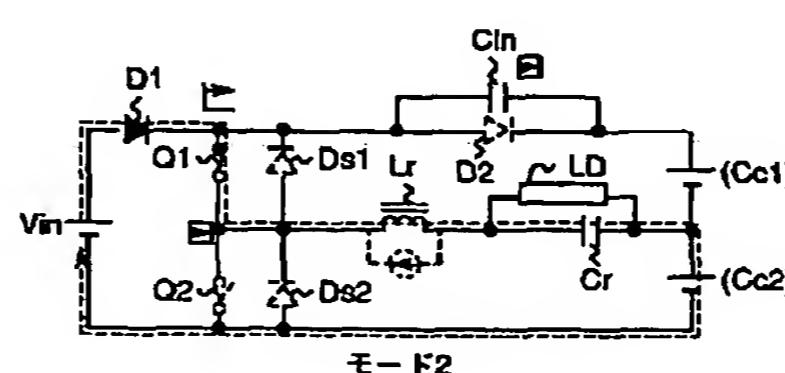
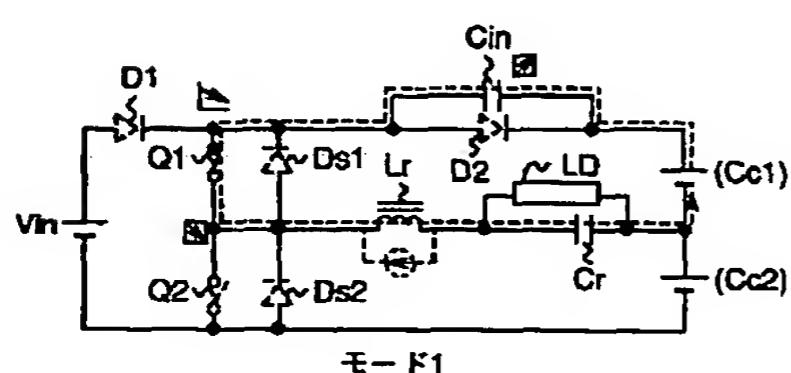
【図67】



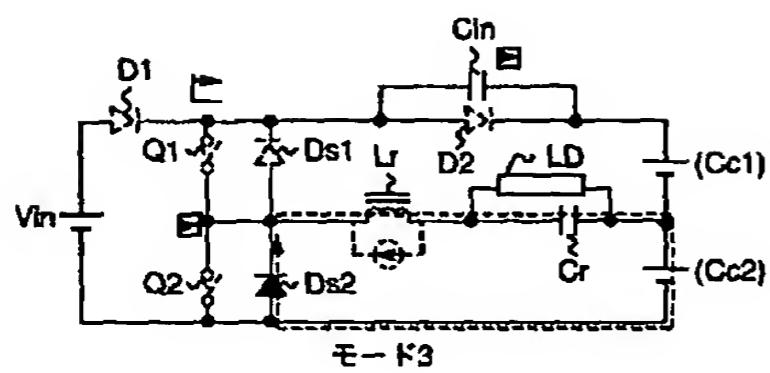
【図68】



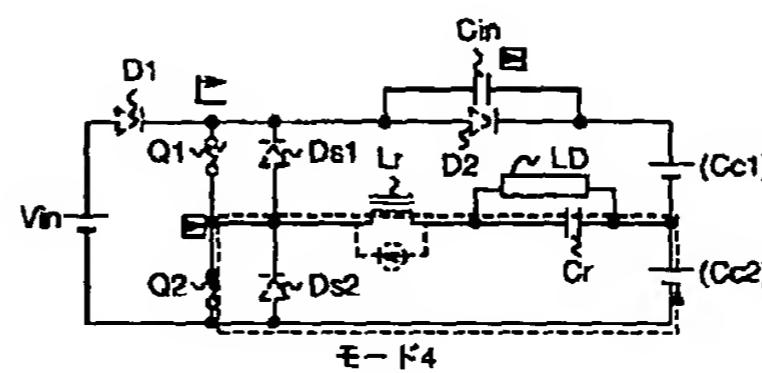
【図70】



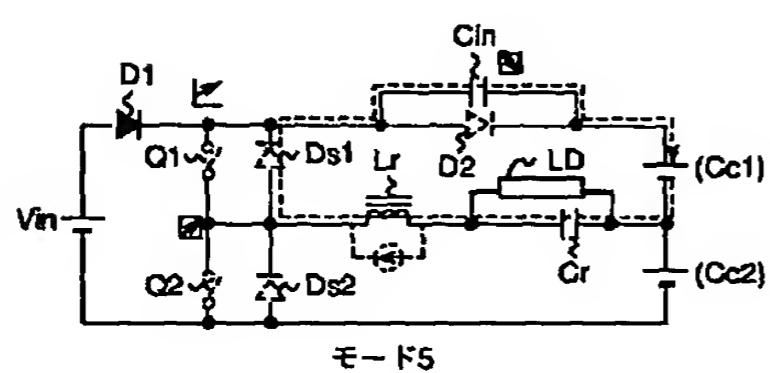
【図72】



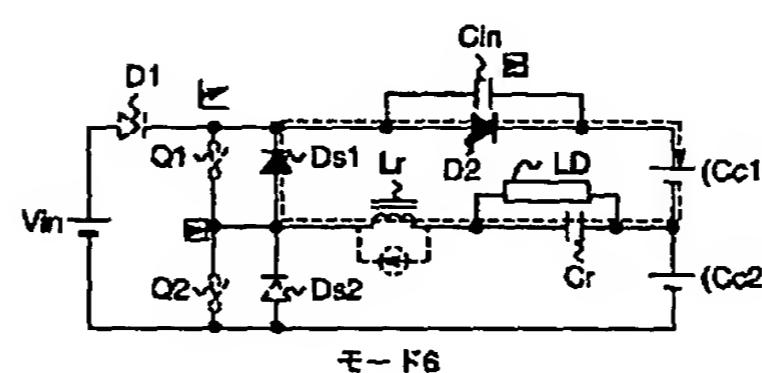
【図73】



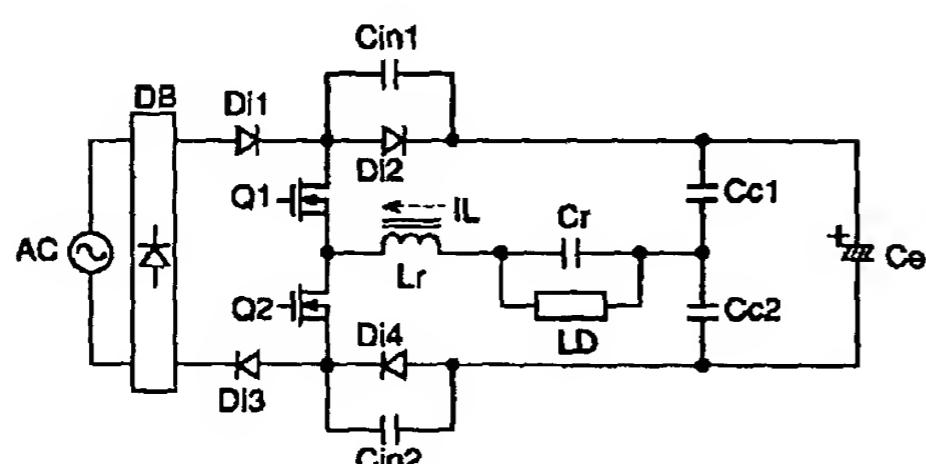
【図74】



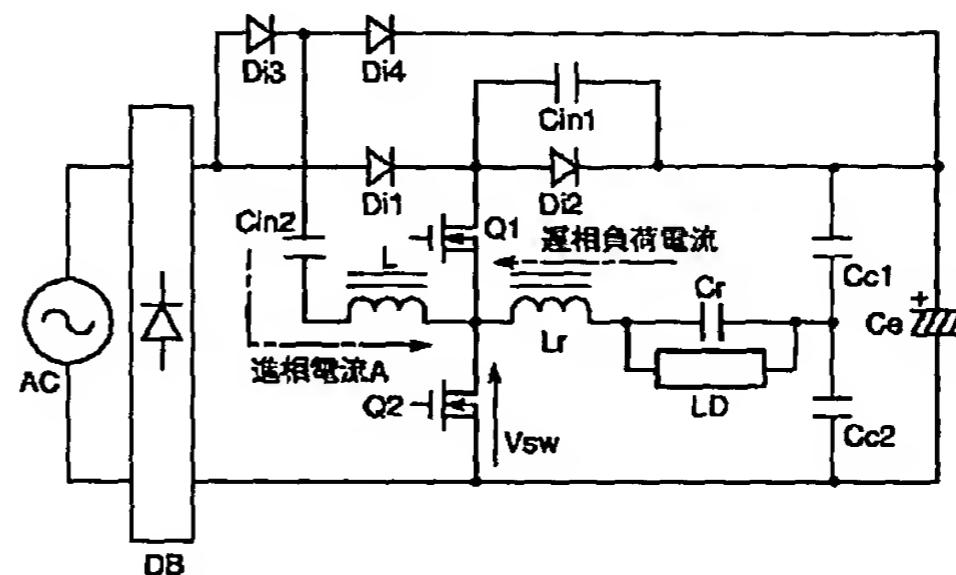
【図75】



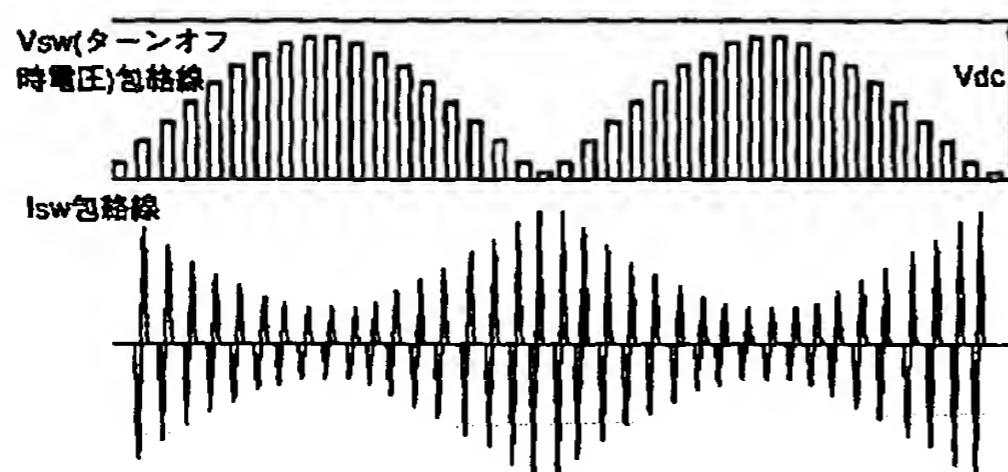
【図76】



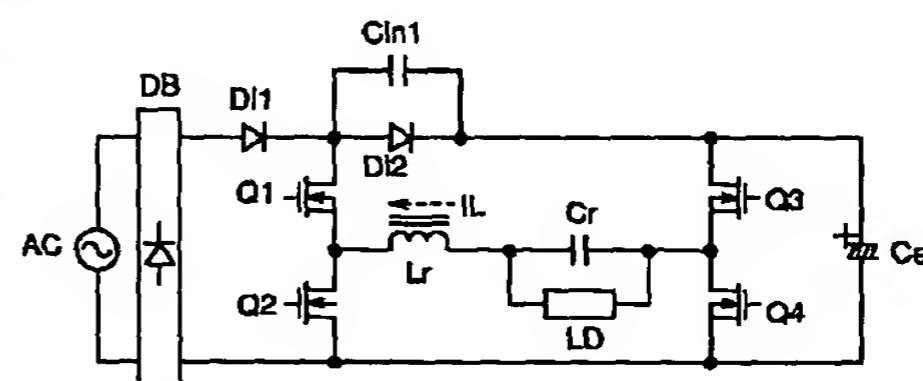
【図77】



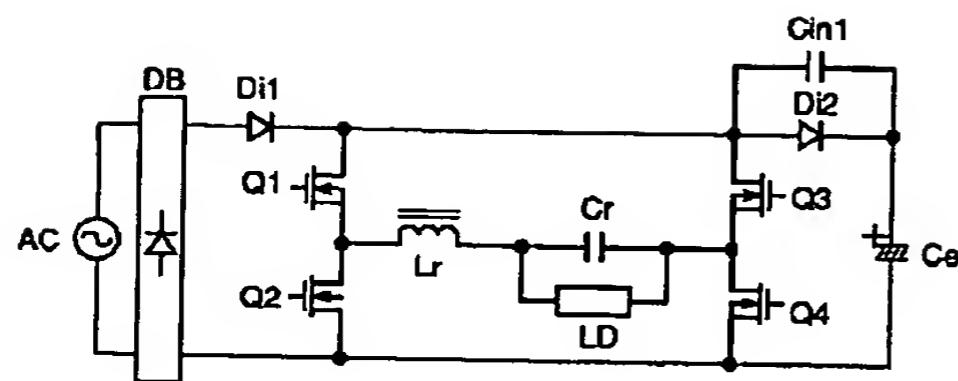
【図78】



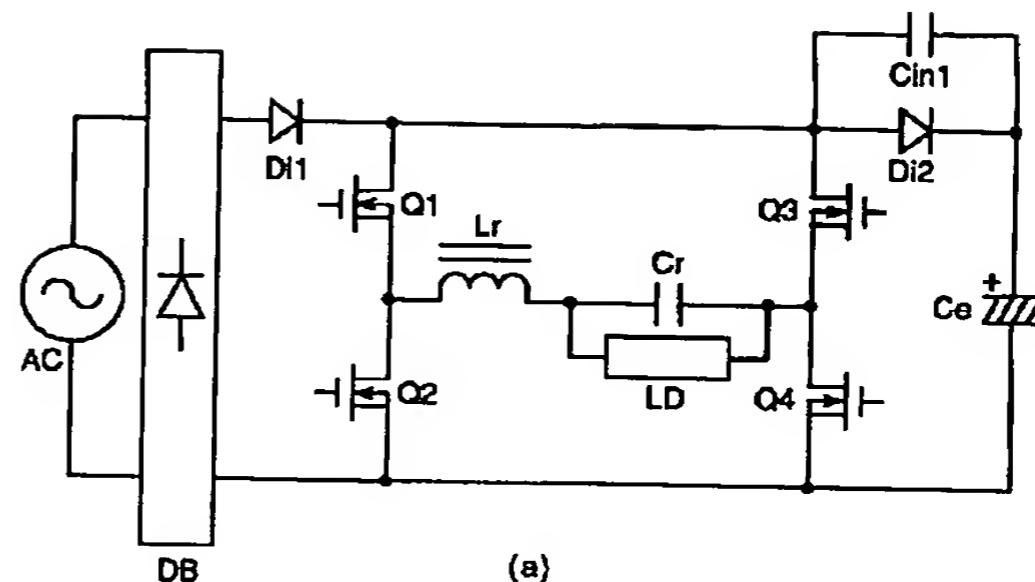
【図79】



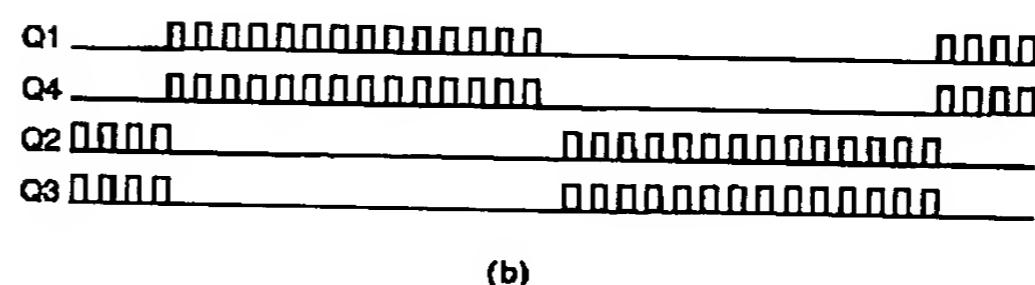
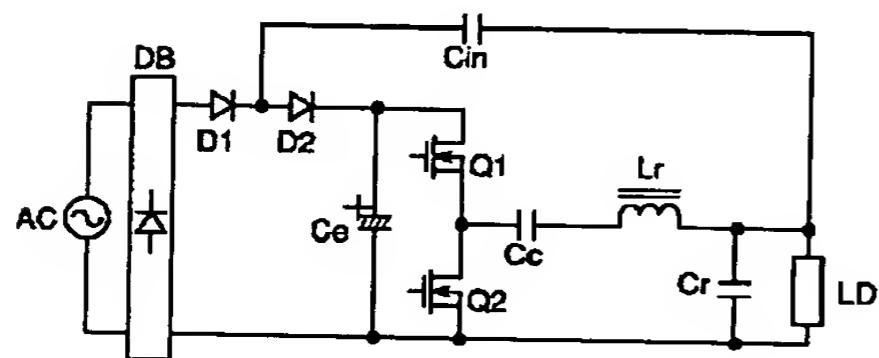
【図80】



【図81】

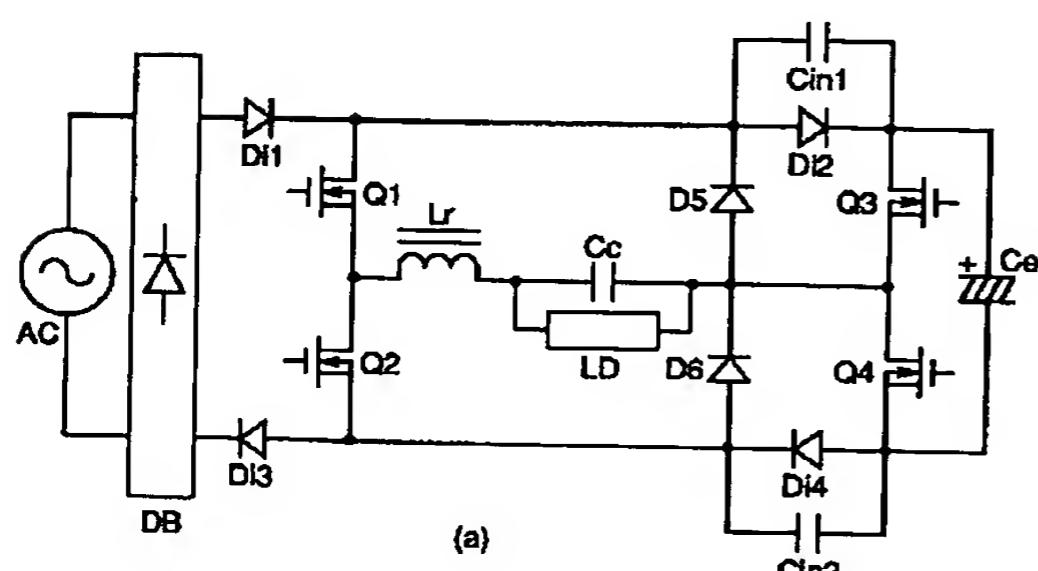


【図95】



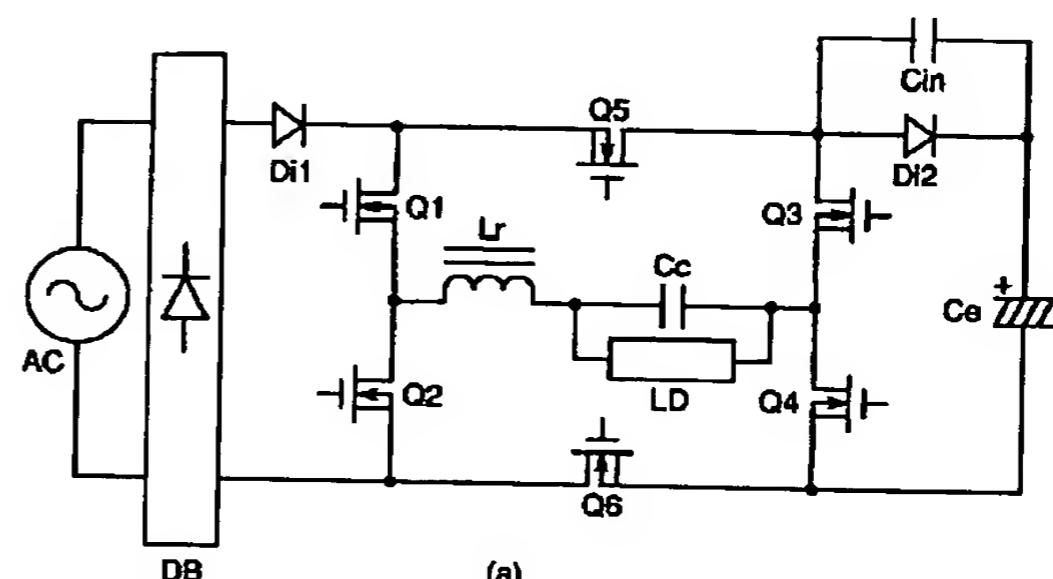
(b)

【図82】

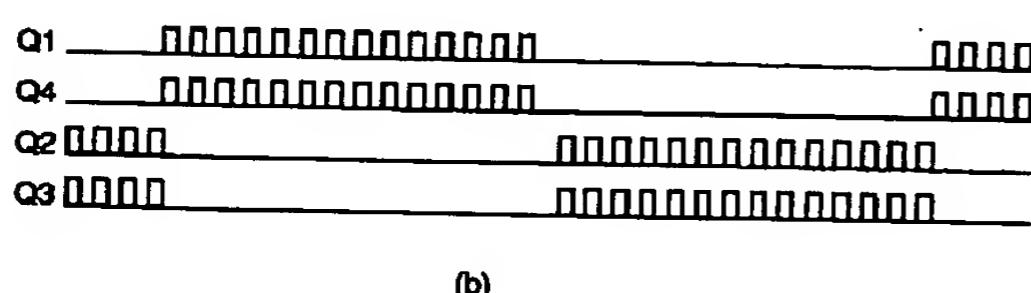


(a)

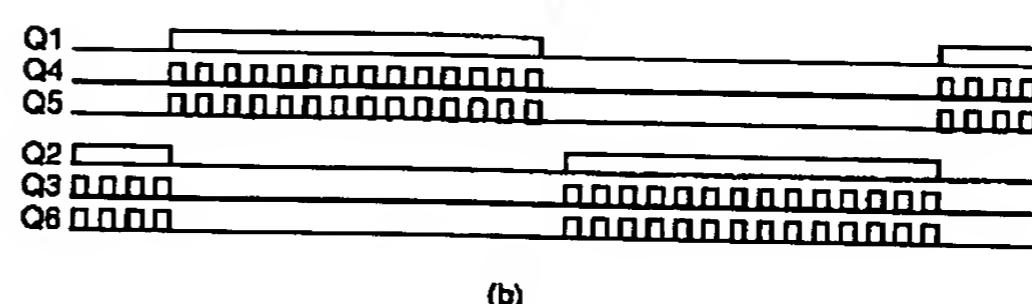
【図83】



(a)

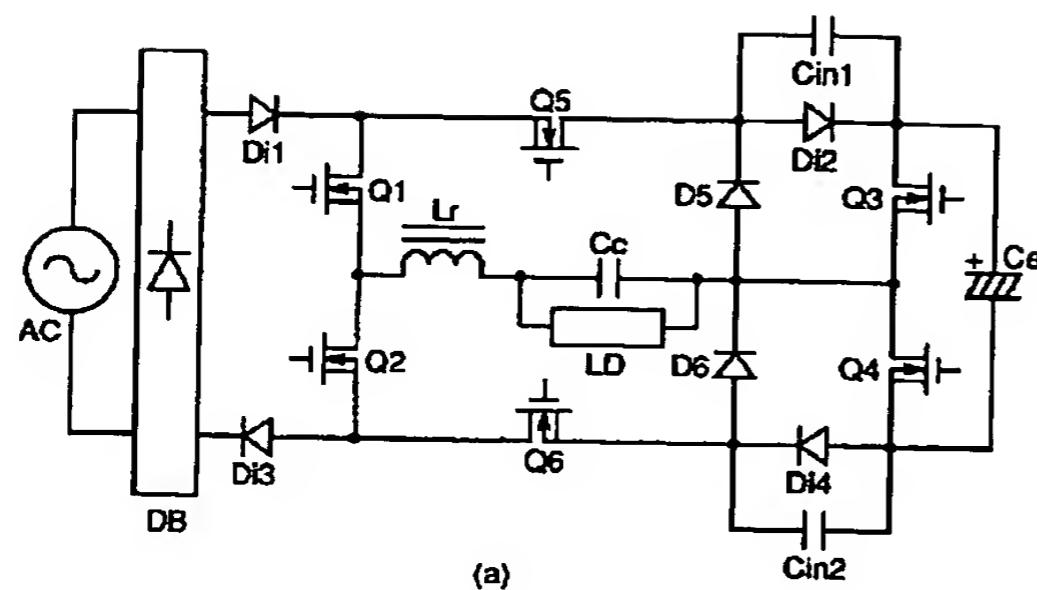


(b)

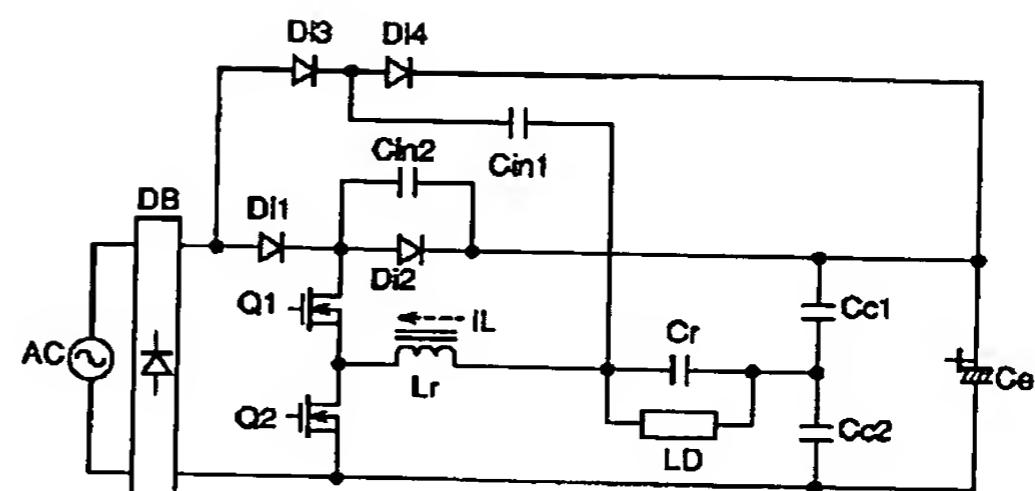


(b)

【図84】

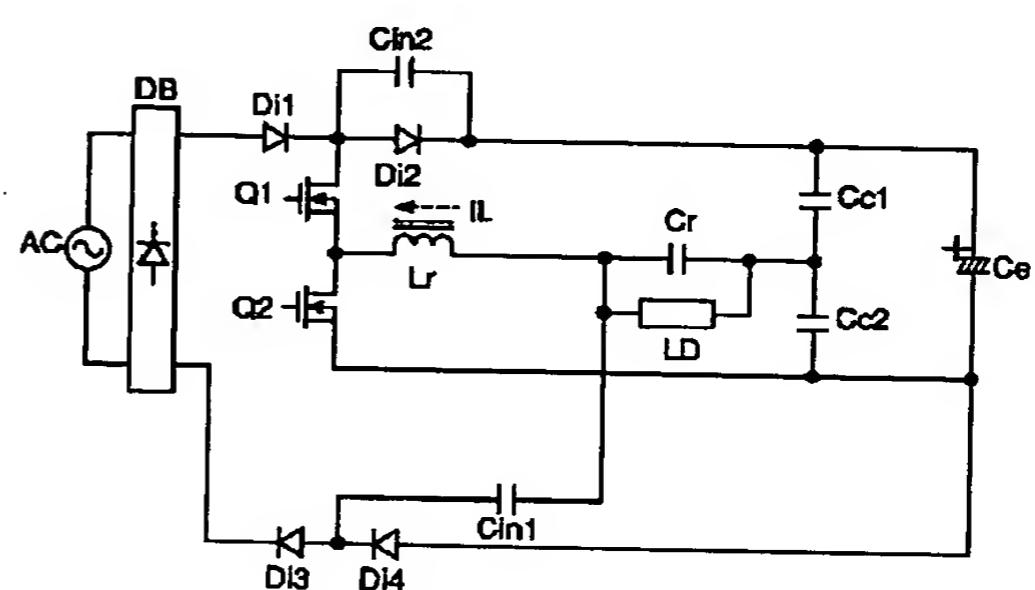


【図85】



(a)

【図87】

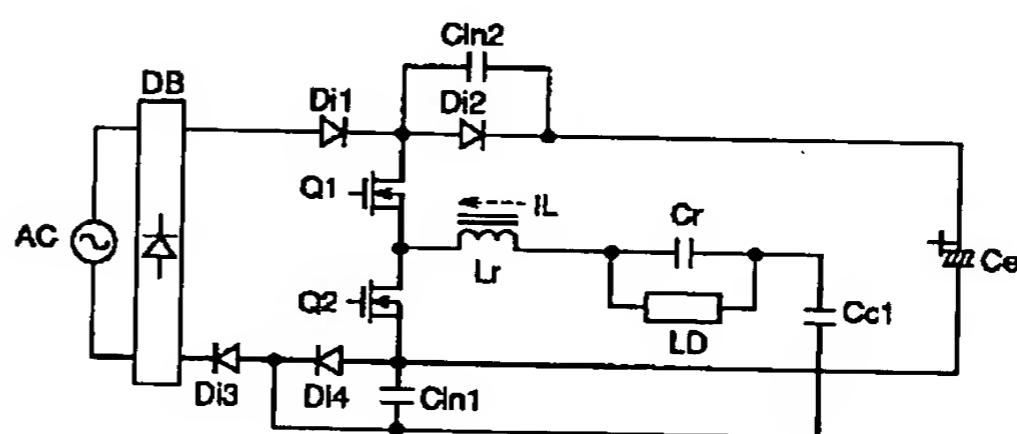


【四八六】

The diagram illustrates a single-phase half-bridge inverter circuit. It features an AC source connected to a diode bridge. The output of the bridge is connected to the bases of two transistors, Q1 and Q2. The collector of Q1 is connected to the primary winding of an inductor Lr, which is also connected to the collector of Q2. The secondary winding of Lr is connected to a diode D12. The collector of D12 is connected to the common-emitter output node. This node is also connected to a load resistor LD, which is connected to ground. A capacitor Cr is connected between the output node and ground. A capacitor Cc1 is connected between the output node and the collector of Q1. A capacitor Cc2 is connected between the output node and the collector of Q2. The base of Q1 is connected to a capacitor Cin1, and the base of Q2 is connected to a capacitor Cin2. The circuit also includes two diodes, D13 and D14, which are connected in series with the AC source and the diode bridge, respectively.

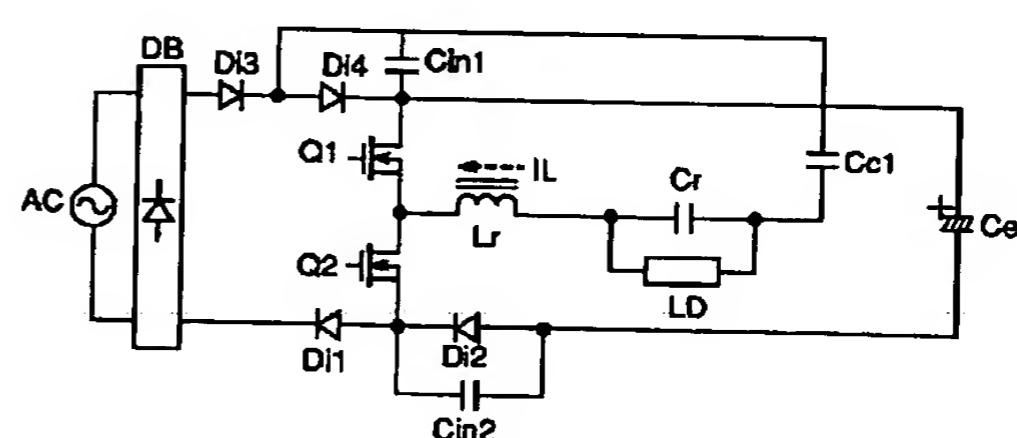
[88]

【図89】

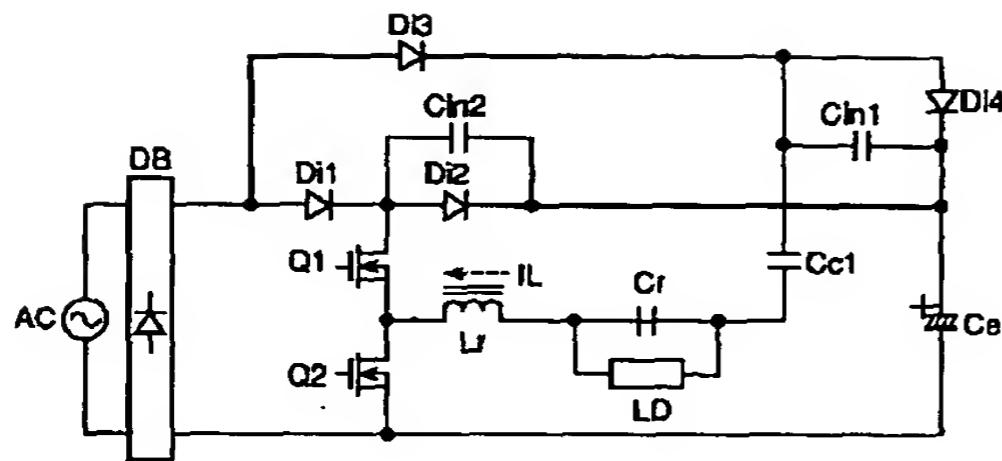


The diagram illustrates a complex power electronic circuit. On the left, an AC source is connected to a driver stage (DB). The DB stage feeds into a half-bridge consisting of transistors Q1 and Q2, and diodes Di1 and Di2. The output of the half-bridge is connected to a common-emitter stage, which includes a resistor R_c , a diode LD, and capacitors C_{c1} and C_{c2} . This stage is connected to a common-emitter output stage, which includes capacitors C_{in1} and C_{in2} , and diodes Di3 and Di4. The circuit is completed with a ground connection.

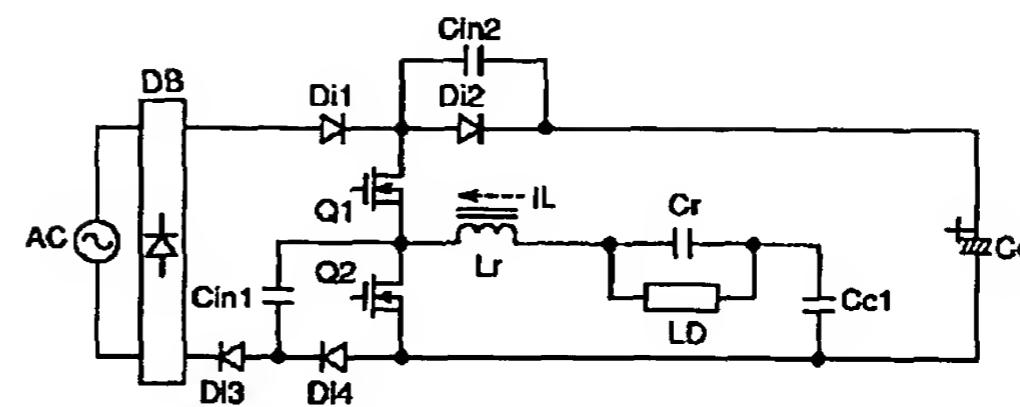
[図90]



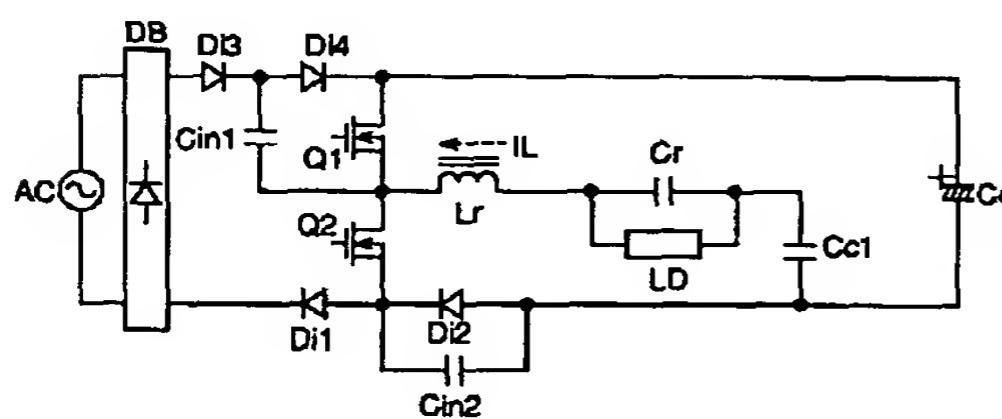
【图91】



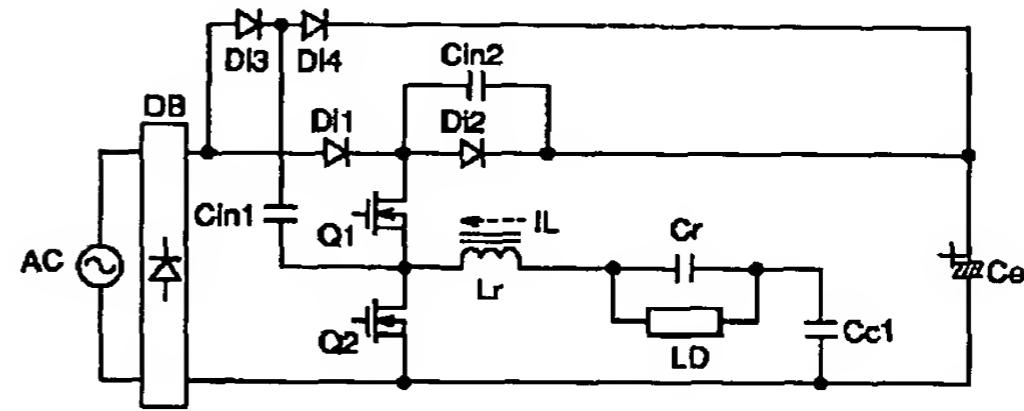
【図92】



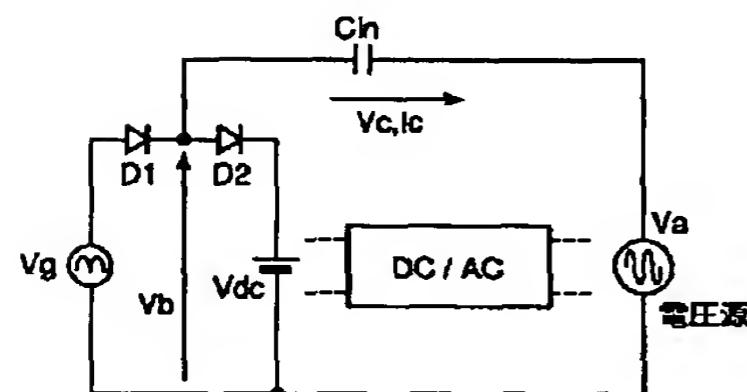
【図93】



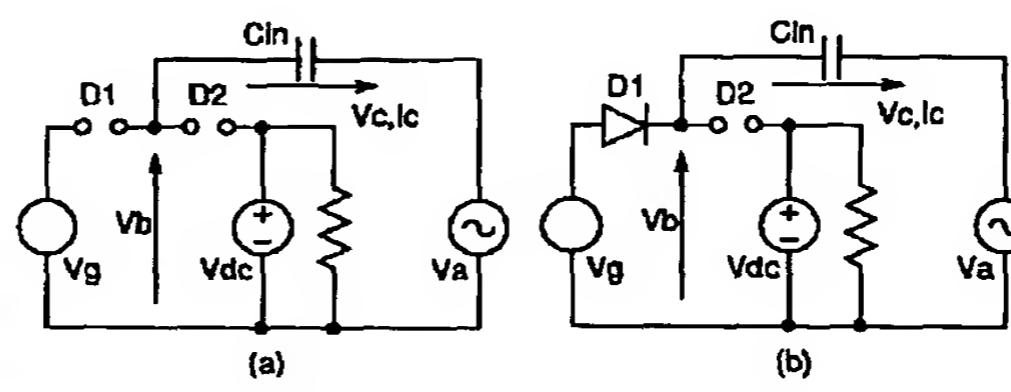
【図94】



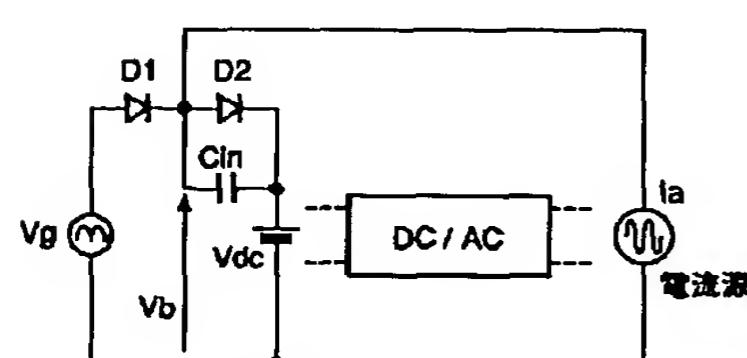
〔图96〕



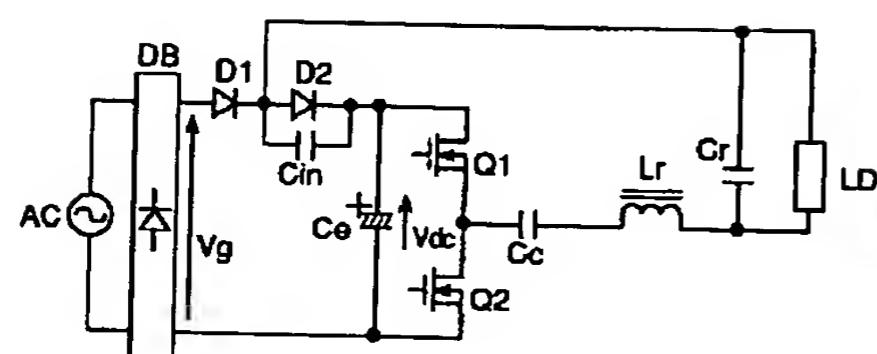
〔図97〕



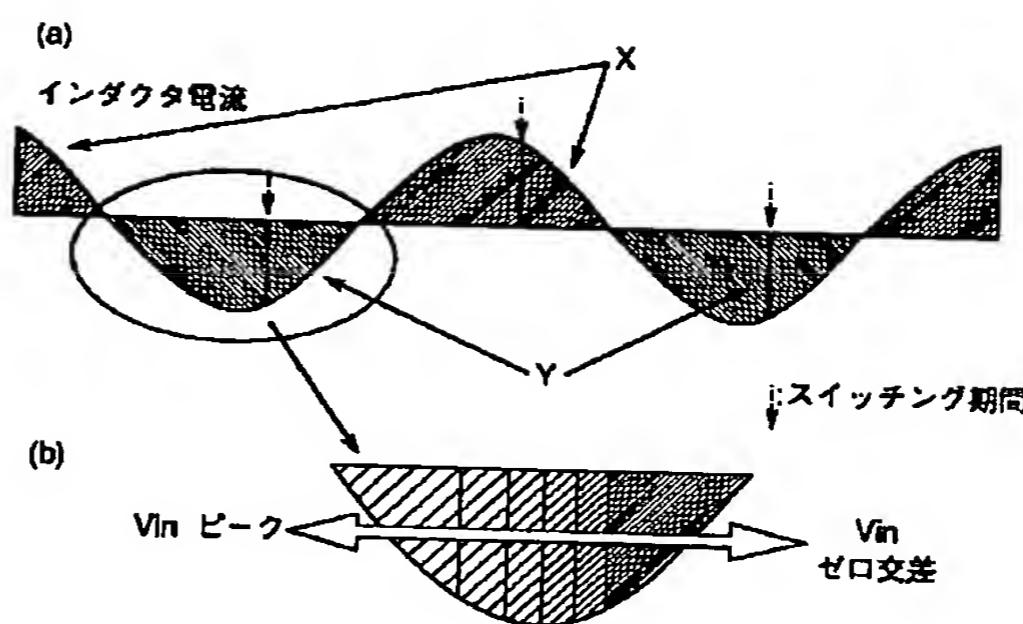
〔图99〕



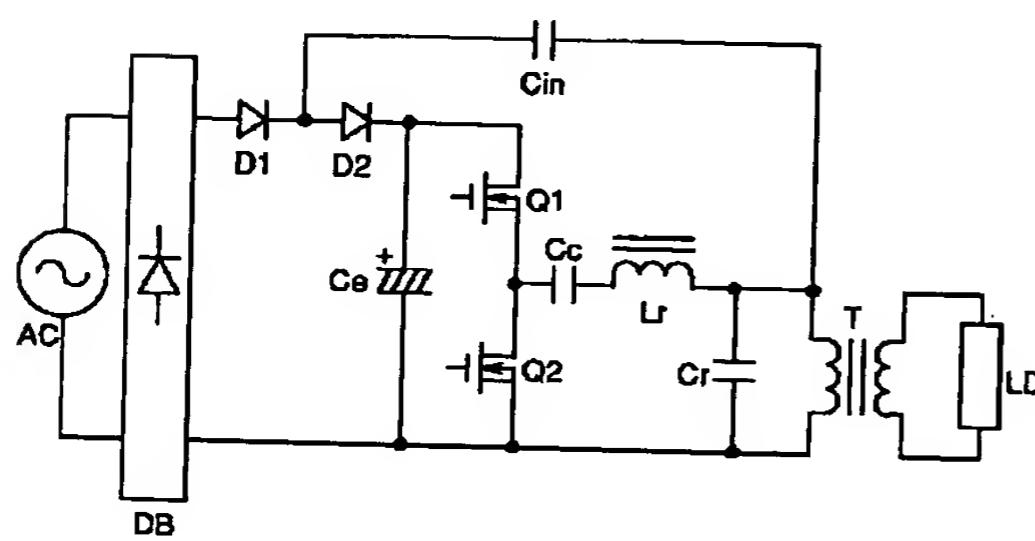
【図98】



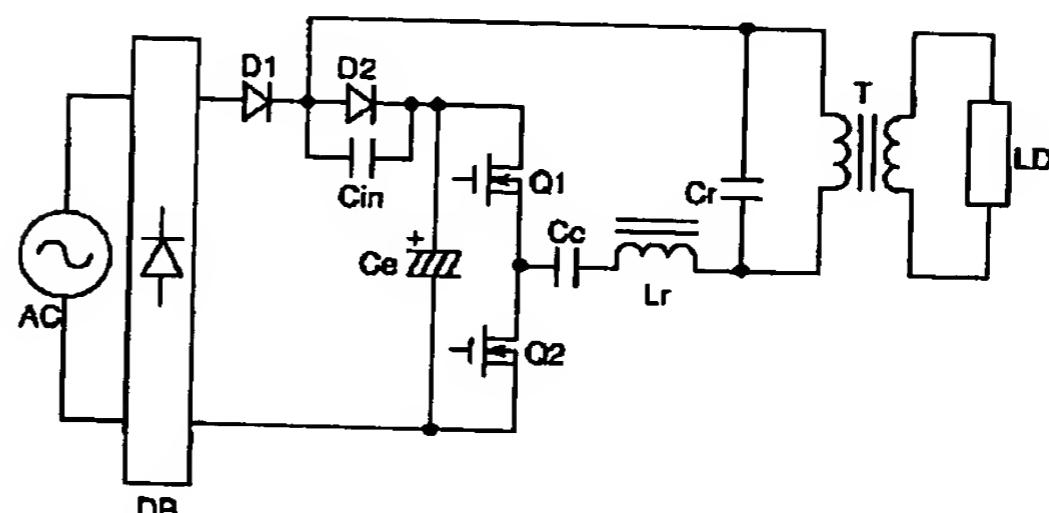
【図100】



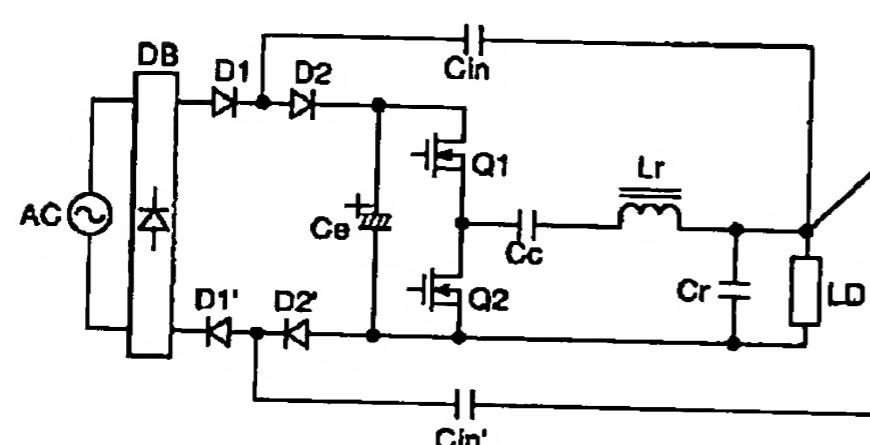
【図101】



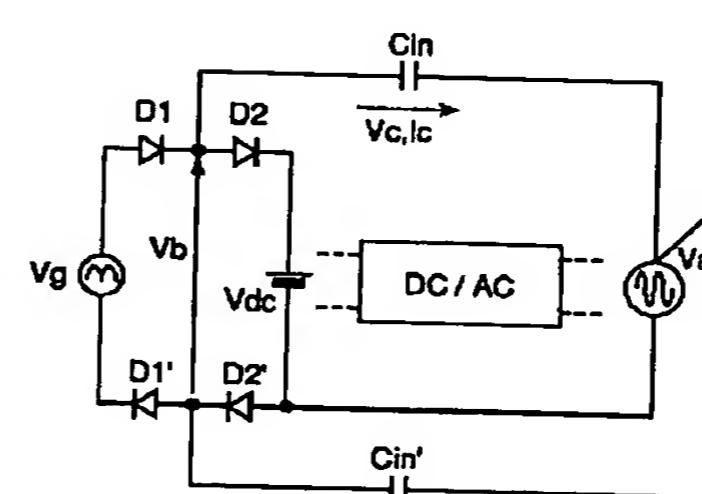
【図102】



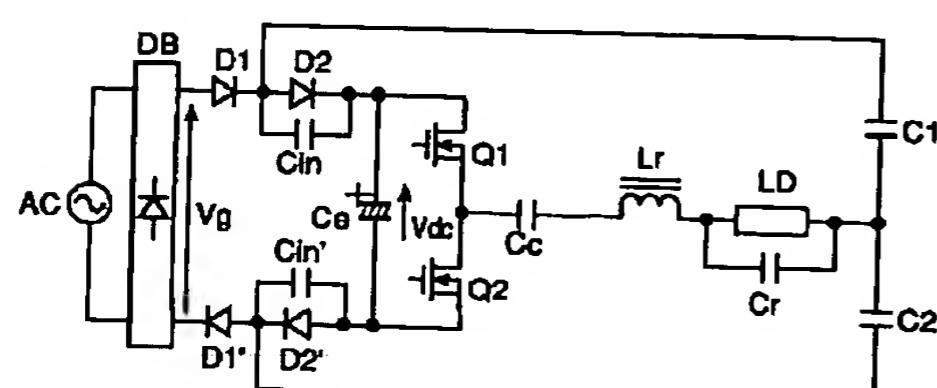
【図103】



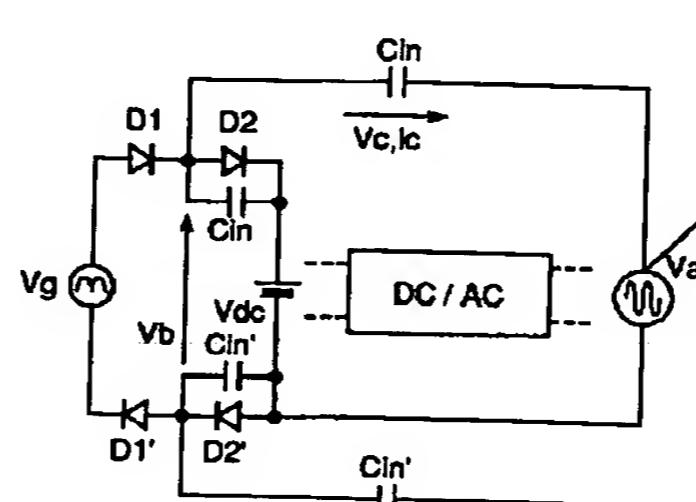
【図104】



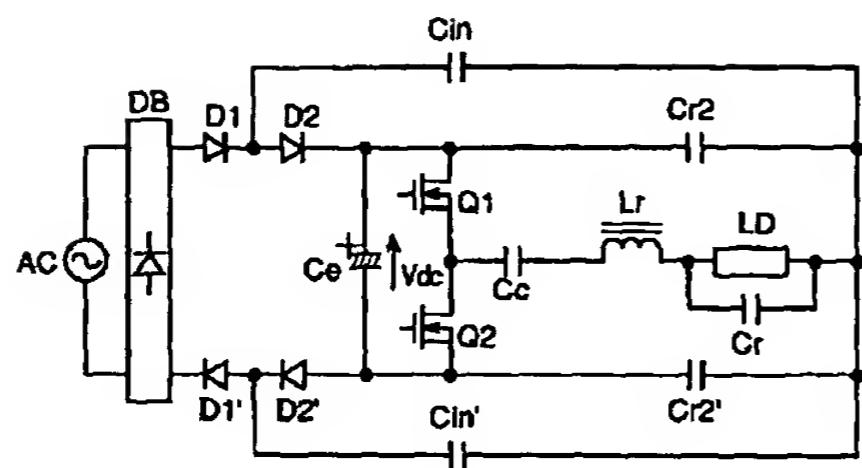
【図105】



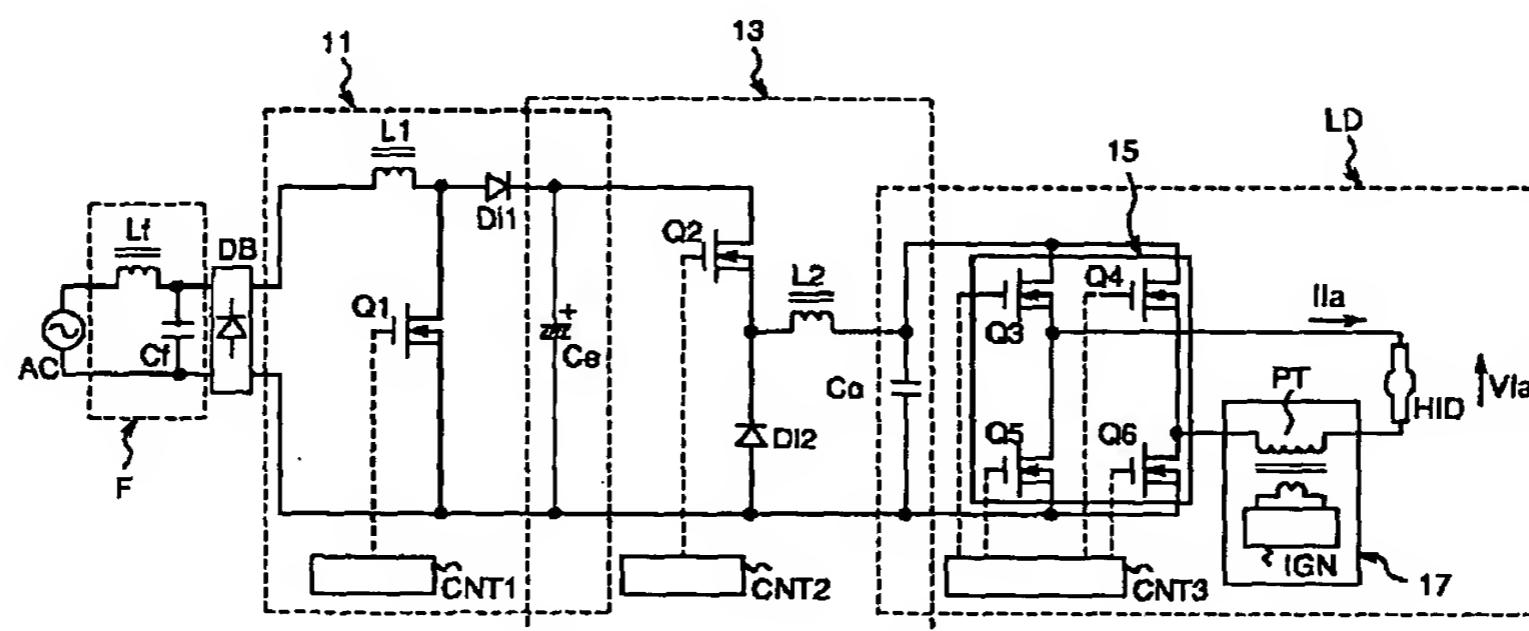
【図106】



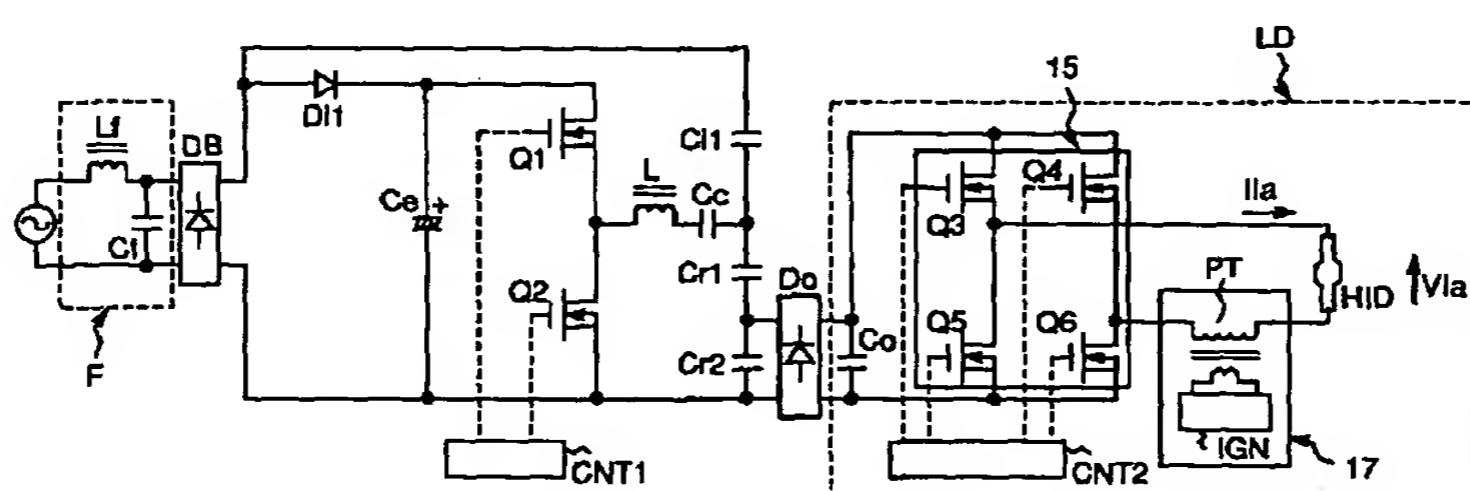
【図107】



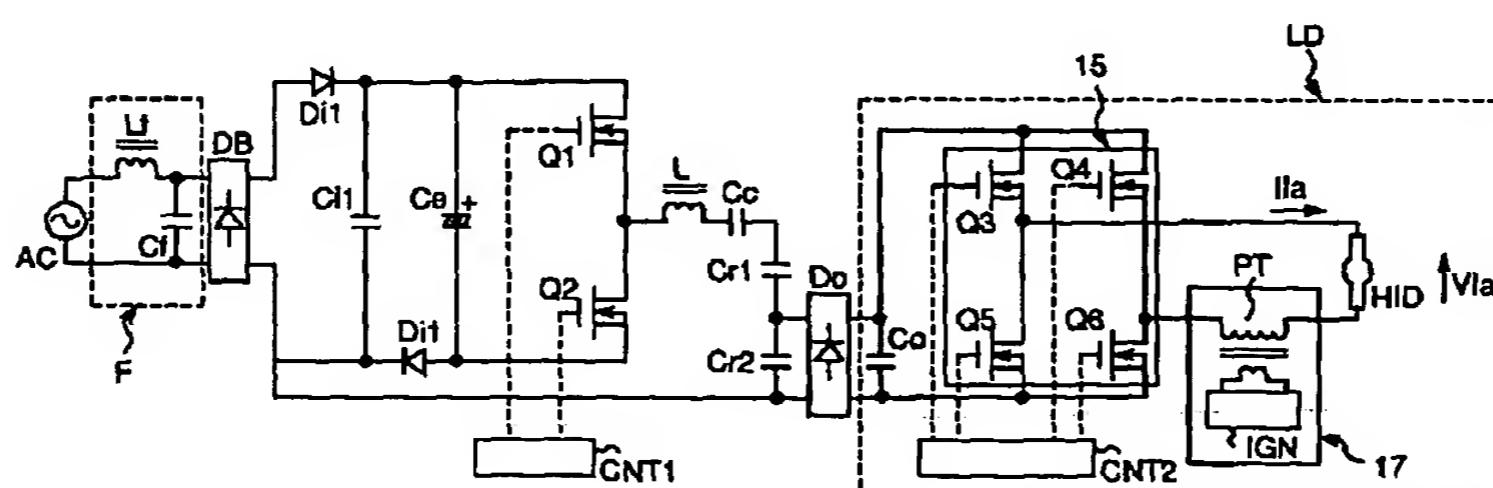
【図108】



【図109】



【図110】



フロントページの続き

(51)Int.C1.⁶
H 0 5 B 41/29

識別記号

F I
H 0 5 B 41/29

C